

**DISEÑO E IMPLEMENTACIÓN DE UNA CENTRAL TELEFÓNICA
CON CONMUTACIÓN DIGITAL**

**ALEXANDRA ISABEL ROSALES PELUFFO
MARCO FELIPE VESGA QUINTERO**

**CORPORACIÓN UNIVERSITARIA TECNOLÓGICA DE BOLÍVAR
FACULTAD DE INGENIERÍA ELÉCTRICA Y ELECTRÓNICA
PROGRAMA DE INGENIERÍA ELECTRÓNICA
CARTAGENA, D.T. Y C.**

2002

**DISEÑO E IMPLEMENTACIÓN DE UNA CENTRAL TELEFÓNICA
CON CONMUTACIÓN DIGITAL**

ALEXANDRA ISABEL ROSALES PELUFFO

MARCO FELIPE VESGA QUINTERO

**Trabajo de grado para optar el título de
Ingeniero Electrónico**

Director

WILLIAM VELÁSQUEZ BARRIOS

Ing. Electrónico

**CORPORACIÓN UNIVERSITARIA TECNOLÓGICA DE BOLÍVAR
FACULTAD DE INGENIERÍA ELÉCTRICA Y ELECTRÓNICA
PROGRAMA DE INGENIERÍA ELECTRÓNICA
CARTAGENA, D.T. Y C.**

2002

Cartagena, 16 de mayo de 2002

Señores:

COMITÉ DE PROYECTO DE GRADO

Facultad de Ingeniería Eléctrica y Electrónica

Corporación Universitaria Tecnológica de Bolívar

L.C.

Apreciados Señores:

Por medio de la presente me permito hacer la entrega formal del proyecto de grado titulado "DISEÑO E IMPLEMENTACIÓN DE UNA CENTRAL TELEFÓNICA CON CONMUTACIÓN DIGITAL" que será presentado por los estudiantes ALEXANDRA ISABEL ROSALES PELUFFO y MARCO VESGA QUINTERO, el cual estuvo bajo mi supervisión como asesor del mismo para optar el título de INGENIERO ELECTRÓNICO.

Atentamente,

WILLIAM VELÁSQUEZ BARRIOS
Ingeniero Electrónico
Director

Cartagena, 16 de mayo de 2002

Señores:
COMITÉ DE PROYECTO DE GRADO
Facultad de Ingeniería Eléctrica y Electrónica
Corporación Universitaria Tecnológica de Bolívar
L.C.

Apreciados Señores:

Hacemos entrega formal de nuestro proyecto de grado titulado "DISEÑO E IMPLEMENTACIÓN DE UNA CENTRAL TELEFÓNICA CON CONMUTACIÓN DIGITAL", como requisito para optar el título de INGENIERO ELECTRÓNICO.

Esperamos que éste cumpla con las normas y requerimientos exigidos por la facultad.

Atentamente,

Alexandra Isabel Rosales Peluffo
Código 9504006

Marco Felipe Vesga Quintero
Código 9604039

Nota de Aceptación

Presidente del Jurado

Jurado

Jurado

Cartagena, 16 de mayo de 2002

Dedicado a K.Z.I, A. y S.

A mi familia por todo su amor, apoyo y fuerza, a las viejitas por sus oraciones y a todos los que con su ayuda permitieron que este proyecto se realizará.

Alexandra Isabel Rosales Peluffo

Dedico este proyecto a mis padres Carlos Roberto e Hilda Regina, por su grandioso y reconfortante apoyo en todos los pasos que seguí; A mis hermanos Mario Fernando y Elizabeth que me acompañaron anímicamente en todo momento; y especialmente a mi novia María de Jesús Hermann que estuvo en las buenas y en las malas, apoyándome y ayudándome incondicionalmente hasta la culminación de nuestro trabajo de grado.

Marco Vesga Quintero

AGRADECIMIENTOS

Los autores expresan sus agradecimientos a:

William Velásquez Barrios, Ingeniero Electrónico y Director del proyecto, por su constante ayuda y apoyo incondicional.

Camilo Blanquiett, Ingeniero Electrónico, por su invaluable colaboración a lo largo de la ardua ejecución del presente proyecto.

Alcides Ramos, Ingeniero Electrónico por brindar sus conocimientos sin restricciones y por su inestimable esfuerzo porque este proyecto se llevar a feliz termino.

Todos los amigos que participaron con su ayuda tanto material como moral. Que con su apoyo y fuerza de animo no permitieron que la fuerza decayera.

Y a muchos de los que aportaron un poquito con su experiencia, trabajo y conocimiento.

CONTENIDO

	pág.
INTRODUCCIÓN	
1. OBJETIVOS	2
1.1 OBJETIVO GENERAL	2
1.2 OBJETIVOS ESPECÍFICOS	2
2. REDES DE TELECOMUNICACIONES	4
2.1 REDES CONMUTADAS	5
2.2 LA RED TELEFÓNICA	6
2.2.1 Organización de la red telefónica	8
2.2.2 Funciones básicas de una central	9
3. PRINCIPIOS DE MODULACIÓN POR IMPULSOS CODIFICADOS	12
3.1 ADECUACIÓN DE LA SEÑAL ANÁLOGA PARA SU TRANSMISIÓN	14
3.1.1 Condiciones de la señal analógica	15
3.1.2 Condiciones de muestreo	15

3.1.3	El canal de transmisión	15
3.1.4	Curva de cuantización	16
3.1.4.1	Curva de cuantización lineal	16
3.1.4.2	Curva de cuantización no lineal	17
3.1.5	Ruido de cuantización	18
3.1.6	Relación señal ruido	18
3.1.7	Ruido de saturación	18
3.1.8	Ruido de reposo	18
3.1.9	Ancho de banda	18
3.1.10	Velocidad de transmisión	18
3.1.11	Dependencia de la relación señal ruido (SNR) con el ancho de banda	19
3.2	CONVERSIÓN POR PCM	19
3.2.1	Muestreo	19
3.2.2	Cuantificación	20
3.2.3	Codificación	20
3.3	CONVERTIDORES A/D Y CONVERTIDORES D/A	21
3.3.1	Convertidores análogo a digital	21
3.3.2	Convertidores digital a análogo	22
3.4	PROCESO DE COMPANSIÓN	23

3.4.1 Implementación de la ley A	26
3.5 MÚLTIPLEXACIÓN POR DIVISIÓN DE TIEMPO	26
3.6 FORMACIÓN DE LA TRAMA PCM30 (2MB/S)	27
3.6.1 Estructura de la Trama	28
CENTRAL TELEFÓNICA CONTROLADA POR PROGRAMA ALMACENADO	30
4.1 APARATO TELEFÓNICO	31
4.1.1 Circuito de habla	32
4.1.2 Contacto de horquilla	33
4.1.3 Timbre	33
4.1.4 Tablero de teclado con generadores de tonos	33
4.2 PARÁMETROS GENERALES DE OPERACIÓN	34
5. CENTRAL TELEFÓNICA CON CONMUTACIÓN DIGITAL	35
5.1 FUNCIONES PRINCIPALES DE LA CENTRAL	35
5.2 HARDWARE DE LA CENTRAL	36
5.3 DESCRIPCIÓN GENERAL DEL SISTEMA	37
5.4 BLOQUES FUNCIONALES	38
5.4.1 Microprocesador	38
5.4.2 Interfase entre el microprocesador y la matriz de conmutación	39

5.4.3 Base de tiempo	39
5.4.4 Red de conexión y conmutación	40
5.4.4.1 Conmutador temporal	40
5.4.4.2 Conmutador espacial	41
5.4.5 Generador de tonos	42
5.4.6 Circuito codec	42
5.4.7 Circuito asignador de time slot	43
5.4.8 SLIC circuito de interfase de línea de usuario	43
5.4.9 Receptor de cifras DTMF	44
5.4.10 Generador de señal de repique.	44
5.4.11 Alimentación.	45
5.5 HARDWARE BÁSICO	45
5.6 DISEÑO DEL HARDWARE	46
5.7 ELECCIÓN DE ELEMENTOS	46
5.7.1 SLIC circuito de interfase de línea de usuario	46
5.7.1.1 Cálculo de la corriente de alimentación de línea.	47
Consideraciones de diseño para la corriente de lazo	48
5.7.1.3 Detección de descuelgue	49

5.7.1.4	Detección, aplicación y desconexión de la señal de ring	49
5.7.1.5	Protección interna ante un máximo de corriente	50
5.7.1.6	Power denial	51
5.7.2	Asignador de time slot (intervalo de tiempo)	51
5.7.3	Codec	53
5.7.3.1	Vía de transmisión	55
5.7.3.2	Vía de recepción	56
5.7.3.3	Voltaje de referencia	56
5.7.3.4	Señales de sincronismo para el Codec.	57
5.7.4	Matriz de conmutación digital	60
5.7.4.1	El ST-BUS	62
5.7.4.2	Interfase ST-BUS de la matriz	65
5.7.4.3	Modos de operación	66
5.7.4.4	Interfase del microprocesador	67
5.7.4.5	Estructura interior	68
5.7.4.6	Ejemplos de la programación	73
5.7.4.7	Retraso a través de la matriz	76
5.7.4.8	Accesos al microprocesador	81

5.7.4.9	Inicialización de la matriz	84
5.7.5	Receptor de cifras DTMF	84
5.7.5.1	Estructura interna del DTMF	86
5.7.5.2	Tiempo de guarda	86
5.7.5.3	Circuito de entrada	88
5.7.5.4	Bus de salida	90
5.7.6	Base De Tiempo	91
5.7.7	Microcontrolador	94
5.7.8	Alimentación	94
5.8	FUNCIONAMIENTO EN CONJUNTO	97
5.8.1	Funciones Hardware	97
5.8.1.1	Determinación del estado de los abonados	97
5.8.1.2	Envío y corte de timbre	98
5.8.1.3	Carga de la palabra de conmutación en la matriz	98
5.8.1.4	Generador de tonos.	103
5.8.1.5	Recepción de las cifras por medio del DTMF	107
5.8.1.6	Codec	109
5.8.1.7	Filtro	110

5.8.1.8 SLIC	110
6. SOFTWARE	111
6.1. DESCRIPCIÓN DEL FUNCIONAMIENTO LÓGICO DEL PROGRAMA “PROCESO DE LLAMADA”.	112
6.2 DESCRIPCIÓN DE INTERRUPCIONES.	114
6.3 DESCRIPCIÓN DE BANDERAS.	116
6.4 LISTADO COMPLETO DEL PROGRAMA DE CONTROL.	123
7. GUÍAS DE LABORATORIO	142
7.1 GUÍA 1. SEÑALES DE TIEMPO Y SINCRONISMO	143
7.2 GUÍA 2. GENERACIÓN DE TONOS Y PROGRESO DE LA LLAMADA	151
7.3 GUÍA 3. MEDICIÓN DEL ESTADO ELÉCTRICO DE UN ABONADO	160
7.4 GUÍA 4 DETECCIÓN DE TONOS MULTIFRECUENCIAS (DTMF)	167
8. FUTUROS PROYECTOS	173
8.1 PROYECTO DE AMPLIACIÓN DEL NUMERO DE ABONADOS DE LA CENTRAL TELEFÓNICA CON CONMUTACIÓN DIGITAL.	174
8.2 PROYECTO DE IMPLEMENTACIÓN DE SERVICIOS AGREGADOS	175
9. DIFICULTADES	177
CONCLUSIONES	182

GLOSARIO 183

BIBLIOGRAFÍA 186

ANEXO1. Hojas de aplicación de los integrados utilizados.

ANEXO2. Planos de la maqueta.

ANEXO3. Papers.

ANEXO 4. Diseños en CIRCAD de los circuitos impresos.

LISTA DE FIGURAS

	pág.
Figura 1. Diagrama de bloques de un sistema de transmisión PCM	14
Figura 2. Curva de cuantización lineal	16
Figura 3. Curva de cuantización no lineal	17
Figura 4. Sistema de compansión	24
Figura 5. Señal original y señal muestreada	27
Figura 6. Niveles de cuantificación.	28
Figura 7. Estructura tradicional de una central SPC	30
Figura 8. Estructura general de un aparato telefónico	32
Figura 9. Diagrama de bloques del sistema	38
Figura 10. Elementos básicos para cada abonado	45
Figura 11. Aplicación de la señal de Ring	50
Figura 12. Circuito asignador de timeslot	52
Figura 13. Esquema de la función básica del codec	54
Figura 14. Señales del codec	58
Figura 15. Bloques funcionales del codec	59

Figura 16. Arquitectura de la matriz digital	64
Figura 17. Relación de tiempo entre $C4i$, $F0i$ y los bits y canales del ST-BUS.	65
Figura 18. Relación entre cr_{b4} a cr_{b0} , $a5-a0$, y el acceso a los canales en la Matriz	72
Figura 19. Retraso para información que se conmuta tres canales adelante.	79
Figura 20. Retraso para información que se conmuta tres canales adelante	79
Figura 21. Relación ventanas de acceso del procesador	82
Figura 22. Ventanas de acceso y las señales $c4$, DS y DTA	83
Figura 23. Circuito de tiempo de guarda	87
Figura 24. Entrada DTMF	89
Figura 25. Circuito oscilador	92
Figura 26. Diagrama de tiempos principales	95
Figura 27. Señal de tonos reconstruida	104
Figura 28. Diagrama de flujo	113
Figura 29. Interrupción	116

LISTA DE TABLAS

	pág.
Tabla 1. Combinaciones de líneas de entrada y de salida.	78
Tabla 2. Frecuencias y teclas.	85
Tabla 3. Códigos y sus frecuencias.	91
Tabla 4. Frecuencia de trabajo.	92
Tabla 5. Cadencia y frecuencia de tonos de señalización	107
Tabla 6. Correspondencia frecuencia-teclado.	108
Tablas de Banderas	117

ARTICULO 105 DEL REGLAMENTO ACADÉMICO

La institución se reserva el derecho de propiedad intelectual de todos los Trabajos de Grado aprobados, los cuales no pueden ser explotados comercialmente sin su autorización.

RESUMEN

Con este trabajo se busca continuar la línea de proyectos que se iniciaron en la CUTB en el campo de las telecomunicaciones con la implementación de una central telefónica análoga, esta junto con los laboratorios de comunicaciones III, fueron el punto de inicio de este plan.

El siguiente paso se ha dado aquí con la implementación de una CENTRAL TELEFÓNICA CON CONMUTACIÓN DIGITAL, con la cual se seguirá la secuencia que permitirá suscitar el interés desde el punto de vista didáctico ya que por medio de ella se tendrá acceso a aquellos aspectos que no se pueden abarcar solamente desde el punto de vista teórico.

Como respuesta a esta necesidad se ha desarrollado un equipo de conmutación digital orientado a unos fines didácticos claramente marcados como son el estudio de una central digital y de los diferentes bloques que la componen.

El documento adjunto al equipo será de gran utilidad, para conseguir el máximo rendimiento y aprovechamiento del mismo equipo, ya que presenta un compendio teórico del funcionamiento técnico de este, el cual le permitirá al estudiante beneficiarse de las facilidades didácticas de una central telefónica con conmutación digital.

Esta central posibilitará la comprobación de determinados aspectos y conceptos generales sobre telefonía digital. Para ello, permitirá visualizar un conjunto de señales específicas de un sistema telefónico con conmutación digital controlado por un programa almacenado en su bloque de control, con lo cual se busca conseguir una mayor profundización y comprensión de la estructura de una central digital.

INTRODUCCIÓN

El hombre, al querer cubrir distancias cada vez mayores, empezó a utilizar sistemas cada vez más complejos, conforme se lo permitían los avances científicos y tecnológicos. Como consecuencia, también comenzó a usar sistemas de codificación tan abstractos como la escritura misma: símbolos basados en señales intermitentes de humo, o en diversas combinaciones de señales de fuego generadas por medio de antorchas. Éstos fueron los precursores de la codificación de la información.

La red telefónica es la de mayor cobertura geográfica, la que mayor número de usuarios tiene, y ocasionalmente se ha afirmado que es "el sistema más complejo del que dispone la humanidad". Permite establecer una llamada entre dos usuarios en cualquier parte del planeta de manera distribuida, automática, prácticamente instantánea. Este es el ejemplo más importante de una red con conmutación de circuitos.

En el creciente mercado de las telecomunicaciones, en el cual cada vez más rápido van surgiendo y desarrollándose las diferentes tecnologías relacionadas

con el campo de las comunicaciones, es un requisito primordial en una facultad que tiene ramas encaminadas al estudio de las telecomunicaciones contar con una secuencia de proyectos de investigación e implementación orientados a la comprensión y al estudio de los actuales sistemas de comunicaciones.

La implementación de una central telefónica análoga fue el punto de inicio de este plan. El siguiente paso se ha dado aquí con la implementación de una CENTRAL TELEFÓNICA CON CONMUTACIÓN DIGITAL. Con la cual se seguirá la secuencia que permitirá suscitar el interés desde el punto de vista didáctico ya que por medio de ella se tendrá acceso a aquellos aspectos que no se pueden abarcar solamente desde el punto de vista teórico.

Como respuesta a esta necesidad se ha desarrollado un equipo de conmutación digital orientado a unos fines didácticos claramente marcados como son el estudio de una central digital y de los diferentes bloques que la componen, así como de las funciones y servicios que presta.

El trabajo titulado “DISEÑO E IMPLEMENTACIÓN DE UNA CENTRAL TELEFÓNICA CON CONMUTACIÓN DIGITAL” tiene como fin colocar a disposición de la comunidad universitaria un equipo que permite comprender el funcionamiento de una central telefónica con conmutación digital mediante un esquema estructurado de manera que permita su máximo aprovechamiento.

Este trabajo está presentado en 7 capítulos los cuales son: Redes De Telecomunicaciones, Principios de Modulación por Impulsos Codificados, Central Telefónica Controlada por Programa Almacenado, Central Telefónica con Conmutación Digital, Software y Dificultades.

Este documento será de gran utilidad, para conseguir el máximo rendimiento y aprovechamiento del respectivo equipo, ya que presenta un compendio teórico del funcionamiento técnico del mismo, el cual le permitirá al estudiante beneficiarse de las facilidades didácticas de una central telefónica con conmutación digital.

1. OBJETIVOS

1.1 OBJETIVO GENERAL

Diseñar e implementar un equipo didáctico que permita visualizar y analizar el proceso de interconectar un conjunto de terminales de telecomunicación (teléfonos) entre sí.

1.2 OBJETIVOS ESPECÍFICOS

- Diseñar y construir una central telefónica con conmutación digital con circuitos integrados de tipo estándar que cumplan las especificaciones de la UIT (antes CCITT) en materia de telefonía y que son empleados en sistemas comerciales.
- Diseñar un sistema de visualización que permita mostrar las distintas señales relativas a una comunicaciones, además de proporcionar mediante testigos

luminosos información del estado general de los recursos y progresos de las comunicaciones.

- Implementar un software de control que gobierne el funcionamiento global del sistema.
- Elaborar un conjunto de experiencias en el área de las comunicaciones referidas a aspectos como los siguientes:
 - Visualización de las señales de sincronismo más importantes que rigen la actuación de un sistema PCM.
 - Observación de las secuencias de acciones para obtener una conmutación entre canales.
 - Identificación de la señalización utilizada mediante la visualización de ésta entre central y abonado.
- Diseñar algunos planes en el software de control de forma que se pueda visualizar y gestionar parámetros que definen tanto a los equipos telefónicos como a las características del sistema, tales como los números asignados.

- Elaborar un manual del usuario en el cual se muestre detalladamente la operación y mantenimiento del equipo.
- Elaborar las guías de laboratorio para cada una de las experiencias.
- Elaborar el manual de resultados (Guía del Profesor).

2. REDES DE TELECOMUNICACIONES

Un Sistema de Telecomunicaciones consiste en una infraestructura física a través de la cual se transporta la información desde la fuente hasta el destino, y con base en esa infraestructura se ofrecen a los usuarios los diversos servicios de telecomunicaciones.

Para recibir un servicio de telecomunicaciones, un usuario utiliza un equipo terminal a través del cual obtiene entrada a la red por medio de un canal de acceso. Cada servicio de telecomunicaciones tiene distintas características, puede utilizar diferentes redes de transporte, y, por tanto, el usuario requiere de distintos

equipos terminales. Por ejemplo, en el caso que compete a este trabajo que es la red telefónica, para acceder a ella se necesita un aparato telefónico, si es con servicio de telefonía celular, se requiere de teléfonos portátiles con receptor y transmisor de radio, etcétera.

En general se puede afirmar que una red de telecomunicaciones consta de los siguientes componentes:

- a) Un conjunto de nodos en los cuales se procesa la información
- b) Un conjunto de enlaces o canales que conectan los nodos entre sí y a través de los cuales se envía la información desde y hacia los nodos.

Desde el punto de vista de su arquitectura y de la manera en que transportan la información, las redes de telecomunicaciones pueden ser clasificadas en Redes Conmutadas y Redes de Difusión.

2.1 REDES CONMUTADAS

La red consiste en una sucesión alternante de nodos y canales de comunicación, es decir, después de ser transmitida la información a través de un canal, llega a un nodo, éste a su vez, la procesa para enviarla por el siguiente canal que llega al siguiente nodo, y así sucesivamente.

Existen dos tipos de conmutación en este tipo de redes: conmutación de paquetes y conmutación de circuitos.

En la conmutación de paquetes, el mensaje se divide en pequeños paquetes, a cada uno se le agrega información de control (por ejemplo, las direcciones el origen y del destino), y éstos circulan de nodo en nodo, posiblemente siguiendo diferentes rutas. Al llegar al nodo al que está conectado el usuario destino, se reensambla el mensaje y se le entrega. Esta técnica se puede explicar por medio de una analogía con el servicio postal. Supongamos que se desea enviar todo un libro de un punto a otro geográficamente separado. La conmutación de paquetes equivale a separar el libro en sus hojas, poner cada una de ellas en un sobre, con la dirección del destino y depositar todos los sobres en un buzón. Cada sobre recibe un tratamiento independiente, siguiendo posiblemente rutas diferentes para llegar a su destino, pero una vez que han llegado todos a su destino, se puede reensamblar el libro.

Por otra parte, en la conmutación de circuitos se busca y reserva una trayectoria entre los usuarios, se establece la comunicación y se mantiene esta trayectoria durante todo el tiempo que se esté transmitiendo información.

Para establecer una comunicación con esta técnica se requiere de una señal que reserve los diferentes segmentos de la ruta entre ambos usuarios, y durante la comunicación el canal quedará reservado para esta pareja de usuarios.

2.2 LA RED TELEFÓNICA

La red telefónica es la red de mayor cobertura geográfica y la que mayor número de usuarios tiene. Permite establecer una llamada entre dos usuarios en cualquier parte del planeta de manera distribuida, automática, prácticamente instantánea. Este es el ejemplo más importante de una red con conmutación de circuitos.

Una llamada iniciada por el usuario origen llega a la red por medio de un canal de muy baja capacidad, el canal de acceso, dedicado precisamente a ese usuario denominado línea de abonado. En un extremo de la línea de abonado se encuentra el aparato terminal del usuario (teléfono) y el otro está conectado al primer nodo de la red, que en este caso se llamó central local. La función de una central consiste en identificar en el número seleccionado, la central a la cual está conectado el usuario destino y enrutar la llamada hacia dicha central, con el objeto que ésta le indique al usuario destino, por medio de una señal de timbre, que tiene una llamada. Al identificar la ubicación del destino reserva una trayectoria entre ambos usuarios para poder iniciar la conversación. La trayectoria o ruta no siempre es la misma en llamadas consecutivas, ya que ésta depende de la disponibilidad instantánea de canales entre las distintas centrales.

Con esta arquitectura es muy probable que dos llamadas entre una pareja de usuarios ocupen diferentes rutas, lo cual frecuentemente se refleja también en la calidad de la llamada que los usuarios perciben.

Es evidente que por la dispersión geográfica de la red telefónica y de sus usuarios existen varias centrales locales, las cuales están enlazadas entre sí por medio de canales de mayor capacidad, de manera que cuando ocurran situaciones de alto tráfico no haya un bloqueo entre las centrales. Existe una jerarquía entre las diferentes centrales que les permite a cada una de ellas enrutar las llamadas de acuerdo con los tráficos que se presenten.

Los enlaces entre los abonados y las centrales locales son normalmente cables de cobre, pero las centrales pueden comunicarse entre sí por medio de enlaces de cable coaxial, de fibras ópticas o de canales de microondas. En caso de enlaces entre centrales ubicadas en diferentes ciudades se usan cables de fibras ópticas y enlaces satelitales, dependiendo de la distancia que se desee cubrir. Como las necesidades de manejo de tráfico de los canales que enlazan centrales de los diferentes niveles jerárquicos aumentan conforme incrementa el nivel jerárquico, también las capacidades de los mismos deben ser mayores en la misma medida; de otra manera, aunque el usuario pudiese tener acceso a la red por medio de su línea de abonado conectada a una central local, su intento de llamada sería

bloqueado por no poder establecerse un enlace completo hacia la ubicación del usuario destino (evidentemente cuando el usuario destino está haciendo otra llamada, al llegar la solicitud de conexión a su central local, ésta detecta el hecho y envía de regreso una señal que genera la señal de "ocupado").

2.2.1. Organización de la Red Telefónica. La red telefónica está organizada de manera jerárquica. El nivel más bajo (las centrales locales) está formado por el conjunto de nodos a los cuales están conectados los usuarios. Le siguen nodos o centrales en niveles superiores, enlazados de manera tal que entre mayor sea la jerarquía, de igual manera será la capacidad que los enlaza. Con esta arquitectura se proporcionan a los usuarios diferentes rutas para colocar sus llamadas, que son seleccionadas por los mismos nodos, de acuerdo con criterios preestablecidos, tratando de que una llamada no sea enrutada más que por aquellos nodos y canales estrictamente indispensables para completarla (se trata de minimizar el número de canales y nodos por los cuales pasa una llamada para mantenerlos desocupados en la medida de lo posible).

Asimismo existen nodos (centrales) que permiten enrutar una llamada hacia otra localidad, ya sea dentro o fuera del país. Este tipo de centrales se denomina CENTRALES AUTOMÁTICAS DE LARGA DISTANCIA. El inicio de una llamada de larga distancia es identificado por la central por medio del primer dígito, el segundo dígito le indica el tipo de enlace (nacional o internacional; en este último

caso, le indica también el país de que se trata). A pesar de que el acceso a las centrales de larga distancia se realiza en cada país por medio de un código propio, éste señala, sin lugar a dudas, cuál es el destino final de la llamada. El código de un país es independiente del que origina la llamada.

2.2.2. Funciones básicas de una central. Cada central realiza las siguientes funciones básicas:

1. Cuando un abonado levanta el auricular de su aparato telefónico, la central lo identifica y le envía una "invitación a marcar".
2. La central espera a recibir el número seleccionado, para, a su vez, escoger una ruta del usuario fuente al destino.
3. Si la línea de abonado del usuario destino está ocupada, la central lo detecta y le envía al usuario fuente una señal ("tono de ocupado").
4. Si la línea del usuario destino no está ocupada, la central a la cual está conectado genera una señal para indicarle al destino la presencia de una llamada.

5. Al contestar la llamada el usuario destino, se suspende la generación de dichas señales.

6. Al concluir la conversación, las centrales deben desconectar la llamada y poner los canales a la disposición de otro usuario, a partir de ese momento.

7. Al concluir la llamada se debe contabilizar su costo para su facturación, para ser cobrado al usuario que la inició.

El servicio ofrecido al público en general, por medio de la red pública telefónica, es el de comunicación de voz, es decir, la transmisión bidireccional de señales de voz, con el objeto de que dos usuarios puedan establecer y sostener una conversación. Este servicio, como ya se ha explicado, tiene básicamente dos componentes:

1) Etapa de señalización, que incluye la selección del número del destinatario, la identificación de una ruta por medio de la conmutación, la reservación de la misma y el timbrado.

2) Etapa de transmisión, que consiste en la conversión de las señales acústicas en señales eléctricas, su transporte a través de los medios de comunicación, y la

conversión de señales eléctricas nuevamente en acústicas para ser entregadas al destinatario.

3. PRINCIPIOS DE MODULACIÓN POR IMPULSOS CODIFICADOS

Dentro del área de las comunicaciones mas exactamente de las digitales existe un amplio panorama de técnicas en las que se incluye la transmisión digital. En 1937 un grupo de investigaciones dedicado a buscar la forma de mejorar los métodos de modulación para los radioenlaces de microondas, obtuvo la modulación por PCM, Modulación por Impulsos codificados.

La modulación por impulsos codificados (PCM-MIC) es un método para convertir señales análogas en señales digitales. Esta conversión se hace en tres pasos principales: Muestreo, Cuantificación y Codificación.

De acuerdo con el teorema del muestreo, es suficiente transmitir muestras con una frecuencia de muestreo (F) superior o igual al doble de la frecuencia más alta de la señal.

Sin embargo, las muestras tomadas de una señal con frecuencia vocales tienen un rango continuo de amplitudes. Por consiguiente, es conveniente reducir este número infinito de amplitudes a un número limitado de intervalos de cuantificación.

A todas las muestras que se encuentren en un mismo intervalo de cuantificación se les asigna el mismo valor.

Finalmente, estas muestras cuantificadas se codifican en binario, para ser transmitidas como un tren de pulsos.

Un sistema de transmisión PCM consta de un transmisor, una línea de transmisión y un receptor. Para establecer una comunicación en ambos sentidos (duplex) se requiere en cada terminal de un transmisor y un receptor con una línea de transmisión de 4 hilos entre ellos. Los sistemas PCM utilizan multiplexación por división de tiempo ya que la longitud de los enlaces de transmisión deberá estar en la región intermedia, donde los enlaces normales de frecuencia vocal tienden a ser demasiado largos y los enlaces de FDM demasiado cortos.

Como la señal codificada de cada muestra se transmite rápidamente, se puede usar una línea de transmisión común a varias fuentes y usar diferentes intervalos de tiempo para transmitir cada muestra en multiplex por división de tiempo (TDM).

Los pulsos enviados sobre la línea de transmisión se distorsionan gradualmente, por tanto, deben ser regenerados a intervalos regulares. De esta forma se pueden transmitir señales digitales a distancias grandes sin aumentar la distorsión.

En el receptor la señal sufre un proceso inverso: primero se decodifica para obtener nuevamente muestras cuantificadas, y luego se interpolan estas muestras para obtener la señal análoga de salida. Entre la señal análoga recibida y la señal análoga transmitida hay pequeñas diferencias debidas especialmente a la cuantificación.

En la figura 1 se muestra en bloques un sistema de transmisión PCM.

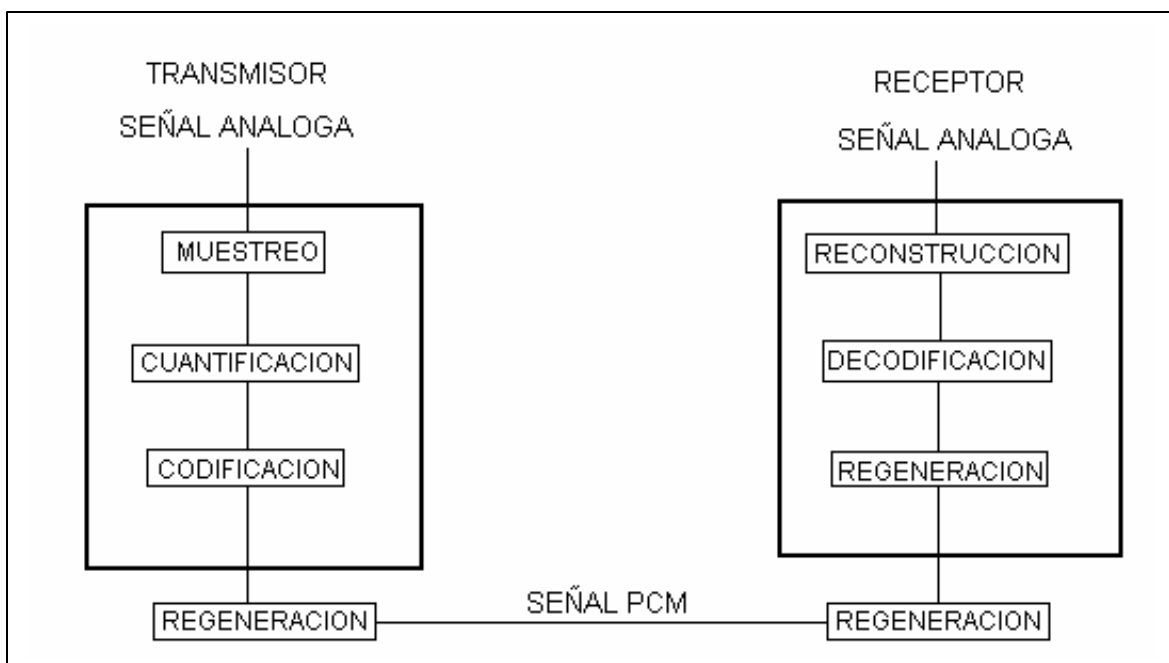


Figura 1. Diagrama de bloques de un sistema de transmisión PCM.

3.1 ADECUACIÓN DE LA SEÑAL ANÁLOGA PARA SU TRANSMISIÓN

Como los sistemas de comunicación son empleados en la transmisión de señales analógicas tales como la voz. Es necesario una adaptación de estas a un lenguaje que puedan comprender y procesar los sistemas digitales. Es decir, es necesario una cuantificación o digitalización de la señal por medio de un sistema conversor de analógico a digital (A/D) en el transmisor y uno de digital a analógico (D/A) en el receptor.

Los conversores requieren de un tiempo mínimo antes de que obtengan el resultado de la cuantización, por lo que solo se leen valores de la señal de entrada a intervalos regulares de tiempo.

3.1.1 Condiciones de la señal analógica. Para que la señal pueda ser recuperada después de los procesos de conversión analógica-digital en el transmisor y digital-analógica en el receptor es necesario que esta sea continua, con un espectro en frecuencia limitado y que no sobrepase los límites de saturación del cuantizador.

3.1.2 Condiciones de muestreo. Los intervalos de tiempo entre tomas de muestras de la señal tienen que ser de tal forma que aun los cambios más rápidos

de la señal puedan ser capturados por el muestreador, es decir, que la frecuencia de muestreo sea por lo menos el doble de la de la componente de mayor frecuencia de la señal. Esta condición se conoce como el teorema de muestreo.

3.1.3 El canal de transmisión. Una de las ventajas de la transmisión digital, es que esta no depende del canal. Aunque este introduzca ruidos en la información digital, esto se soluciona colocando una diferencia bien marcada entre el nivel alto y el nivel bajo de los bits de información, y utilizando códigos de línea para la detección de errores.

3.1.4 Curva de cuantización. Una forma de observar la relación que hay entre las señales es dibujar la digital en función de la analógica, para la curva del transmisor, y la analógica en función de la digital para el receptor.

3.1.4.1 Curva de cuantización lineal. La cuantización de la señal se realiza con el ancho y el alto del paso iguales. En este caso se procura que el valor digital de la señal sea el promedio de los valores del intervalo para el cual éste corresponde. La curva se muestra en la figura 2.

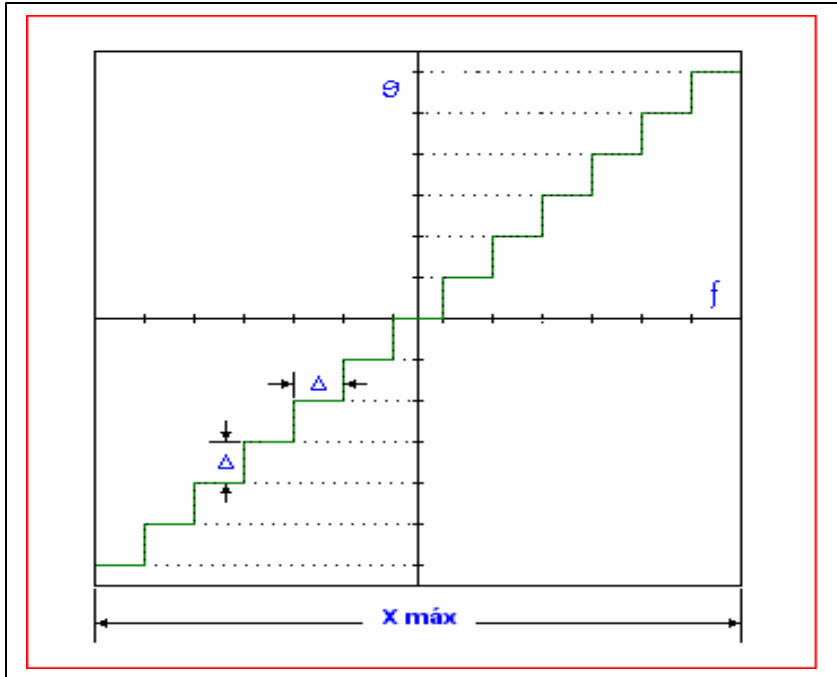


Figura 2. Curva de cuantización lineal.

3.1.4.1 Curva de cuantización no lineal. La cuantización de la señal también puede hacerse con una altura constante pero un ancho que varía de forma arbitraria, el propósito es hacer que la relación entre el ruido asociado al proceso de cuantización y la señal analógica permanezca constante. Ver figura 3.

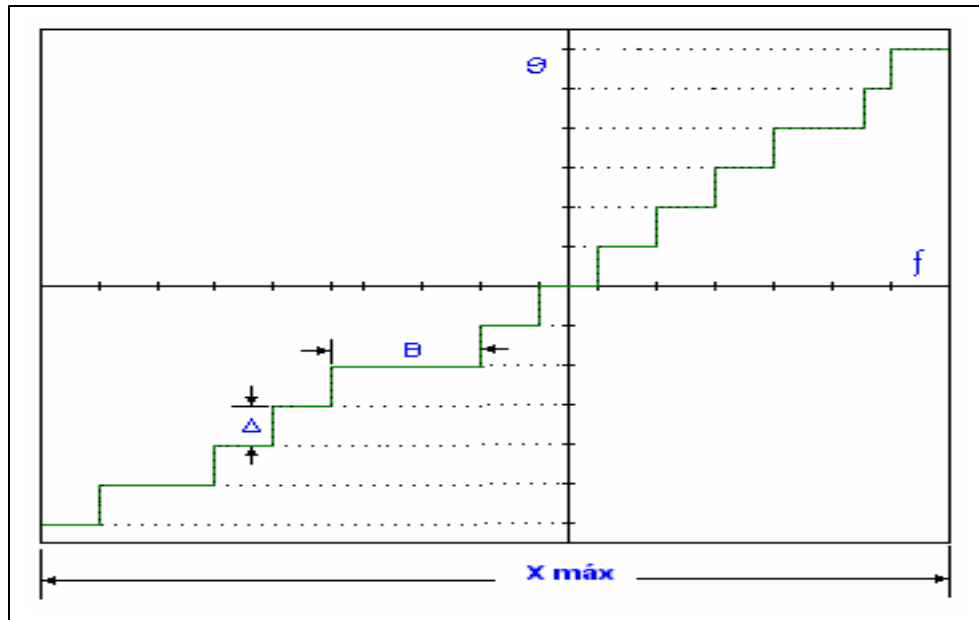


Figura 3. Curva de cuantización no lineal.

3.1.5 Ruido de cuantización. A diferencia de otros ruidos que puedan aparecer en la señal, el ruido de cuantización o granular no es de naturaleza probabilística, y está asociado al hecho de que la señal digital no puede adoptar todos los valores posibles de la señal analógica. Es insalvable, y solo puede hacerse tan pequeño como se requiera, aumentando el número de valores posibles de la señal digital, y esto es, aumentando el número de bits que se usan por dígito.

3.1.6 Relación señal ruido. La relación señal ruido se establece tomando el cociente entre la potencia de la señal analógica y la potencia del ruido de cuantización tomada en decibelios.

Para el calculo de la potencia que llevan tanto la señal analógica como el ruido es necesario conocer las distribuciones unitarias de amplitud de cada una.

3.1.7 Ruido de saturación. Ya se dijo que el cuantizador no es capaz de seguir las amplitudes que sobrepasan el valor máximo que puede tener a la salida, esto introduce un ruido que se conoce como ruido de saturación, a diferencia del ruido de cuantización este aumenta en la misma medida que la señal, una vez que esta sobrepasa los límites de saturación.

3.1.8 Ruido de reposo. Otro tipo de ruido se presenta cuando la señal de entrada es menor en amplitud que la mitad del paso de cuantización, por lo que a la salida del cuantizador aparecerá cero, en este caso la relación señal ruido es unitaria (ruido igual a la señal).

3.1.9 Velocidad de transmisión. La velocidad a la cual se debe transmitir la señal digital resultante (en bits por segundo) se calcula con el producto del número de bits por dígito y la velocidad de transmisión de cada muestra. Recordando que la frecuencia de muestreo es al menos el doble del ancho de banda se tiene.

3.1.11 Dependencia de la relación señal ruido (SNR) con el ancho de banda.

El ancho de banda depende del número de bits por dígito, también se sabe que el SNR depende de forma exponencial del mismo número de bits.

3.2 CONVERSIÓN POR PCM

La modulación por impulsos codificados (PCM-MIC) es un método para convertir señales analógicas en señales digitales. Esta conversión se hace en tres pasos principales: Muestreo, Cuantificación y Codificación.

3.2.1 Muestreo. Consiste en obtener valores instantáneos de la señal analógica a intervalos de tiempo regulares. La señal muestreada está formada por un tren de pulsos cuya envolvente es la señal original. La frecuencia de muestreo viene dada por el teorema del muestreo o de Nyquist, la cual debe ser mayor o igual a dos veces la frecuencia mayor de la señal muestreada.

La velocidad de muestreo usada en telefonía es de 8 KHz para los sistemas PCM, esta velocidad es algo superior de la frecuencia más alta de la banda que es de 3400 Hz, a causa de la dificultad en la construcción de filtros pasa bajos altamente selectivos.

Se dice que la señal muestreada está modulada por amplitud de pulsos (PAM) porque consiste en un tren de impulsos, cuyas amplitudes han sido moduladas por

la señal original. La modulación por amplitud de impulso presenta inconvenientes cuando se trata de transmitir a largas distancias debido a la dificultad de la regeneración de los impulsos con suficiente exactitud, lo cual es primordial ya que los impulsos PAM contienen la información en la forma del impulso.

3.2.2 Cuantificación. El proceso mediante el cual las muestras se convierten en cantidades discretas se denomina cuantificación.

Las muestras moduladas PAM son sensibles al ruido, para superar esto se codificará cada muestra con grupos de pulsos y no pulsos, todos con la misma amplitud.

Este proceso requiere que la muestra se mantenga en un mismo valor durante el proceso. Como las muestras pueden tener un número infinito de valores, es prácticamente imposible codificar cada una de ellas. Por lo tanto, se emplea una escala de valores fijos y se asigna a cada muestra su valor por aproximación con el valor más cercano a ella. La desventaja es que se introducirá un pequeño error, denominado Error de Cuantificación.

3.2.3 Codificación. Las muestras ya cuantificadas no son aun apropiadas para la transmisión, ya que presenta un alto grado de dificultad construir circuitos regeneradores capaces de distinguir entre la cantidad de amplitudes de las

muestras. Por tanto, se tendrá que llevar las muestras a una forma de señal diferente. Este proceso se denomina codificación.

Los valores de las muestras se codifican en forma binaria, de tal forma que el valor de cada muestra se represente con un conjunto de números binarios de 8 bits, por lo tanto cada muestra puede tomar uno de los 256 valores posibles. A este conjunto de 8 bits se le denomina palabra PCM (lineal). La transmisión de códigos binarios tiene como ventaja que la información se encuentra en la presencia o no de un pulso mas no en la forma del mismo.

3.3 CONVERTIDORES A/D Y CONVERTIDORES D/A

3.3.1 Convertidores análogo a digital. Un convertidor análogo a digital es un circuito que tiene una línea de entrada análoga y n líneas de salida digitales. Convierte una entrada análoga en un código digital, es decir, genera el código binario que es proporcional a la entrada de voltaje análoga.

Todos los ADCs requieren al menos un comparador análogo, un elemento que acepte dos entradas análogas de voltaje y produzca una salida digital. Diferentes tipos de convertidores análogo a digital han sido desarrollados a través del tiempo. Los más populares son el de rampa o escalera y el de aproximaciones sucesivas.

En este trabajo se cuenta con un circuito CODEC que realiza esta operación utilizando el método de aproximaciones sucesivas. Esta técnica requiere sólo n ciclos de reloj para lograr una aproximación de n -bits.

Si la señal de entrada analógica al ADC puede cambiar significativamente durante la conversión, un circuito llamado "sample & hold" debe ser utilizado. El circuito "sample & hold" muestrea el voltaje de entrada por un período corto de tiempo precediendo la conversión y retiene un voltaje constante de salida por la duración de la conversión. El "sample & hold" puede ser utilizado si las variaciones del voltaje de entrada durante el tiempo de conversión exceden la resolución del ADC.

3.3.1 Convertidores digital a análogo. Estos (D/A) convierten un código digital a voltajes de salida analógicos. Estos convertidores se pueden conseguir como circuitos integrados monolíticos, hasta unos 10 bits digitales y como circuitos integrados híbridos para entradas de gran precisión, con 16 o más bits digitales.

3.4 PROCESO DE COMPANSIÓN

Si se tiene una cuantificación lineal el valor de los errores de cuantificación es directamente proporcional al valor de la muestra. Mientras las muestras pequeñas estarán sometidas a pequeños errores de cuantificación, las muestras grandes estarán sometidas a grandes errores de cuantificación.

Para solucionar esto se comprime el rango dinámico de la señal después de la codificación (compresión digital) y se expande nuevamente en la recepción. Este proceso a menudo se denomina Compansión (compresión y expansión).

La Compansión o Cuantización Logarítmica es un método para expandir el rango dinámico de un convertidor A/D o D/A; esto se logra por medio de una cuantización no lineal. Este tipo de compresión se emplea en sistemas de comunicación de voz con modulación en amplitud, para obtener en forma efectiva los efectos de un índice de alta modulación sin exceder el límite pico de modulación. En general, se prefiere una graduación logarítmica para aplicaciones de voz. La operación para recuperar la señal es denominada decompansión. En telefonía, para la PCM, la UIT (antes CCITT), recomienda dos leyes de codificación por aproximación logarítmica, que son conocidas como Ley-A y Ley- u.

La codificación por Ley u es muy usada en el campo de las telecomunicaciones porque provee una relación señal a ruido sin necesidad de incrementar la cantidad de datos. Se maneja en muestras de 8 bits, y esto implica que se emplea más información para señales más pequeñas que para aquellas mas amplias.

El desempeño se mantiene al emplear compansión, pues comprime con alta resolución en una palabra de menor amplitud, y logra seguir teniendo una completa velocidad en el ADC. Es la forma más común de cuantización no uniforme.

Un sistema de compansión completo consiste de dos partes, un codificador transmisor y un decodificador receptor: Ver figura 4.

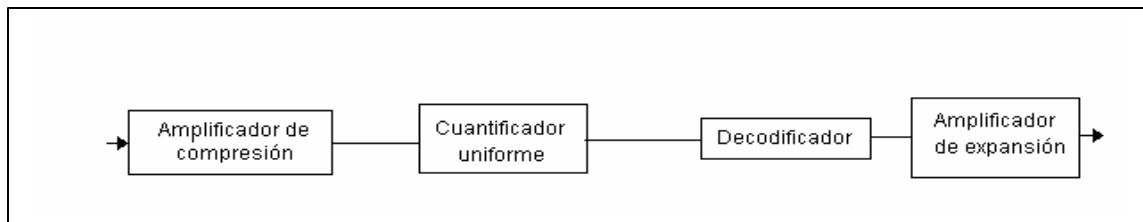


Figura 4. Sistema de compansión.

La señal original es comprimida usando un dispositivo no lineal y sin memoria. La señal comprimida es cuantizada uniformemente. A la recepción, la señal decodificada es expandida usando la función no lineal inversa a la empleada en la compresión.

Antes de la cuantización la señal se modifica por una función de tipo quasi-logarítmica, que comprime los valores grandes de la función y exalta los pequeños valores; en el lado del receptor se tiene una función quasi-antilogarítmica para recuperar la señal. El resultado de este proceso, es que al cuantizar la señal (que ya fue modificada) se tienen pasos que van desde pasos pequeños para la niveles bajos de la señal a pasos más grandes para los altos.

Se han realizado ciertas estandarizaciones (en fórmulas y hardware) para hacer más eficiente el procesamiento y permitir enviar y recibir de varios usuarios. El uso más común es para transmisión de voz; Japón y EE.UU. manejan la curva de compresión denominada *u-law companding* y Europa emplea el otro estándar llamado *a-law companding*.

En este trabajo se empleará la Ley A, definida por:

$$F(s) = \begin{cases} \frac{A * s}{1 + \log(A)} & 0 \leq s < 1/A \\ \frac{1 + \log(A * s)}{1 + \log(A)} & 1/A \leq s < 1 \end{cases}$$

donde A es la constante de compresión, y el parámetro usual es 87.56 para 8 bits, de lo que se logra una relación señal a ruido de 38 dB.

La principal diferencia entre la ley A y la u es que el estándar para la ley A es de tipo *midriser* al origen y la u es *midtread*. Por lo cual la compresión en ley A no tiene valor cero.

La señal de entrada modificada (compresión) se divide en una cantidad de segmentos (2^n) que es función del número de bits (n) que se estén empleando para cuantizar, determinado por el convertidor A/D.

La forma en que se disponen los bits es:

- Uno para indicar la polaridad de la señal (1-positiva, 0-negativa).
- Tres bits para identificar a que segmento pertenece.
- Y los cuatro restantes para identificar el nivel de cuantización dentro del segmento con el que se identificó.

3.4.1 Implementación de la ley A. Para llevar a cabo la implementación de la Ley A de Compansión se emplea un tipo de chip conocido como Codec, el cual posee un par de ADC-DAC para realizar el proceso de compansión. Aunque también los sistemas de compansión se obtienen a menudo con circuitos activos, cuyas ganancias se controlan por medio de redes de diodos polarizados. Por este medio puede aproximarse la característica no lineal requerida, haciendo una aproximación por tramos.

En la compansión para ley u la característica del compresor es continua, aproximando una dependencia lineal en la entrada, para niveles bajos y una logarítmica para niveles altos.

El caso especial de cuantización uniforme corresponde al valor de $u = 0$.

A diferencia de la compresión para ley A, en la que se tiene una característica *piecewise*, hecha de un segmento lineal para bajos niveles de entrada y un

segmento logarítmico para niveles mayores. El caso especial de cuantización uniforme corresponde con el valor de $A=1$.

3.5 MÚLTIPLEXACIÓN POR DIVISIÓN DE TIEMPO

La multiplexación por división de tiempo (TDM) es un método utilizado para combinar varias señales muestreadas en determinadas secuencias de tiempo con el objeto de transmitir información desde y hacia varios destinos utilizando el mismo medio.

3.6 FORMACIÓN DE LA TRAMA PCM30 (2MB/S)

El sistema de transmisión PCM30, permite transmitir simultáneamente 30 señales con distintas características, por medio de la transformación de cada una de ellas en un canal de 64 Kb/s cada uno, y luego combinar estos a partir de una multiplexación en tiempo, llegando así a 2048 Kb/s.

A continuación se explica el procedimiento de formación de una PCM30. La señal original luego de pasar por un filtro pasa bajos, se procede a muestrear. Debido a que el ancho de banda de una señal vocal no supera los 3,4 Khz, y ya que se debe cumplir el teorema de muestreo, es decir, debe tomarse muestras a una

frecuencia igual o el doble de la máxima presente, entonces se ha estipulado muestrear la señal de voz a una frecuencia $f_s=8000$ Hz; una muestra cada 125us.

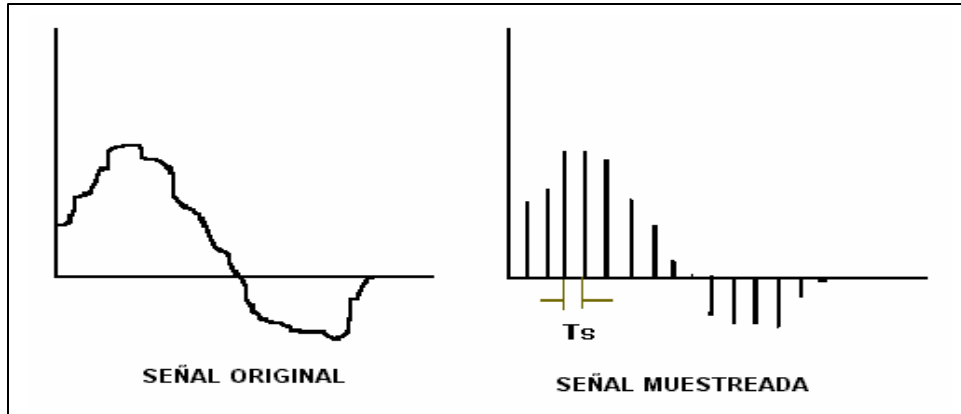


Figura 5. Señal original y señal muestreada.

Luego se procede a la cuantización de la señal muestreada la cual se efectúa a partir de la ley de compansión conocida como ley A. La misma consiste en dividir la señal en una cantidad de niveles fijos los cuales luego son codificados, cada uno con una palabra binaria de 8 bits como muestra la figura 6.

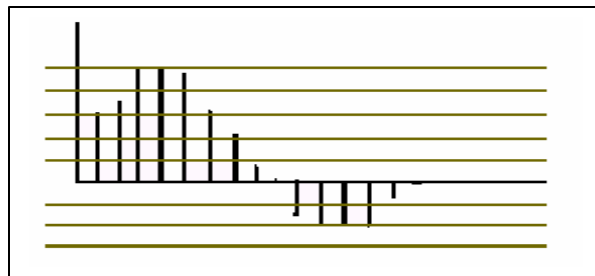


Figura 6. Niveles de cuantificación.

Cabe aclarar que el gráfico es meramente ilustrativo, ya que los niveles de cuantificación no siguen un espaciamiento lineal sino el correspondiente a la Ley.

Estas palabras de 8bits (1 byte), luego cada byte correspondiente a una muestra de cada señal es codificada con NRZ, y luego las 30 señales son multiplexadas acomodando un byte por vez de cada una de las señales.

3.6.1 Estructura de la trama. Por cada uno de los 30 circuitos telefónicos se transmiten en ambas direcciones 8.000 muestras por segundo en formas de palabras MIC (señales de carácter) de 8 bits. Es decir, en un período de 125 us Han de transmitirse 30 palabras MIC de 8 bits cada una.

Además, se transmiten otras dos señales de 8 bits: una para señalización y la otra, alternativamente para alineación de trama y señal de alarmas. Las 30 palabras MIC junto con las otras señales de 8 bits constituyen una trama. Las tramas se transmiten en sucesión directa.

El time slot 0 corresponde a la alineación de trama, y el time slot 16 (SK) corresponde a la señalización. E resto de los canales son canales de voz, en cada uno de estos time slot está contenida la palabra de 1byte, correspondiente a una muestra.

4. CENTRAL TELEFÓNICA CONTROLADA POR PROGRAMA ALMACENADO

Buscando demostrar los principios básicos de un sistema controlado por programa almacenado (SPC), se construye una central solo para llamadas internas, con capacidad para 256 abonados, de los cuales se implementará físicamente 4. Pero que perfectamente se pueden implementar el resto de las tarjetas de abonados, ya que la central se puede ampliar en un futuro.

La estructura tradicional de una central con sistema por programa almacenado se muestra en la figura 7.

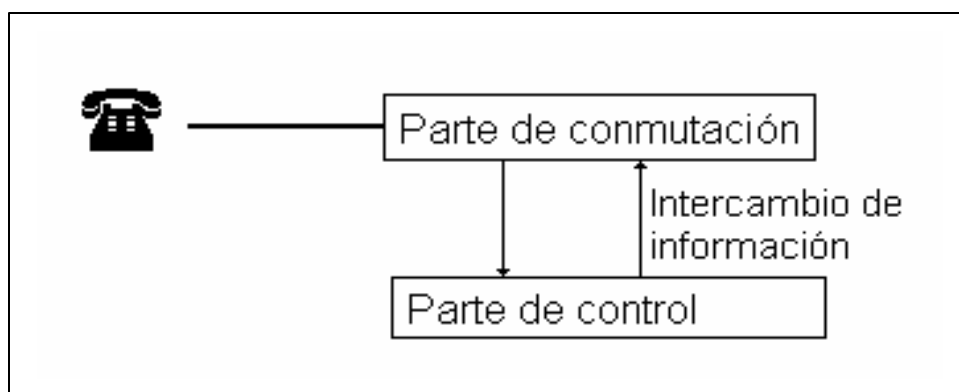


Figura 7. Estructura tradicional de una central SPC.

Los abonados están conectados a la parte de conmutación. Esta parte contiene conductores, contactos y circuitos integrados sobre los cuales tiene lugar la conexión de habla y la transmisión de señales, conocida como red de conmutación.

La central también contiene circuitos para funciones simples de telefonía, tales como receptores DTMF para recoger la marcación de cada abonado y traducirla en una forma adecuada a la parte de control.

El control contiene una unidad de procesamiento central por medio de la cual se atienden las funciones más inteligentes de la central, tales como identificación e interpretación de los cambios de estado en la parte de conmutación de acuerdo con el programa basado en los requerimientos del comportamiento de la central en las diferentes situaciones.

La parte de control determina qué se debe hacer y dónde basándose en los cambios de estado en la parte de los abonados y de acuerdo a esto luego la matriz de conmutación ejecuta las decisiones.

4.1 APARATO TELEFÓNICO

Cada abonado tiene un aparato telefónico que utiliza marcación por tonos. Desde el punto de vista funcional el aparato telefónico está dividido en cuatro bloques principales:

- Circuito de habla.
- Contacto de horquilla.
- Timbre.
- Tablero de teclado con generadores de tonos.

Un esquema general de la estructura de un teléfono se muestra en la figura 8.

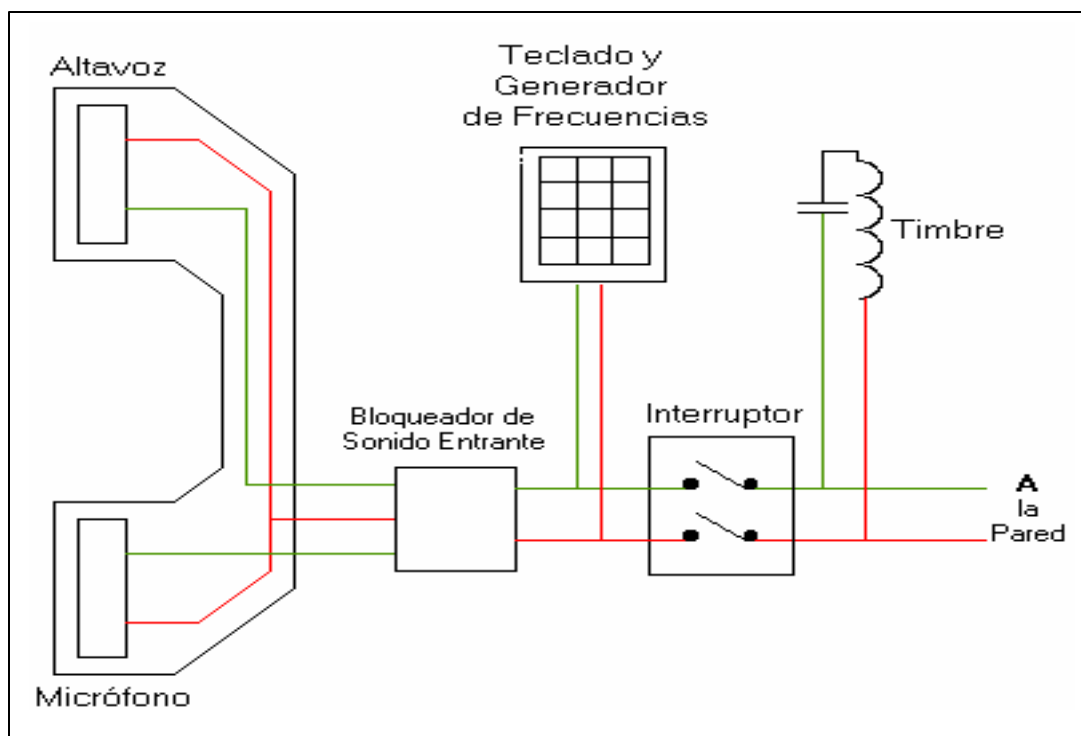


Figura 8. Estructura general de un aparato telefónico.

4.1.1 Circuito de habla. El circuito de habla comprende el micrófono, el receptor y el transformador de habla. Los dos primeros están incorporados en el auricular.

4.1.2 Contacto de horquilla. El contacto de horquilla se conmuta cuando se levanta o repone el auricular. Se usa para señalización de la llamada, de desconexión y de respuesta.

4.1.3 Timbre. El timbre es de tipo AC. Se conecta a los hilos a y b (Tip y Ring) de la línea de abonado vía un condensador y al contacto de horquilla.

4.1.4 Tablero de teclado con generadores de tonos. El tablero de teclado es utilizado para el envío de los dígitos de 0 a 9 como también de las dos señales especiales, estrella * y marcos #. Estas dos últimas nada tienen que ver con los signos para números hexadecimales, sino que son para acceso a servicios especiales en redes más avanzadas. Cuando se marca un número utilizando el teclado numérico se generan dos tonos de frecuencia. Los diferentes sonidos de marcación están constituidos por pares de otros tonos, tal como se mostrará en el apartado dedicado al receptor DTMF.

Cada abonado contará con un aparato telefónico con marcación por tonos. La central opera de acuerdo con los siguientes parámetros:

4.2 PARÁMETROS GENERALES DE OPERACIÓN

- Un abonado que desee hacer una llamada (Abonado A) levanta su teléfono. La central deberá entonces enviar tono de invitación a marcar (TIM) a este abonado.
- Cuando el abonado A oye el TIM, informa a la central por medio de su teclado, con cuál abonado desea comunicarse, es decir, envía el número del abonado deseado.
- Cuando la central ha recibido el número del abonado deseado (Abonado B), debe enviar la señal de Timbre al abonado B y el tono de llamada al abonado A.
- Cuando el abonado B responde (descuelga el teléfono), la señal de timbre y el tono de llamada deben terminar, estableciendo una conexión de habla entre los abonados A y B.
- Cuando cualquiera de los abonados repone su teléfono la vía de habla debe ser desconectada y al otro abonado enviarle tono de ocupado (TOC).
- La central solo aceptará información digital de un solo abonado al tiempo. Si otro abonado intenta iniciar una llamada al mismo tiempo, recibirá tono de ocupado (TOC).

5. CENTRAL TELEFÓNICA CON CONMUTACIÓN DIGITAL

5.1 FUNCIONES PRINCIPALES DE LA CENTRAL

Su función principal es enseñar al alumno como se procesan en una central las señales telefónicas, tanto de control como de voz a través de los diferentes bloques funcionales hardware y software.

Establece una llamada y con base en esta, muestra como se cumplen los principios de conmutación digital.

Maneja prioridades en los bloques funcionales software y cumple tareas almacenadas en memoria para mantener el control de la central.

Las comunicaciones son únicamente locales y la codificación numérica de las señales se realiza de acuerdo con la ley A del CCITT (Comité Consultivo Internacional de Telefonía y Telegrafía), actualmente denominado UIT.

→ La capacidad de conexión interna de la red es de 256 conmutaciones.

El envío de información de selección por parte del abonado es de tipo tonos, por lo cual se requiere que el abonado tenga un aparato telefónico con marcación por tonos.

5.2 HARDWARE DE LA CENTRAL

El diseño de la central telefónica con conmutación digital se realizó con base en estructuras que poseen las centrales electrónicas controladas por programa almacenado (SPC).

Este sistema utiliza los principios de modulación por codificación de pulsos (PCM), direccionamiento para acceder cada uno de los dispositivos y almacenamiento temporal de la información para propósitos de conmutación. Estos principios se muestran de manera clara y sencilla con relación a cada uno de los bloques funcionales que la componen.

La central consta de los siguientes elementos:

- Un rack, el cual integra los dispositivos electrónicos que permiten efectuar y seguir los diferentes tratamientos, a los que se encuentran sometidos las señales telefónicas procedentes de un abonado A hacia un abonado B.
- Un microprocesador con su software: ofrece la posibilidad de familiarizarse con el conjunto de programas que gobiernan el conmutador.
- Una fuente de alimentación: suministra los voltajes que se requieren para alimentar las diferentes tarjetas.
- Un panel de medidas: permite ir midiendo las diferentes señales que intervienen en el funcionamiento de la central.

5.3 DESCRIPCIÓN GENERAL DEL SISTEMA

El hardware del cual se compone la central telefónica, constituye el núcleo del sistema.

En la figura 9 se muestra un diagrama de bloques de las partes más representativas del equipo.

La descripción de los bloques funcionales se expone en los siguientes apartados.

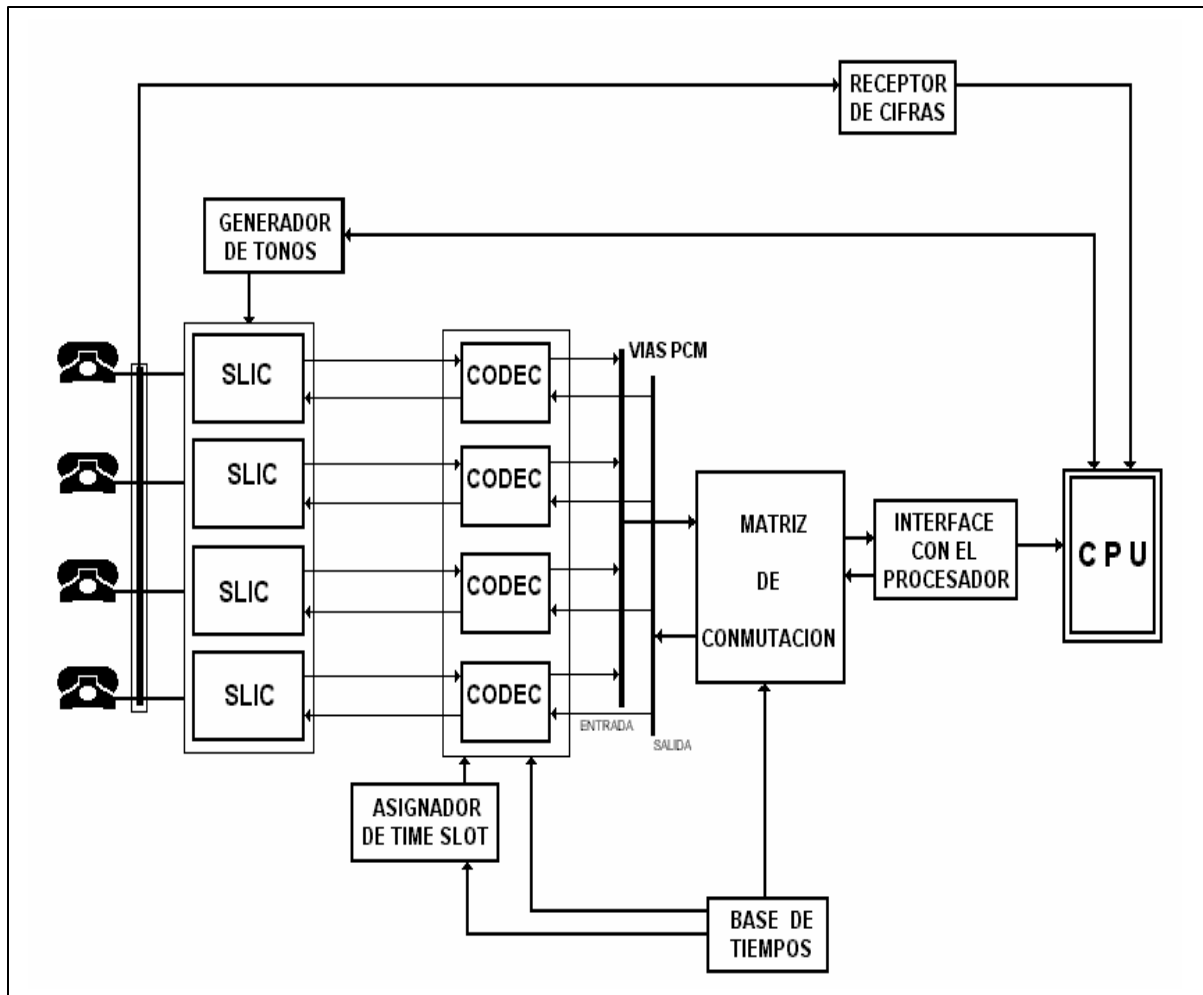


Figura 9. Diagrama de bloques del sistema.

5.4 BLOQUES FUNCIONALES

5.4.8 Microprocesador. El sistema de microprocesador, asume el control de gran parte de las funciones de la maqueta, por medio del programa almacenado en la memoria principal y envía las respectivas órdenes a los diferentes módulos hardware, a través de la interfase entre el microprocesador y el conmutador.

5.4.8 Interfase entre el microprocesador y la matriz de conmutación. **Para realizar un control lógico sobre la red de conmutación debe existir una transferencia de datos del procesador hacia el conmutador y viceversa. Para esto se requiere de una interfaz entre el microprocesador y el resto del sistema, un circuito temporizador y uno o varios puertos de entrada y salida (i/o).**

5.4.3 Base de tiempo. Genera todas las señales de sincronismo necesarias para el funcionamiento de los diferentes bloques hardware que componen la central.

Determina el lapso de que dispone un determinado módulo hardware para realizar una tarea rutinaria.

Mantiene el control de los diferentes circuitos mientras el uP se encarga de cumplir otras tareas, como son el procesamiento de señales con respecto al estado que presentan los abonados

Dentro de sus principales funciones está la de constituir y sincronizar los 32 canales asociados a cada PCM, con relación al funcionamiento de los circuitos CODEC y la red de conexión o líneas de enlace.

5.4.4. Red de conexión y conmutación. **La red de conexión la conforma una matriz contenida en un integrado que a su vez dicha matriz constituye el elemento principal del conmutador y permite la interconexión de 32 canales telefónicos de entrada con 32 canales telefónicos de salida. Esta consta de un conmutador espacial y uno temporal.**

5.4.4.1 Conmutador temporal. El conmutador temporal (llamado también línea de enlace) es controlado por la salida. Posee una línea de entrada y otra de salida para recibir o emitir los 32 canales de entrada y los 32 canales de salida respectivamente. Por esta razón el conmutador maneja una memoria de 32 palabras de ocho bits.

Las señales de reloj necesarias para el control de la matriz proceden de la base de tiempo.

El up es el encargado de emitir las ordenes necesarias a través de la matriz de conmutación, para precisar cuales son las conexiones que se deben establecer entre los canales telefónicos de entrada y los de salida.

Estos canales telefónicos de entrada y salida son canales numéricos que satisfacen las condiciones del estándar europeo MIC de 32 canales que fue normalizado por el CCITT.

Sin embargo, en el presente trabajo existe una diferencia con respecto a la norma MIC, y es que debido a que no se va a realizar comunicación con central alguna externa a la propia de este trabajo, la sincronización de las tramas no se lleva a cabo mediante palabras de sincronización en el canal cero (it0), sino a través de la base de tiempo.

Por eso como solo se ha previsto una utilización local del conmutador (es decir, que no se interconecta con otros conmutadores), el it16, correspondiente a la palabra de señalización, no es utilizado. Lo cual significa que los 32 canales telefónicos se utilizarán para transmitir 32 señales vocales diferentes.

5.4.4.2 Conmutador espacial. La parte espacial del conmutador permite en el caso mas general, encaminar las informaciones contenidas en M circuitos

entrantes hacia N circuitos salientes. Dichos encaminamientos son efectuados bajo el mando del sistema de control, como son el uP y la base de tiempo.

El conmutador esta dispuesto de tal forma que cualquiera de las entradas pueden ser encaminadas a cualquiera de las salidas.

5.4.5 Generador de tonos. Para generar los tonos de invitación a marcar (TIM), ocupado (TOC) y control de repique (TCR), el generador lee en una memoria Eprom (programable y borrable), contenida en el microprocesador, un código binario de ocho bits.

Cada código binario ha sido fijado por la ley a del estándar MIC europeo y corresponde a un nivel de cuantificación que luego es decodificado por el codec. La frecuencia utilizada es de 400 hz.

El generador de tonos, también controla las cadencias de los tonos ocupado y control de repique. Al abonado se le envía el tono en el canal de recepción asignado por el up, por medio de la matriz.

5.4.6 Circuito CODEC. Este circuito integrado realiza la codificación y decodificación numérica de las señales telefónicas, además, desempeña la función de filtro pasabanda (200hz y 3.400 hz.) Para las señales telefónicas.

El circuito se encuentra conectado hacia el abonado con el conversor de 2 a 4 hilos o circuito híbrido contenido en el SLIC, y hacia la matriz directamente.

El codec transmite y recibe las señales PCM en los canales asignados por el up, con base en el software y los datos de central.

5.4.7 Circuito asignador de time slot. Su principal función es la de conformar y controlar la trama, dependiendo de los circuitos codec que se encuentren transmitiendo en el respectivo enlace PCM.

Además, protege los codecs en caso de que dos o más de estos, por alguna condición lógica errada, queden programados para transmitir en un mismo canal en el respectivo enlace PCM.

5.4.8 SLIC Interfase de línea de usuario. Esta interfase comunica al abonado con la red de conexión y cumple las siguientes funciones:

- Suministro la corriente de trabajo al abonado para conversación.
- Protección contra sobretensiones.
- Emisión de corriente de llamada.
- Supervisión del estado del bucle.
- Conversión de 2 a 4 hilos. Por medio de un circuito híbrido convierte la señal de dos a cuatro hilos, dos hilos para transmisión y dos para recepción.
- Prueba de la línea de abonado.

5.4.9 Receptor de cifras DTMF. Tradicionalmente la manera de señalar en telefonía había sido mediante interrupciones controladas (40 msg. - 60 msg.) de la línea telefónica y se le denominaba señalización por Pulsos, el sistema de marcación era el disco giratorio que al regresar iba abriendo y cerrando la línea telefónica, mediante sistemas mecánicos (levas) y contactos eléctricos, sin embargo, desde la década de los 70's, se empezó a concebir nuevos métodos que fueran dentro de la banda telefónica de 300 a 3400 Hz. y que la marcación se enviara por tonos, es decir, señales audibles y que sin que agregaran ruido a la línea o transitorios indeseables, se pudieran enviar y detectar en forma inconfundible, por esto se ideó el concepto DTMF.

DTMF proviene de las palabras en inglés Dual Tone Multi Frequency, que significa dos tonos de múltiples frecuencias, y que en español más común denominamos señalización DTMF o marcación por Tonos.

Este bloque DTMF se encarga de recibir la información de marcado de su respectivo abonado, detectar que los tonos de marcación sean validos y si es así enviar un código binario del respectivo tono multifrecuencia al bloque de control.

5.4.10 Generador de señal de repique. **Este bloque funcional genera –48v de corriente alterna, 60 Hz. Determina la cadencia del repique y las condiciones necesarias para activar el timbre del teléfono y hacerle saber al abonado B que es solicitado.**

5.4.11 Alimentación. **Este circuito genera a partir el voltaje de la red comercial, los voltajes necesarios para el funcionamiento de la central.**

5 v, 1 A máx. circuitos TTL

-5 v, 20 mA. Circuitos CMOS.

2.5 v, 20 mA. Circuitos CMOS.

-38 v, 20 mA. Circuitos CMOS.

38 v AC, 1A, 60 Hz, circuito generador de Ring.

5.5 HARDWARE BASICO

En el diagrama de bloques de la figura 10, se muestran los elementos básicos necesarios con que debe contar cada abonado.

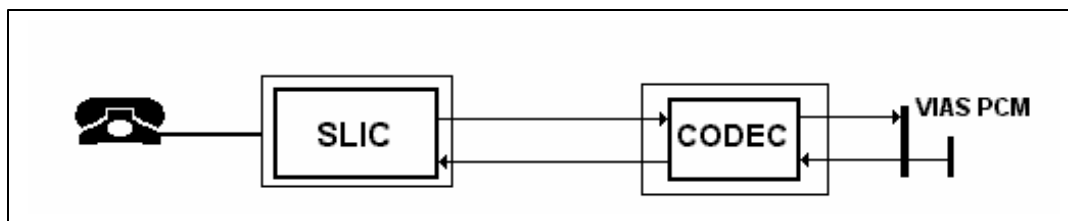


Figura 10. Elementos básicos para cada abonado.

5.6 DISEÑO DEL HARDWARE

La implementación de este proyecto requirió de un diseño previo, en el cual la elección de los elementos que componen al mismo es esencial. Cada uno de los elementos escogidos fue objeto de un previo estudio y análisis para determinar si cumplía con las condiciones requeridas. Luego de este estudio estos fueron los elementos seleccionados.

5.7 ELECCIÓN DE ELEMENTOS

5.7.1 SLIC circuito de interfase de línea de usuario. El SLIC debe proporcionar una interfase completa entre el sistema de conmutación y el lazo del suscriptor. El dispositivo debió ser escogido cuidadosamente ya que debe proveer las funciones que solucionen el problema concerniente al BORSTH, el cual es una palabra conformada con las iniciales de los puntos más importantes para la interfase con la línea de abonado.

B: Suministro de corriente para conversación. (battery)

O: Protección contra sobretensiones. (Overvoltage)

R: Emisión de corriente de llamada. (rising)

S: Supervisión del estado del bucle. (supervisión)

T: Prueba de la línea de abonado. (test)

H: Conversión de 2 a 4 hilos. (Hybrid)

Se escogió el integrado **MH88612B** ya que satisface plenamente los requerimientos y lo que es más importante este dispositivo realiza directamente la transformación de 2 hilos a 4 hilos. Con esto ya no hay necesidad de un circuito

que incluya un transformador híbrido que convierta la señal de dos a cuatro hilos, dos hilos para transmisión y dos para recepción.

El MT88612B realiza la transformación de 2 hilos a 4 hilos de la señal análoga. El circuito de 2 hilos es la línea balanceada que va al lazo del suscriptor, mientras que el circuito de 4 hilos es la señal de audio que va al codec de voz.

El circuito de interfase de línea de usuario (SLIC) también proporciona un estado de salida de descuelgue (SHK) que va a alto cuando el teléfono es descolgado. Con lo cual permite detectar el estado del abonado.

5.7.1.1 Cálculo de la corriente de alimentación de línea. El SLIC emplea un complejo circuito de realimentación para proporcionar una alimentación constante de corriente a la línea. Esto se verifica con la suma de los voltajes sobre las resistencias de alimentación interna y comparándolo a un voltaje de referencia de entrada (V_{REF}) eso determina la corriente constante de alimentación. Esta corriente que se denominará de aquí en adelante corriente de lazo está dada por el fabricante como se muestra en la siguiente ecuación:

$$I_{LAZO} = \frac{V_{BAT}}{1.89} - \frac{V_{REF}}{1.25} \text{ [mA]} \quad (\pm 2\text{mA})$$

Como se necesita una corriente para alimentar el aparato telefónico de aproximadamente 25 mA, se tomó un voltaje de referencia de 0v. Con lo cual se satisface el requerimiento de 25 mA.

Con $V_{REF} = 0$

$$I_{LAZO} = \frac{48}{1.89} = 25.39\text{mA}$$

La magnitud de la corriente de lazo I_{LAZO} será de 25.39 mA

5.7.1.2 Consideraciones de diseño para la corriente de lazo. El dispositivo puede soportar unos mínimos y máximos de corriente entre 18mA y 30mA, en los que aun puede funcionar óptimamente. Haciendo uso de la ecuación de corriente se calcula el V_{REF} para conseguir estos valores de corriente.

El valor de V_{REF} para conseguir 18mA y 30mA puede ponerse entre 8.75 Vdc y -6.35 Vdc respectivamente. Como se explico en el numeral anterior el V_{REF} será de 0v.

5.7.1.3 Detección de descuelgue. Cuando la corriente DC excede el nivel de trabajo, el detector de descuelgue del SLIC (SHK) se coloca en alto.

Si la resistencia del lazo es tan alta que el Voltaje de Batería (V_{BAT}) ya no puede proporcionar la cantidad requerida de corriente de lazo determinada por el circuito de suministro de corriente constante, la salida (SHK) se colocará en bajo indicando que la resistencia de lazo es demasiado alta y la línea está colgada.

5.7.1.4 Detección, aplicación y desconexión de la señal de ring. En la figura 11 se muestra una señal de ring originada en el circuito de fuente de Ring, el cual proporciona una señal de 48 Vrms con un nivel DC adecuada para poder entrar al aparato telefónico, se aplica a la línea desconectando el pin 15 (RV) del pin 11 (RF), y conectando el voltaje de ring al pin 11 (RF) por uso del Relay K1.

El SLIC puede detectar una condición de descuelgue durante el ring pero hay un componente grande AC que debe filtrarse para así dar una verdadera condición de descuelgue a SHK.

Un condensador de 1.0 uF conectado del pin 19 (CAP) a tierra proporcionará la atenuación adecuada cuando el ring se aplica. Una vez se ha detectado una condición de descuelgue, un bajo lógico se aplica para fijar el pin de Control de

Relé (RC) que dejará fuera de funcionamiento el relé (K1) que desconecta el voltaje de ring del pin 11 y se conecta al pin 15. En ese momento el SLIC revertirá al funcionamiento de corriente constante de alimentación. Ver figura 11.

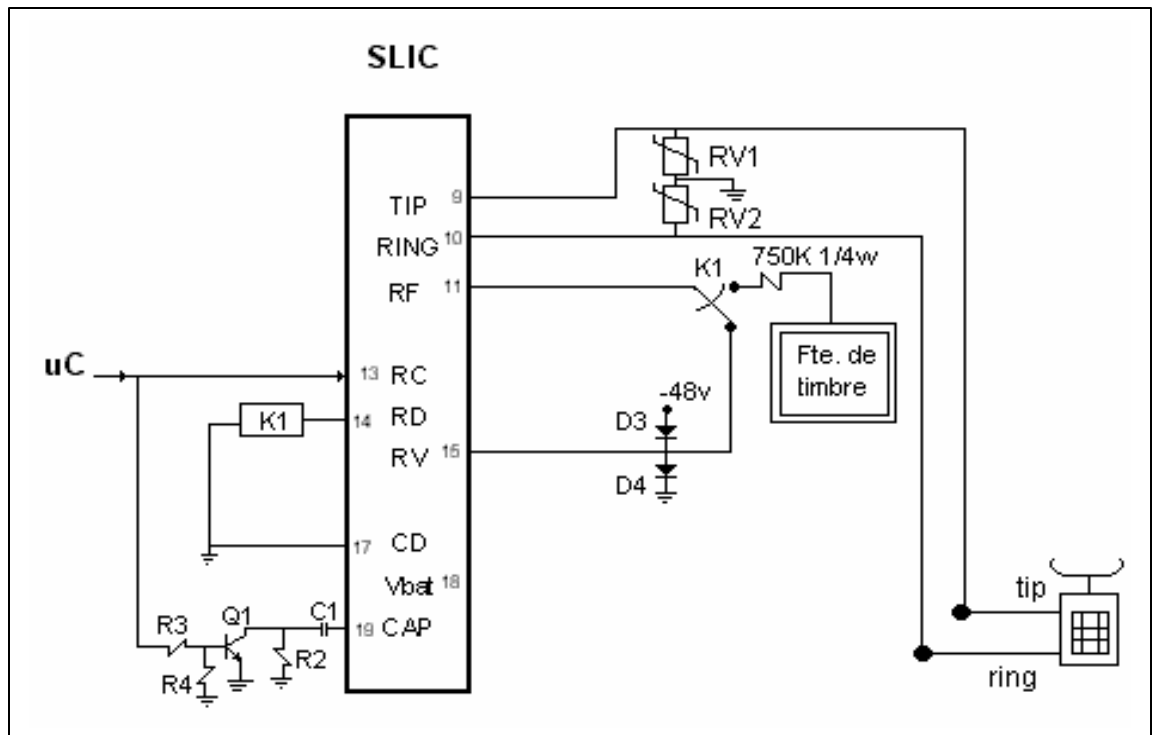


Figura 11. Aplicación de la señal de Ring.

5.7.1.5 Protección interna ante máximos de corriente. Los terminales del teléfono el TIP o el RING pueden ser accidentalmente conectados con tierra. En tal caso, la corriente fluirá sólo a través de la resistencia de alimentación. Esta alta corriente es censada y reducida por el circuito limitador de corriente a un valor más bajo para proteger la circuitería interior.

5.7.1.6 Power denial. La función power denial es una característica del SLIC seleccionado que permite bajar el consumo de potencia del lazo del suscriptor. Un voltaje lógico alto aplicado a la entrada power denial quita el voltaje de la batería del lazo de la circuitería que maneja. La resultante corriente de lazo (I_{LAZO}) es despreciable y el consumo de potencia se minimiza. La función de power denial es útil para desactivar un lazo que pueda tener una tierra deficiente. Sobre todo esta condición es muy ventajosa en centrales que tiene nodos de suscriptor a grandes distancias y que manejan un considerable número de abonados.

Como este no es ninguno de los dos casos anteriores el Power Denial se aterrizará y por lo tanto no se hará uso de él.

5.7.2 Asignador de Time Slot (Intervalo De Tiempo). Se necesita un circuito que genere un conjunto de señales que le permitan a cada codec operar en determinado intervalo de tiempo. Para esto se requiere construir un circuito asignador de time slot. El circuito asignador de time slot es usado para seleccionar un canal de voz deseado, el cual puede operar en tramas que contienen hasta 32 codec. El asignador de time slot genera un pulso de habilitación el cual enciende el codec en el tiempo asignado. Por trama son 32 abonados. Para una trama de 125 useg, cada codec se habilitará durante un lapso de 3.9 useg cada 8KHz.

El diagrama del circuito se muestra en la figura 12.

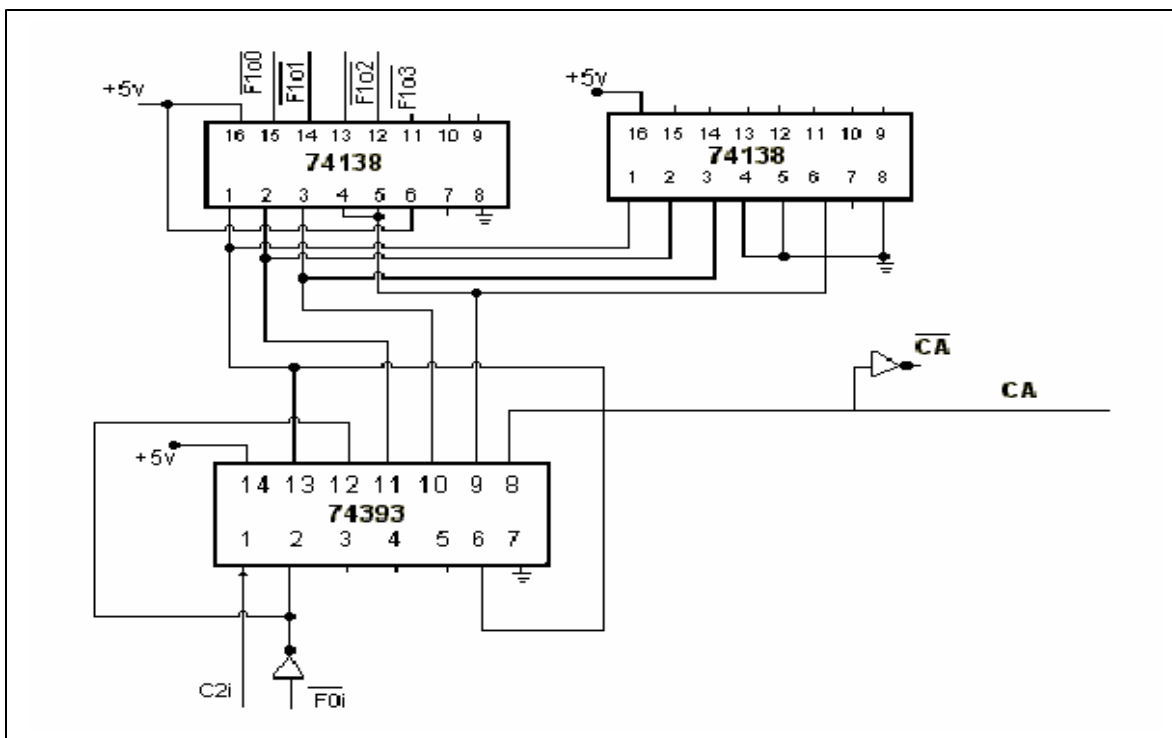


Figura 12. Circuito asignador de timeslot.

El circuito mostrado en la figura 12, genera la señal de tramado 1 ($F1_0$) y la señal de direccionamiento de control (CA) de manera que le asigna a cada codec uno de los 32 canales disponibles. Las salidas $F1_0X$ (donde $X = 0, 1, 2, \dots, 31$) del circuito están conectadas a las entradas $\overline{F1}_i$ de cada codec. La salida CA del circuito asignador de time slot está conectada a la entrada CA de los primeros 16 codecs.

El codec conectado a $F1_00$ será habilitado durante el timeslot 0 del flujo serial ST-BUS. De forma similar el codec conectado a $F1_01$ será habilitado durante el canal 1.

Para el codec 0, las señales $\overline{F1}_i$ y CA están ambas en bajo durante el timeslot 0. Durante el canal 16 solo $\overline{F1}_i$ está en un bajo lógico. CA está en alto. De esta forma con el mismo circuito se puede controlar la habilitación de hasta 32 codecs. Sólo basta con conectar los primeros 16 codecs a CA y los siguientes 16 a \overline{CA} .

En el presente trabajo como sólo se implementaron físicamente 4 abonados, se consideró innecesario incluir en el circuito asignador, el segundo integrado con

referencia 74138, sin embargo, con un solo 74138 como se implementó aquí se pueden habilitar hasta 16 codecs.

5.7.3 Codec. Se necesitó un dispositivo que proporcionara la interfase de conversión entre las señales análogas de un teléfono del lazo del suscriptor y las señales digitales requeridas en un sistema PCM de conmutación digital (modulación por codificación de pulsos). Se eligió un Codec de la familia MT8960, mas exactamente el MT8961, ya que este permite trabajar con la ley A que es la ley de compansión escogida para trabajar.

Las señales Análogas provenientes del lazo del abonado entran en el chip por V_X , se muestra a 8kHz, las muestras cuantizadas y asignadas a un valor digital de 8 bits están definidas por medio de las leyes de codificación logarítmicas PCM. Las señales análogas salen del chip por medio de V_R después de la reconstrucción de las palabras digitales de 8-bit como se muestra en la figura 13.

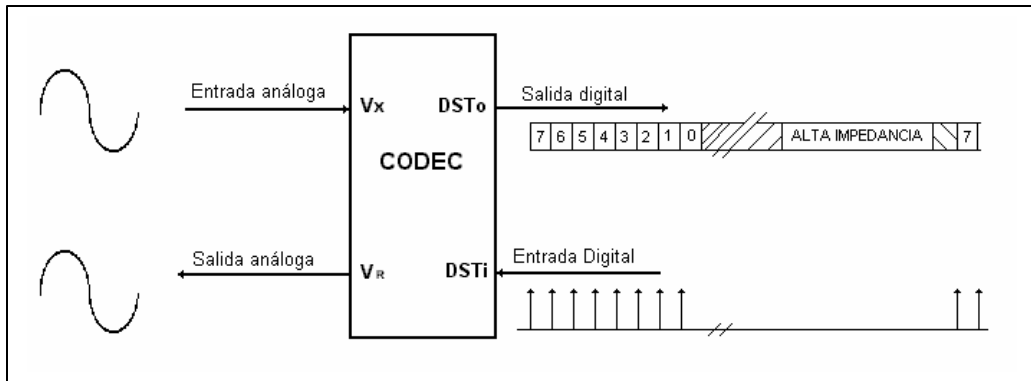


Figura 13. Esquema de la función básica del codec.

Este CODEC también fue seleccionado por traer ya integrado la sección del filtro.

Los filtros son usados para limitar el ancho de banda de la codificación digital cuando la señal análoga entra a V_x y después de decodificación digital cuando sale de V_R .

Para el proceso de conversión de análogo a digital y de digital a análogo se hace emplea la técnica de aproximaciones sucesivas la cual se utiliza para definir los 16 pasos y 8 bits en el proceso de conversión de la señal. Ocho bits de datos digitales codificados PCM entran y salen serialmente de los pines DSTi y DSTo, respectivamente.

5.7.3.1 Vía de transmisión. Las señales analógicas a la entrada (V_x) son primeramente limitadas en banda a 508 kHz por una sección de filtro pasa bajas RC. Este realiza el anti-aliasing necesario y muestrea los datos por medio de un pre-filtro de primer orden pasa bajos que trabaja con una señal de reloj de 512 kHz. Este más adelante limita en banda la señal a 124 kHz por medio de un filtro pasa bajas de quinto orden, con una señal de reloj de 128 kHz, proporcionando los 3.4 KHz de ancho de banda requeridos por la sección del codec.

Un filtro pasa altas de tercer orden con una señal de reloj de 8 el kHz completa el filtro de transmisión. El voltaje de offset acumulado es cancelado en esta última sección por un condensador que debe ser conectado externamente del pin ANUL al pin GNDA; el valor del condensador debe estar entre 0,1 uF y 1 uF.

La ganancia absoluta del filtro de transmisión (nominalmente 0 dB a 1 kHz) puede ajustarse de 0dB a 7dB en pasos de 1dB por medio de tres controles binarios de ganancia.

La señal de salida del filtro es una señal serial a 8 KHz. El codec digital genera una palabra de ocho bits que representa la señal analógica muestreada a 8 KHz. El primer bit del dato serial es el bit 7 (MSB) y representa el signo de la señal analógica. Los bit del 4 al 6 representan el valor de la muestra tomada de la señal analógica. Los bit del 0 al 3 representan el valor del paso de los 16 posibles en la codificación PCM.

La palabra digital de ocho bits es sacada por DSTo a una velocidad nominal de 2.048 MHz, dentro de una trama de 125useg.

5.7.3.2 Vía de recepción. Una palabra digital PCM de 8 bits se recibe una vez durante una trama de 125useg en la entrada DSTi y es cargada en un registro de entrada.

El filtro receptor (D/A) proporciona una interpolación sobre las muestras de 8 KHz y sostiene la señal en el codec, en este momento se hace la retención. El filtro consiste en una sección de filtro de quinto orden pasa bajas de 3.4KHz, con una señal de reloj de 128 kHz, realiza la limitación en banda y quita el rizado de la señal formada a 8 kHz.

5.7.3.3 Voltaje de referencia. Se debe mantener un voltaje de referencia para la codificación y decodificación digital de la señal análoga. Este voltaje externo debe proporcionarse al pin V_{Ref} ,

El VREF es una entrada de alta impedancia con una carga capacitiva variable de hasta 40 pF.

El voltaje de referencia recomendado para el MT8961 es $2.5V + 0.5\%$.

5.7.3.4 Señales de sincronismo para el codec. El codec opera de una manera síncrona. La forma de las señales relacionadas se muestran en la figura 14.

El codec se activa en el primer flanco positivo de $C2i$ (2.048 MHz) después de que $F1i$ ha ido a bajo. La salida digital $DSTo$ cambiará entonces de un estado de alta impedancia a la señal en forma de bit de la palabra digital PCM para ser sacada.

Esto permanecerá válido hasta el próximo flanco positivo, cuando el próximo bit más significativo sea sacado. En el primer flanco negativo de reloj (después que las señales $F1i$ se han sincronizado internamente y CA está en GNDD o VEE) la

señal lógica presente en DSTi será puesta sincrónicamente en la entrada del registro como el bit de la señal de la palabra de PCM entrante.

La palabra de ocho-bits es entrada en DSTi en los flancos negativos de C2i y salida en DSTo en los flancos positivos de C2i.

F1i debe devolver a un nivel alto después del octavo pulso del reloj, causando que DSTo entrar en alta impedancia. F1i continuarán siendo muestreado en cada flanco positivo de C2i.

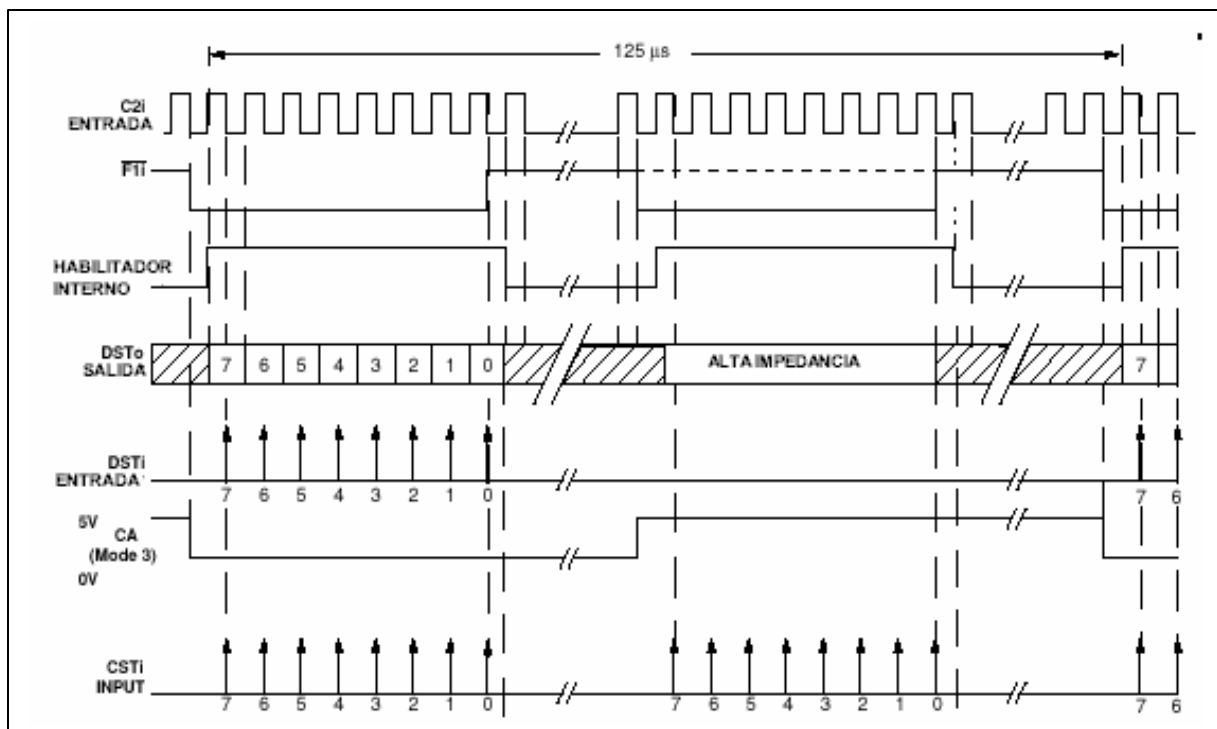


Figura 14. Señales del CODEC.

DSTo asume un estado de alta impedancia para toda la trama menos 3.9 us de 125 us que dura esta (un canal específico). Análogamente, los datos sobre DSTi son válidos para sólo 3.9 us.

Finalmente se muestra en la figura 15 los bloques funcionales que conforman el codec escogido para este trabajo.

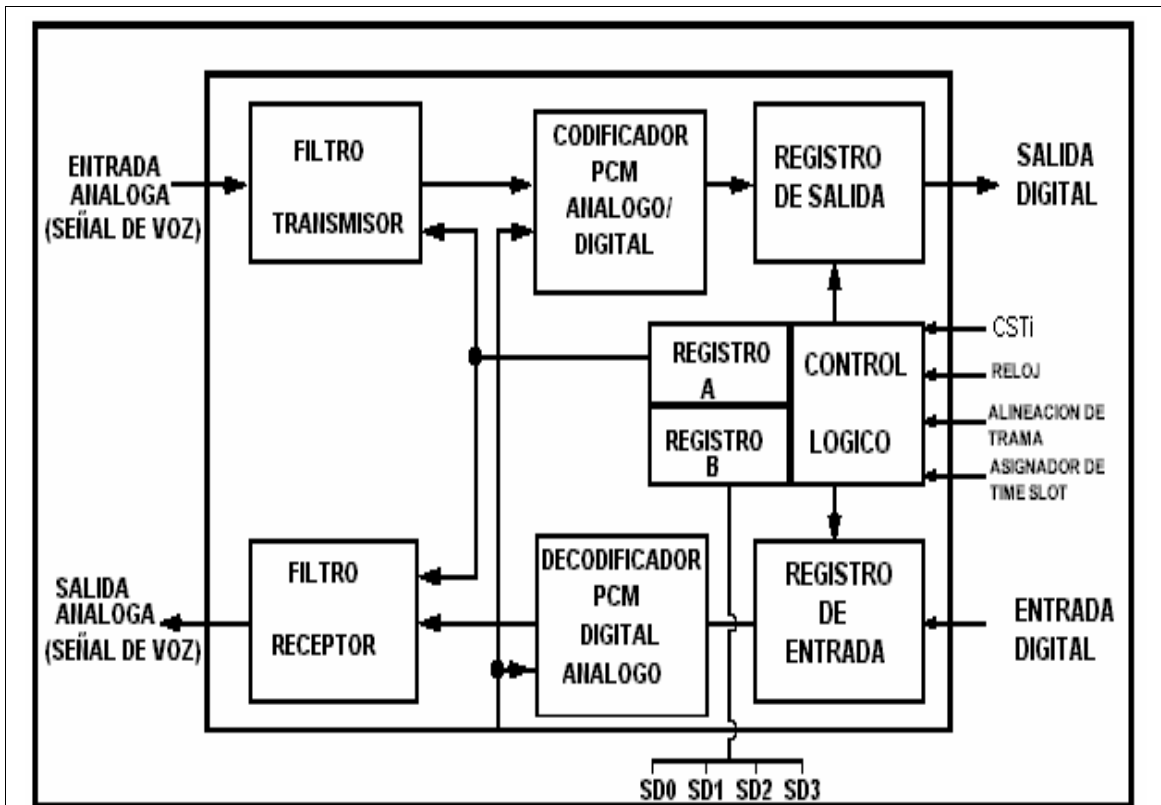


Figura 15. Bloques funcionales del CODEC.

El registro A se utiliza para programar el valor de la ganancia tanto de entrada como de salida del codec y además para fijar el modo de operación. En este caso se fija en operación normal con una ganancia de 2 dB. No se hace uso del registro B, ya que por medio de este registro se pueden habilitar las salidas adicionales SD0 a SD3. Estas salidas no se habilitaran, ya que ellas actúan como una interfase entre el lazo del abonado y la unidad de procesamiento y control del sistema. Y funciones como detección y habilitación del ring, alimentación del mismo o selección de la ganancia ya están directamente conectadas por el SLIC al procesador.

5.7.4 Matriz de conmutación digital. La red de conexión la conforma una matriz contenida en un integrado. Esta matriz constituye el elemento principal del conmutador y permite la interconexión entre abonados.

Se escogió como elemento conmutador a la matriz MT8980 que es una matriz de conmutación digital, con capacidad para interconectar 256 abonados. En este trabajo se muestra la conexión física para cuatro abonados, sin embargo, la conexión para los 256 se hace en la misma forma que para estos cuatro.

Cualquier información en un canal del ST-BUS (voz, video o datos digitalizados), puede ser introducida matriz MT8980 y después puede cambiar a cualquiera de sus canales del ST-BUS de salida.

La matriz es controlada fácilmente por un microprocesador. El microprocesador puede leer el contenido de todos los canales de entrada y puede escribir información y puede leer información a todos los canales de salida.

Por estas características se seleccionó como elemento conmutador a la MT8980 ya que, además, es un sistema muy eficaz de transporte de información.

La matriz proporciona flexibilidad en el enrutamiento de la comunicación por medio del sistema de ST-BUS. Éste es un requisito previo en los sistemas de hoy que dan énfasis a las arquitecturas distribuidas y la integración de voz, video y datos.

Las ventajas por las cuales se prefirió este dispositivo se enumeran mas puntualmente a continuación:

a) **Conmutación.** La matriz escogida proporciona conmutación de canales de información (conmutación de circuitos). La MT8980 tienen una capacidad de 256 canales. Cada canal tiene una capacidad de 64 kbit/s. Los Canales pueden llevar

cualquier forma de señal digitalizada, voz puesta en código o datos y video digitalizado. La matriz proporciona una ruta de comunicación entre cualquier par de nodos conectado a la misma a través de las líneas del ST-BUS.

b) **Dispositivo de control ST-BUS.** Cuando la matriz está en modo mensaje, cada canal de entrada o de salida del ST-BUS se asimilará a un registro paralelo controlado por microprocesador. Cada uno de éstos canales de entrada o canales de salida pueden ser escritos directamente en el registro de estados, o en el registro de control del dispositivo de control central del sistema. La matriz puede leer hasta 256 registros de estados y escribe hasta 256 registros de control.

c) **La Comunicación a través del microprocesador.** Una de las mayores ventajas que presenta este dispositivo es que ahorra la adición de un circuito de interfase entre el procesador y el resto de elementos del sistema. La matriz trae su propia interfaz. La comunicación del procesador con el sistema se hará de una forma muy fácil a través de la matriz.

5.7.4.1 EL ST-BUS. El ST-BUS es una interfase del sistema. Minimiza los requisitos de pines en los dispositivos utilizando la múltiplexación por división de tiempo para transferir varios canales de datos lógicos a través de un solo alambre o pin.

La interfase de ST-BUS de un circuito consta de dos señales de control y tantas líneas de entrada y salida como sean necesarias para proporcionar el ancho de banda requerido por el circuito para realizar su función (normalmente una línea de entrada y una línea de salida para la información que va a ser procesada, y una línea de entrada y una de salida para el control y la información del estado).

La velocidad normal del ST-BUS es 2.048 Mbit/s. Cada chorro de bits global es dividido en intervalos llamados tramas y la velocidad de esta es de aproximadamente 8000 tramas/s.

Cada trama es dividida en 256 intervalos, cada uno conteniendo un bit de información digital.

Para la mayoría de las aplicaciones de comunicaciones, el chorro de bits es también dividido en 32 intervalos por trama, llamados canales. Cada canal contiene ocho bits, para un canal la velocidad es de:

$$\mathbf{8000 \text{ tramas /s} \times 8 \text{ bits/trama} = 64 \text{ kbit/s}}$$

Los canales son referenciados al empezar la trama y se numeran del cero al treinta y uno (0-31). Debe colocarse y quitarse información sobre los canales del ST-BUS sincrónicamente.

En la mayoría de las aplicaciones, se pone información hacia el ST-BUS o se recibe de él en un timeslot de un canal en particular (más de un canal puede usarse para más ancho de banda).

Para la sincronización entre todo los elementos del sistema, los dispositivos unidos al ST-BUS de la matriz deben aceptar una señal del reloj y una señal para la sincronización de trama que indica los límites de la trama. Hay varios tipos de señales del reloj y señales de sincronización de trama definido para el ST-BUS.

La arquitectura de MT8980 se ilustra en Figura 16.

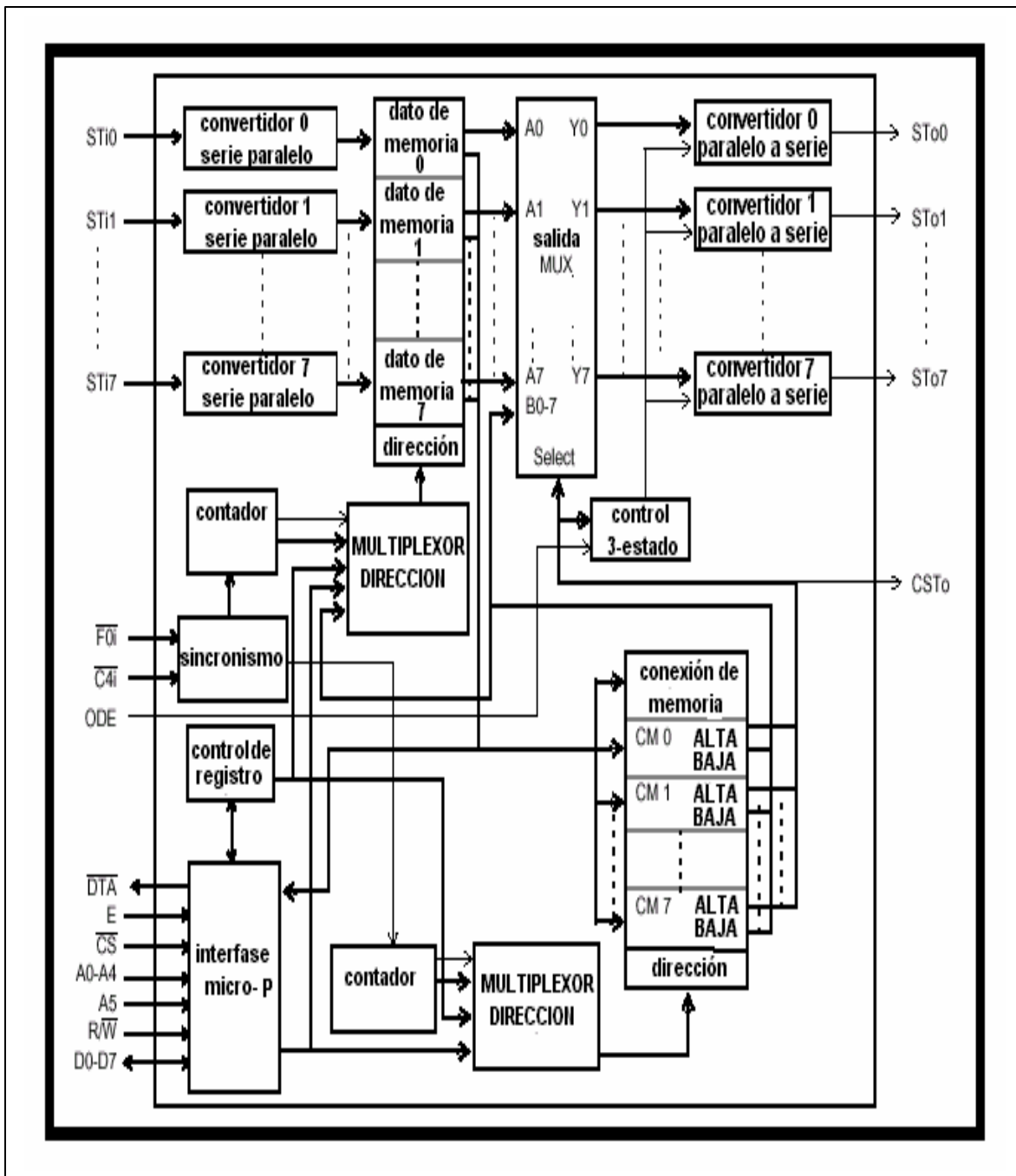


Figura 16. Arquitectura de la Matriz Digital.

5.7.4.2 Interfase ST-BUS de la matriz. La entrada del reloj de la matriz se llama C4i y su frecuencia (4.096 MHz) es dos veces la velocidad de los datos.

La señal de sincronización de trama es la señal F0i (8 KHz – 125 useg). Ver Figura 17 para la relación de tiempo entre C4i, F0i y los bits y canales del ST-BUS.

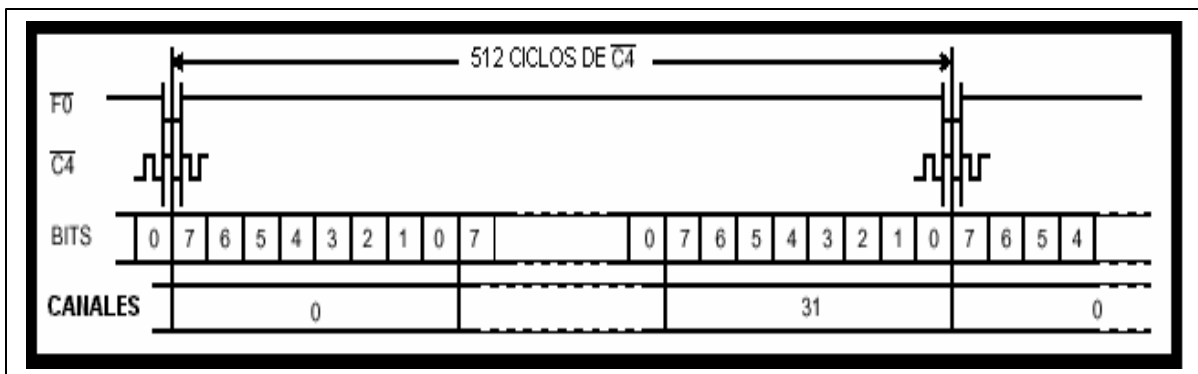


Figura 17. Relación de tiempo entre C4i, F0i y los bits y canales del ST-BUS.

Las salidas del ST-BUS de la matriz llevan información a la salida desde dos fuentes:

1. Desde las líneas ST-BUS de entrada a la Matriz.
2. Desde el procesador que controla la matriz.

La matriz también está diseñada para permitir que el microprocesador pueda leer la información sobre los canales ST-BUS de entrada.

La matriz tiene dos modos de funcionamiento para conmutar las fuentes de información: Modo switch y Modo mensaje.

5.7.4.3 Modos de operación

- **Modo switch.** Permite que la información contenida en cada canal de salida provenga de cualquiera de los canales de la entrada.

Una ventaja de tener en la salida especificada la fuente es que más de una salida, de hecho todas las salidas, puede tener la misma fuente.

Esto es ventajoso para transmitir mensajes o generar canales de recursos (Ej., El tono de invitación a marcar puede ser entrada en un canal pero salida en muchos).

- **Modo mensaje.** El modo mensaje permite escribir la información a través del puerto del microprocesador hacia los canales de salida. Esta información no cambiará hasta que se vuelva a escribir.

La información sobre los canales de la entrada puede ser leída por el microprocesador no importa en qué modo este el dispositivo.

La matriz tiene ocho entradas de ST-BUS y ocho salidas de ST-BUS (256 canales de entrada, 256 canales de salida).

5.7.4.4 Interfase del microprocesador. El puerto del microprocesador consiste en un BUS de datos para el traslado de información, un BUS de direcciones, un habilitador de chip, dos señales para sincronizar el BUS de transferencia del microprocesador, y una señal de control de dirección de transferencia de datos.

El BUS de los datos es de ocho bits de ancho y lleva información de control para la matriz desde microprocesador.

Los seis bits de dirección, A0-A5, ayudan a determinar a cual de las locaciones individuales dentro de la matriz se accede.

La señal (CS) es el habilitador del chip. Si CS es alto, ningún acceso a la matriz es posible.

El BUS de los datos no manejará o recibirá información del BUS de los datos a menos que DS sea un alto. La señal (DS) y la señal de reconocimiento de datos (DTA) realiza la sincronización del traslado de estos. En un flanco de subida de DS, toda la información de control debe ser válida. En el flanco de bajada de DS, los datos del microprocesador o datos de la matriz son válidos. DS normalmente no se lleva a bajo hasta después que la matriz lleve la señal DTA a bajo la cual ocurre cuando la matriz está lista a aceptar o proporcionar datos. Una vez DS es bajo, la matriz coloca DTA en alto y terminan el ciclo del BUS.

La señal Read/Write (R/W) determina la dirección de flujo de información. Cuando la señal es alto, puede leerse información de la matriz por el microprocesador. Cuando R/W es bajo, pueden escribirse datos del microprocesador a la matriz.

5.7.4.5 Estructura interior. Hay cuatro grandes bloques funcionales dentro de la matriz. Estos bloques son la Memoria de los Datos, la Memoria de Conexión Alta, la Memoria de Conexión Baja y el Registro de Control.

La Memoria de los Datos se relaciona a las líneas del ST-BUS de entrada; Memoria de Conexión Alta y Memoria de Conexión Baja se relaciona con las líneas de ST-BUS de salida.

La Memoria de los Datos es donde la información se guarda cuando es ingresada por las entradas del ST-BUS. La carga de información de las entradas en la Memoria de los Datos es automática (la Memoria de los Datos no puede escribirse a través del puerto del microprocesador).

Los canales de información del ST-BUS son convertidos de formato serie a un formato paralelo y se guarda en un byte correspondiente en la Memoria de los Datos en una sucesión incambiable. El tamaño de la Memoria de los Datos de la matriz es de 256 bytes y el tamaño de la Memoria de los Datos de la matriz es de 128 bytes (un byte de Memoria de los Datos por cada canal de entrada).

Puede leerse información de la Memoria de los Datos de dos maneras: a través del puerto del microprocesador, o por una secuencia que pone el contenido de la Memoria de Datos en un canal de salida del ST-BUS.

Para un acceso del puerto del microprocesador, la dirección de la posición de Memoria de los Datos es formada por los bits 2, 1 y 0 del Registro de Control (CR_b2 , CR_b1 y CR_b0) y los bits de dirección externa A4, A3, A2, A1 y A0.

Cuando se destina información de la Memoria de los Datos a un canal de salida del ST-BUS, la dirección para la Memoria de los Datos es formada por el contenido del byte de la Memoria de Conexión Baja que está asociada con el canal del salida. Este último tipo de acceso de Memoria de Datos sólo puede ocurrir cuando el canal del salida se ha puesto en modo switch.

La Memoria de conexión Baja es un bloque de memoria del mismo tamaño que la Memoria de los Datos relativo al dispositivo (matriz). Cada byte en la Memoria de Conexión Baja es asociado con un canal de salida. La información puede ponerse en una posición de Memoria de Conexión Baja solamente a través del puerto del microprocesador, pero esta puede salir en varias direcciones: la información puede ser leída por el microprocesador, formando la dirección de la posición de la Memoria de los Datos (modo Switch) o es sacada en el canal del ST-BUS de salida asociado (modo mensaje).

Cuando el microprocesador está escribiendo o está leyendo la Memoria de Conexión Baja, la dirección de la posición que esta escribiéndose es formada por CR_b2 , CR_b1 , CR_b0 , A4, A3, A2, A1, y A0. La función del modo mensaje o la

función de modo switch contenido en la Memoria de Conexión es puesto automáticamente una vez por trama. La memoria de conexión alta aparece al microprocesador igual como la Memoria de Conexión Baja lo hizo, en términos de tamaño de memoria, el método de direccionamiento y poder ser leída y escrita.

Cada byte de la Memoria de Conexión Alta es asociado con el mismo canal del salida como el byte relacionado en la Memoria de Conexión Baja.

Sólo tres bits de la Memoria de Conexión Alta son útiles, los bits CMH_b2 , CMH_b1 y CMH_b0 . Los otros cinco bits se leen como ceros, y no son cambiables. Cuando CMH_b0 es un '0' lógico el canal del salida asociado con la posición de Memoria de Conexión Alta se pone en un estado de alta impedancia.

Cuando CMH_b0 se pone a un '1' lógico, el de canal de salida se activa y la información de la Memoria de los Datos (modo switch) o Memoria de Conexión Baja (modo mensaje) se pone en la salida. CMH_b1 controla el estado del bit en la salida de $CSTo$ que es asociado con esa posición de Memoria de Conexión alta en particular y el canal. CMH_b2 es el bit de control del modo del canal.

Cuando CMH_b2 es un '0' lógico, el canal del salida asociado se pone en modo switch y el contenido de la posición de Memoria de Datos direccionado por la Memoria de Conexión Baja sacada por el canal. Cuando CMH_b2 es un lógico '1',

el canal de salida está en modo mensaje y el contenido de la Memoria de Conexión Baja se pone en el canal de salida.

- **Registro de control.** El Registro del Control es un registro de ocho bit que puede escribirse o puede leerse desde el puerto del microprocesador. Este registro se accede cuando A5 es bajo. Cuando A5 es alto, uno de los otros bloques de memoria, Memoria de los Datos, Memoria de Conexión Bajo o Memoria de Conexión Alta, es vista por el puerto del microprocesador. CR_b4 y CR_b3 determinan cual de los bloques de memoria está accediéndose y CR_b2, CR_b1 y CR_b0 determinan qué porción del bloque de memoria seleccionado es vista.

Cada porción de bloque de memoria seleccionada por CR_b 2-0 es de 32 bytes de largo y corresponde a los 32 canales de uno de las líneas del ST-BUS.

El estado de A4-A0 determina qué byte de los 32 bytes es accedido por el microprocesador en cualquier momento. La Figura 18 muestra la relación entre CR_b4 a CR_b0, A5-A0, y el acceso a los canales en la matriz.

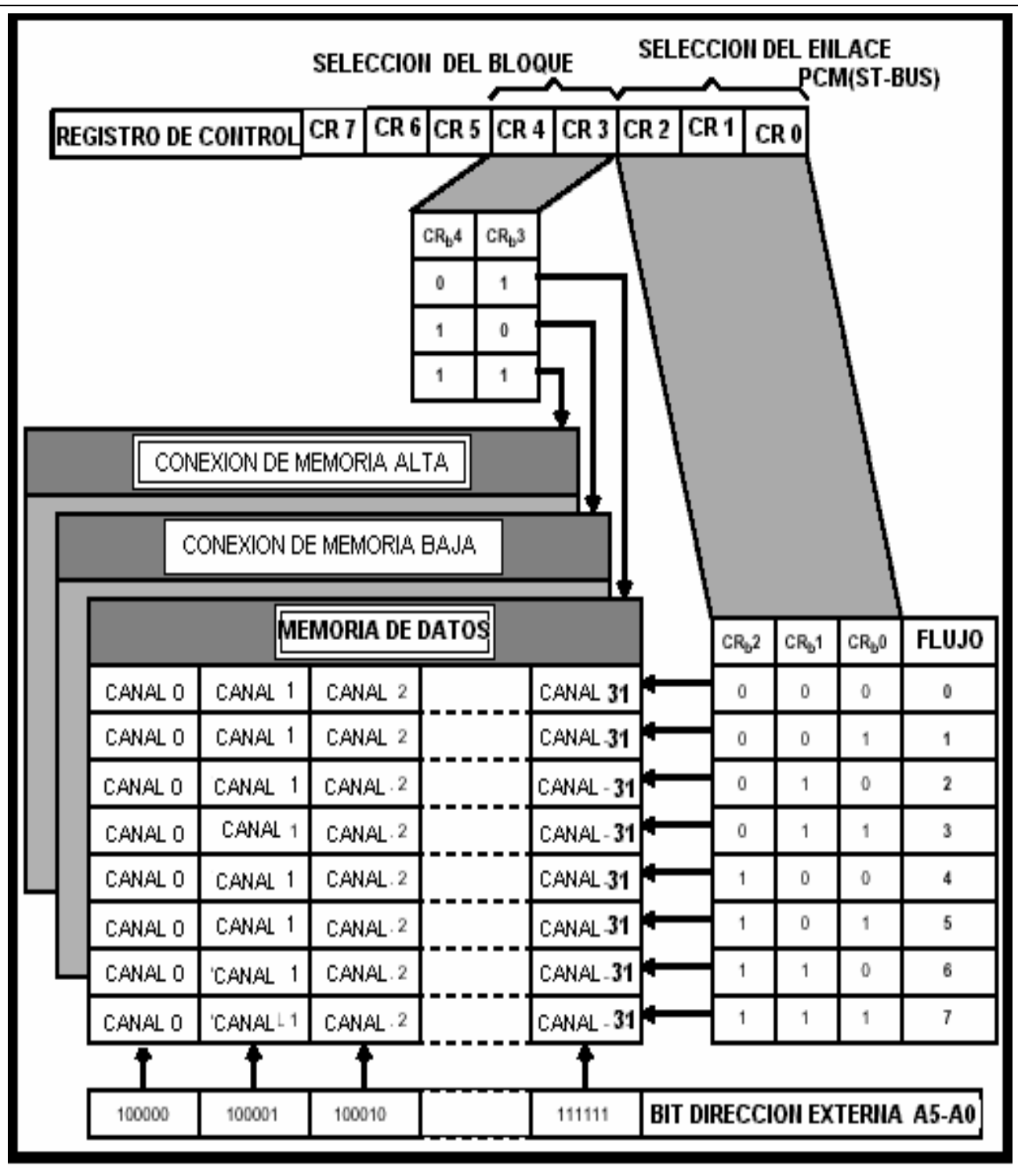


Figura 18. Relación entre CR_b , A5-A0, y el acceso a los canales en la matriz.

CR_b6 es un bit de modo mensaje. Este bit puede sustituir la función del CMH_b2 y el CMH_b0 de un canal de salida. Si CR_b6 se pone a un '1' lógico, todos los canales de salida estarán en modo del mensaje y el CMH_b0 y el CMH_b2 de cada canal no tendrán efecto. Si CR_b6 es bajo, los bits de la Memoria de Conexión Alta determinan el modo de sus canales respectivos (Switch o Mensaje) y si el canal está en un estado de alta impedancia o no. CR_b7 es llamado bit de Modo Split y sustituye a CR_b4 y CR_b3 . Si CR_b7 se pone a un '1' lógico, el dispositivo estará en Modo Split.

El microprocesador escribe a la Memoria de Conexión baja de la matriz en Modo Split. El microprocesador lee de la Memoria de los Datos de la matriz en modo Split.

Si CR_b7 es un lógico '0', la selección de bloque de memoria es determinada por CR_b4 y CR_b3 . El último bit en el Registro de Control, CR_b5 , no es usado.

También, al usar la matriz MT8980D, CR_b2 no es usado. También es importante notar que nunca deben ponerse en '00' CR_b4 y CR_b3 .

5.7.4.6 Ejemplos de la programación. La manera de cómo el registro del control, los bloques de memoria y los bits de dirección externos trabajan juntos se clarifica con varios ejemplos.

EJEMPLO 1. En el primer ejemplo, se examinará la operación de leer información contenida en el canal 5 de la línea de entrada 2 (STi2) a través del puerto del microprocesador.

Para leer información de entrada de ST-BUS, el microprocesador debe leer la Memoria de los Datos. La Memoria de los Datos puede especificarse en el Registro del Control poniendo el bit de Modo Split, CRb7, a un '1' lógico, o poniéndole CRb4 y CRb3 al estado binario '01'. Para acceder la porción de Memoria de los Datos que corresponde a STi2, CRb2, CRb1 y CRb0 debe ponerse a '010'. CRb6 y CRb5 no tienen efecto en este ejemplo. Una vez los bits de Registro de Control son puestos de esta manera, el microprocesador puede leer la información contenida en cualquiera de los canales de STi2 dejando A5 en alto y usando A4-A0 para determinar qué canal será leído. Para acceder al canal 5, A4-A0 deben ponerse a '00101'.

EJEMPLO 2. El ejemplo dos consiste en conmutar el canal 31 del STi0 con el canal 1 de salida de la Línea 7 (STo7). En este caso, las posiciones

correspondientes al canal 1 del ST07 en las dos Conexiones de memoria tienen que ser accedidas.

La memoria de conexión Baja debe contener la dirección de Memoria de Datos del canal fuente. La Memoria de conexión Alta especifica el modo del canal 1 en ST07 y si está en un estado de alta impedancia o no. Para acceder a la Memoria de Conexión Baja, CRb4 y CRb3 debe ponerse a '10'. para acceder a los 32 byte de ST07, CRb2, CRb1 y CRb0 debe ponerse a '111'. CRb7 o puede ser un '1' o un '0' para escribir (si es un '0' entonces CRb4 y CRb3 debe de haber sido fijado a propiamente).

Para leer, CRb7 debe ser un '0'. Si fuera un '1', entonces CRb4 y CRb3 habrían sido incongruentes y lo leído habría sido de la Memoria de los Datos. CRb6 y CRb5 no afectan el acceso al byte de la Memoria de Conexión Baja. Para acceder al canal 1, A4-A0 deben ponerse a '00001'.

La información que debe escribirse en el byte de la Memoria de Conexión Baja para indicar la fuente de la información de salida del canal en ST07 es '00011111'. Los tres bits más significantes de este byte están seleccionando la línea ST de entrada y los cinco bits restantes están accediendo el canal de la entrada de esa línea ST. Para acceder a la Memoria de Conexión Alta para el mismo canal de salida, CRb4 y CRb3 deben ponerse a '11' y CRb7 debe ser '0'. CRb2, CRb1 y

CRb0 necesitan no ser cambiadas, y la misma configuración de A4-A0 debe usarse. CMHb0 debe ponerse a un ' 1 ' para asegurar que el canal de salida no está en un estado de alta impedancia y CMHb2 debe ser ' 0 ' para que el canal esté en modo switch. Por la misma razón, CRb6 debe ser un ' 0 '.

EJEMPLO 3. El último ejemplo trata sobre como escribir información desde el puerto del microprocesador al Canal 16 en STo4 de salida. Los bytes asociados para este canal en las conexiones de memoria pueden accederse de la manera descrita en el último ejemplo. La única diferencia en el procedimiento es la configuración de CRb2 CRb1 y CRb0 (' 100 '), y la configuración de A4-A0 (' 10000 '). Si CRb6 se pone en '1' (modo mensaje) entonces el contenido de la Memoria de conexión alta no son importantes. Si CRb6 es un '0' lógico, CMHb2 debe ponerse a '1' para especificar el modo mensaje, y CMHb0 debe ponerse para habilitar a las líneas de salida para el canal 16 de STo4. La información que se desea enviar al canal debe escribirse en el byte asociado en la Conexión de memoria Baja.

5.7.4.7 Retraso a través de la matriz. Hay normas que hablan del retraso aceptable que puede tolerarse en una comunicación de extremo-a-extremo. Cuando se está diseñando un sistema, las normas aplicables deben ser seleccionadas y conocidas. El retraso a través de la matriz se describe y se

explica de forma que se pueda entender cómo este dispositivo puede usarse para que cumpla con éxito una norma en particular.

- **Retraso en el modo switch.** Un retraso a través de la matriz resulta al transferir información de un canal de una línea de entrada del ST-BUS a una línea de salida.

La información de la entrada debe transferirse primero a la Memoria de los Datos, donde espera hasta los próximos timeslot disponibles asignados al canal de salida.

Como se sabe la definición de ST-BUS es, 32 canales llegan a una entrada y 32 canales dejan una salida. A cada canal se le asigna un timeslot por trama, entonces hay 31 timeslots que intervienen entre cada timeslot asignado a un canal en particular. Si la información no alcanza a entrar en un timeslot destinado para el canal de salida, puede tener que esperar varios timeslots hasta llegar al siguiente timeslot asignado al canal de salida.

Por consiguiente, la información de un canal es enviada a la Memoria de los Datos durante el timeslot inmediatamente siguiente al timeslot asignado al canal. De

manera contraria, la información del canal es enviada al canal de salida durante el timeslot inmediatamente anterior al timeslot asignado al canal. La razón de este orden de eventos es que la información que entra en la matriz no puede salir en el mismo timeslot, o en el timeslot inmediatamente siguiente. Por consiguiente, información que va ser sacada en la misma posición del canal que la información de entrada, con relación a la trama, será sacada en la siguiente trama.

También, la información conmutada al canal inmediatamente siguiente al canal de la entrada no será sacada en el timeslot que sigue inmediatamente sino en los próximos timeslot asignados al canal de salida, uno cada vez por trama.

Los ejemplos de canales que son conmutados a los canales que siguen inmediatamente son: Conmutando el canal 1 al canal 2, el canal 4 al canal 5, el canal 30 al canal 31, el canal 31 al canal 0 etc.

Todos las conmutaciones a los canales anteriormente mencionados son independientes de las conmutaciones entre líneas ST de entrada y salida. Si la información puede salir durante el segundo timeslot después de entrada la información en la matriz depende de sobre que línea del ST-BUS la información del canal entra y sobre qué línea del ST-BUS la información sale. Esta situación es causada por el orden en el que se pone información de la línea de entrada en la

Memoria de los Datos y el orden en que la información sobre la línea ST espera para salir.

La tabla 1 muestra las combinaciones de las líneas de entrada y salida que permitirían que la información salga en el segundo timeslot después que la información fue recibida. La información siempre puede dejar los MT8980 por el tercer timeslot después de entrar en los MT8980, independiente de que línea ST de entrada y que línea ST de salida.

FLUJO DE ENTRADA	FLUJO DE SALIDA
0	1,2,3,4,5,6,7
1	3,4,5,6,7
2	5,6,7
3	7
4	1,2,3,4,5,6,7
5	3,4,5,6,7
6	5,6,7
7	7

Tabla 1. Combinaciones de líneas de entrada y de salida.

La figura 19 muestra el retraso de datos a través de la matriz para información que se conmuta en un canal adelante.

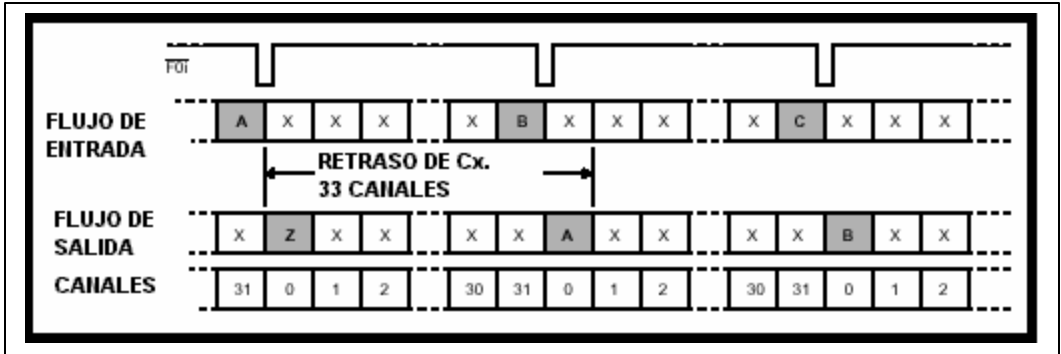


Figura 19. Retraso para información que se conmuta un canal adelante

La figura 20 muestra el retraso de datos a través de la matriz para información que se conmuta tres canales adelante.



Figura 20. Retraso para información que se conmuta tres canales adelante.

Note que en la figura 19 los datos de la entrada no son sacados hasta una trama después, pero en la figura 20 el retraso es mínimo. El retraso máximo es de una trama (aproximadamente 125 microsegundos o 512 ciclos del reloj de C4i) más dos canales. Éste es el retraso que resulta si una conmutación a dos canales adelante no se encuentra en los requisitos de las líneas ST de entrada y salida de la tabla 1. El retraso mínimo que se puede lograr es de dos canales. Éste es el retraso que resulta si se reúnen los requisitos de la Tabla 1.

- **Retraso en el modo mensaje.** Existen dos retrasos en el modo mensaje. El primer retraso es el que se produce al recibir información de los ST-BUS y leerla a través del puerto del microprocesador (este retraso realmente no se restringe solo al modo mensaje, cuando un canal de la entrada es leído por el microprocesador independiente de que el canal esté en modo switch o modo mensaje hay retraso).

El otro retraso se produce al recibir información en la Memoria de Conexión Baja y transmitir la información sobre el ST-BUS de salida. Como en el modo switch, la información destinada para un timeslot en particular sobre el ST-BUS es enviada al canal de salida durante el timeslot anterior. El tiempo que demora esto depende

de la línea ST para donde va a ir la información. La secuencia en la cual la información destinada es enviada a cada línea para un canal de salida es: STo0, STo1, STo2, STo3, STo4, STo5, STo6, STo7.

Para usar la información acerca de la secuencia de salida y del movimiento interno de información, el microprocesador debe sincronizar las transferencias con el ST-BUS. Si la transferencia de información a un canal a través del microprocesador no se realiza antes de que venga el canal entonces se envía a la cola, y la información transferida no será sacada hasta la siguiente trama. Para asegurar que un canal particular en una línea particular pueda ser escrita sin un retraso de una trama, debe escribirse en un tiempo mínimo el cual debe ser tenido en cuenta. Para esto se recomienda ver las hojas técnicas del dispositivo en los anexos.

Si el byte de la Memoria de los Datos que corresponde al canal deseado se accede antes que el retraso mínimo dicho, entonces el contenido del byte leído por el microprocesador será la información contenida en el canal de la trama anterior.

De igual manera, si menos de una trama de retraso se agrega al retraso mínimo (508 ciclos del reloj de C4i compuesta de 512 ciclos por trama) el contenido del byte será la información contenida en el canal sobre la trama siguiente a la trama deseada.

5.7.4.8 Accesos al microprocesador. La matriz trae especificado un parámetro (t_{AKD}) para el tiempo máximo tomado para devolver datos reconocidos después que DS va a alto.

Hay dos valores para este tiempo, uno de etiquetado rápido, y uno de etiquetado lento. El t_{AKD} rápido se aplica para escribir al Registro del Control. El Registro del Control puede aceptar datos muy rápidamente, y no causará estados de espera para la mayoría de los microprocesadores. Leyendo el Registro del Control y leyendo o escribiendo a cualquier otra parte de la matriz, recibirán una respuesta más lenta (t_{AKD} lento).

Los traslados lentos de BUS del microprocesador ocurren porque la matriz sólo asigna ventanas de acceso discretas para los traslados lentos. Las ventanas de acceso de microprocesador ocurren cada cuatro ciclos del reloj C4i durante una trama, relativo al límite de la trama.

La figura 21 y 22 muestran la relación entre las ventanas de acceso del microprocesador, C4i, DS y el retorno de DTA.

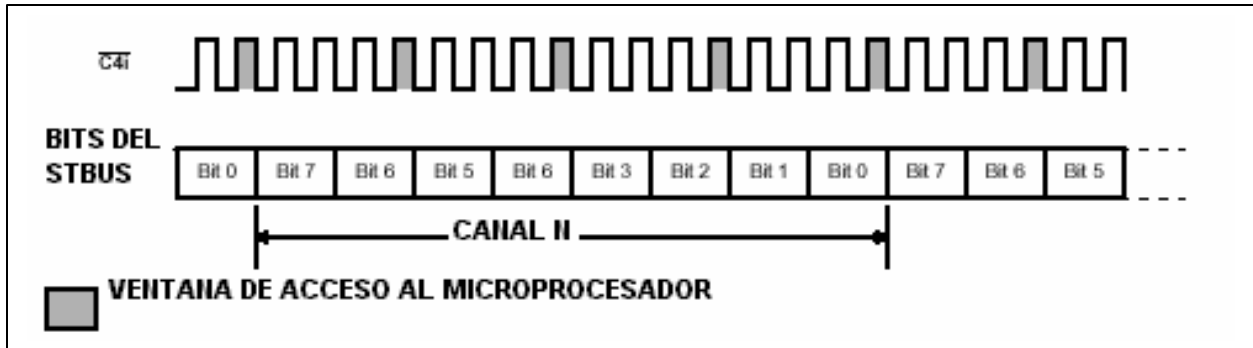


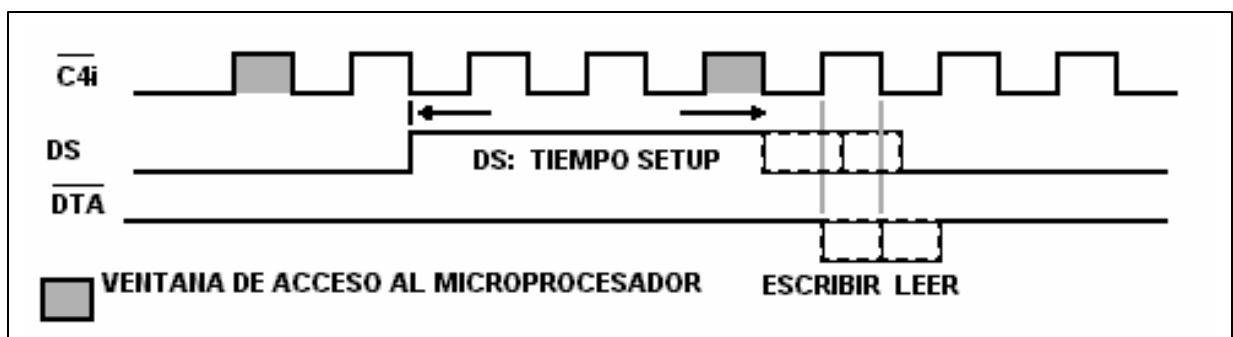
Figura 21. Relación Ventanas de acceso del procesador

DTA se coloca en bajo medio ciclo de C4i después de un acceso de ventana del microprocesador en el cual el tiempo requerido para DS es conocido y el funcionamiento es de escritura. Si el funcionamiento es de lectura y el tiempo de DS es conocido, DTA se va a bajo un ciclo del reloj C4i después de acceder a la ventana. DS debe ponerse a tres ciclos de C4i adelante del flanco de caída de todos los ciclos de ventana de microprocesador para conocer el tiempo mínimo requerido para acceder a una ventana. Si el control del microprocesador puede determinar cuando ocurre un flanco de bajada cada cuarto ciclos de C4i en una trama, entonces puede usar esto como una señal de continuar adelante al próximo ciclo del BUS en lugar de esperar que el DTA vuelva a bajo. DTA es una señal que proporciona para decirle al microprocesador que los MT8980 están listos terminar el ciclo del BUS actual. DS podría quitarse entre el extremo de la ventana de acceso del microprocesador y el punto donde DTA normalmente iría a bajo y la

transferencia de información se completaría con éxito. En igual situación, DTA no iría a bajo por ese ciclo de BUS en particular.

Figura 22. Ventanas de acceso y las señales C4, DS y DTA

La figura 22 muestra las dos maneras en las cuales DTA puede ser retornado en respuesta para un acceso del microprocesador. La posible transición de DTA y DS son las líneas punteadas, no la continua, puesto que hay varias opciones. Si DS va a bajo al primer punto de la transición, DTA no va a bajo. Si DS se sostiene alto, los dos lugares en que una transición de DTA puede ocurrir se muestra.



5.7.4.9 Inicialización de la matriz. Cuando se inicializa o se energiza, los contenidos de la Memoria de Conexión Alta puede estar en cualquier estado. Ésta es una condición potencialmente peligrosa cuando múltiples salidas del ST-BUS

de las MT8980 son conectadas entre sí para formar matrices, cuando estos rendimientos pueden chocar.

El pin del ODE debe sostenerse para guardar todas las salidas en la condición de alta impedancia. Durante la rutina de inicialización del microprocesador, el microprocesador debe programar las rutas activas deseadas a través de las matrices y poner todos los otros canales en estado de alta impedancia. El cuidado que debe tenerse es que no deben conectarse dos salidas del ST-BUS simultáneamente. Cuando este proceso está completo, el microprocesador que controla las matrices puede traer la señal de ODE a alto para abandonar el control del estado de alta impedancia por los CMHb0's.

5.7.5 Receptor de cifras DTMF. Se necesita para este bloque un integrado que trabaje con la señalización DTMF o la marcación por Tonos. Lo anterior quiere decir que el sistema de la central requiere que en el bloque DTMF (receptor de cifras) se trabaje con un conjunto de frecuencias bajas y un conjunto de frecuencias altas o tonos bajos y tonos altos, y para cada dígito del 1 al 0, se envíe la suma algebraica de dos señales senoidales una del conjunto de tonos bajos y otra del conjunto de tonos altos, de acuerdo a la tabla 2:

Tecla	Frecuencia	Tecla	Frecuencia
-------	------------	-------	------------

1	697+1209 Hz.	7	852+1209 Hz.
2	697+1336 Hz.	8	852+1336 Hz.
3	697+1477 Hz.	9	852+1477 Hz.
A	697+1633 Hz.	C	852+1633 Hz.
4	770+1209 Hz.	*	941+1209 Hz.
5	770+1336 Hz.	0	941+1336 Hz.
6	770+1477 Hz.	#	941+1477 Hz.
B	770+1633 Hz.	D	941+1633 Hz.

Tabla 2. Frecuencias y teclas

Se escogió el integrado MT8870, el cual es un Receptor de cifras DTMF. En este caso al pulsar alguna tecla del teclado telefónico, se ordena al circuito generador de señalización DTMF, el cual viene contenido en el aparato telefónico de cada usuario, que suma las frecuencias de la matriz y las envíe por la línea telefónica, así se transmiten señales por cada tecla. El integrado MT8870 será el que en la central recepcione esta información que le envía el transmisor DTMF contenido en el teléfono.

Los teléfonos normales utilizan el teclado comercial y los teléfonos o aparatos especiales utilizan, además, las teclas ABC y D, que junto con el teclado

convencional constituyen el teclado extendido. Esta central está configurada para aceptar teléfonos de marcación por tonos, no por pulsos.

5.7.5.1 Estructura interna del DTMF. Internamente consta de varias secciones:

- Filtrado. Compuesta de un filtro rechaza-banda el cual separa los grupos de tonos altos de los bajos.
- Contador Digital. Esta sección sigue a continuación del filtrado. Se encarga de verificar la frecuencia y duración del tono recibido antes de pasar el correspondiente código al bus de salida.

5.7.5.2 Tiempo de guarda. El tiempo de guarda es la mínima duración que debe tener la señal del tono para ser reconocida por el receptor DTMF. Antes de registrar la decodificación de un par de tonos, el receptor DTMF debe verificar la duración de la señal. Este chequeo es realizado por un circuito externo con constante de tiempo RC, el cual es manejado por el integrado mas exactamente por el pin ESt. Un alto lógico en ESt origina en Vc una señal con la forma de la carga y descarga del condensador. La marcación por tonos debe cumplir con dos requisitos de tiempo indispensables para que se considere valido el tono de la tecla marcada. Estos tiempos son:

t_{GTP} : es el máximo tiempo que la señal de tono debe estar presente para ser considerada válida.

t_{GTA} : es el mínimo tiempo que la señal de tono debe estar ausente para ser considerada válida.

El circuito para fijar estos tiempos se muestra en la figura 23.

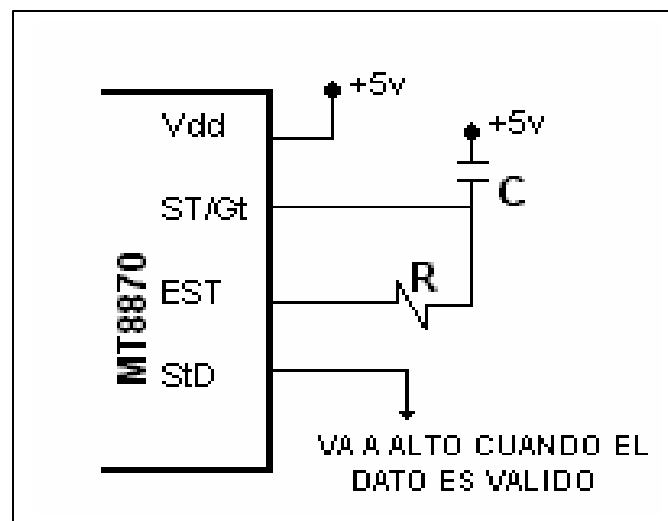


Figura 23. circuito Tiempo de Guarda

En este caso los dos tiempos serán del mismo valor. Se elige un valor de tiempo tanto ausente como presente de 27 mseg. Estos tiempos se pueden hallar de las ecuaciones que rigen el funcionamiento del dispositivo y que están dadas por el fabricante como:

$$t_{GTA} = (RC) \ln \left(\frac{V_{DD}}{V_{TSt}} \right)$$

$$t_{GTP} = (RC) \ln \left[\frac{V_{DD}}{V_{DD} - V_{TSt}} \right]$$

Dado que los dos tiempos son del mismo valor, se igualan las dos ecuaciones y se obtiene que:

$$V_{TSt} = \frac{1}{2} V_{DD}$$

Un valor de capacitancia de 100 nF es recomendado, mientras que R será seleccionada por medio de las formulas dadas por el fabricante para el diseño.

Con:

$$V_{DD} = 5v$$

$$V_{TSt} = 2.5v$$

Despejando:

$$R = \frac{t_{GTA}}{c * \ln \left(\frac{V_{DD}}{V_{TSt}} \right)} = \frac{27mseg}{100nF * \ln \left(\frac{5}{2.5} \right)}$$

$$R = 390K\Omega$$

Obteniendo así los valores para el circuito de tiempo de guarda.

5.7.5.3 Circuito de entrada. Se recomienda implementar exactamente el circuito de entrada como se muestra en la figura 24.

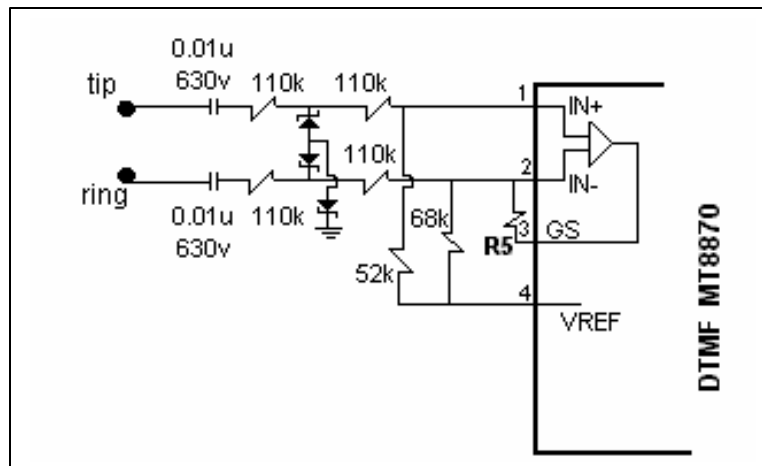


Figura 24. Entrada al DTMF

Se debe seguir esta recomendación ya que debe ser muy precisa la implementación de cada uno de los componentes. Se tuvo especial cuidado en cuanto a las resistencias ya que estas deben ser de precisión. Todas las resistencias deben tener una tolerancia de $\pm 1\%$.

Esta configuración entregada por el fabricante es una configuración diferencial la cual permite el ajuste de la ganancia con una resistencia de realimentación que en

este caso es R5, la cual es de 220 K Ω , aportando así una alta impedancia en la entrada.

De igual forma los capacitores que van en las entradas TIP y RING, que interfasan con la línea balanceada de 600 Ω del teléfono, están dados por la ecuación:

$$C = \frac{\tau}{R5}$$

donde τ es la constante de tiempo de entrada. Y tiene un valor de 1.52 mseg.

Reemplazando valores se obtiene:

$$C = 6.9\text{nF}$$

Por lo tanto se usará un valor estándar comercial de 10nF.

Y con una apropiada protección contra transitorios en la entrada este circuito se puede interfasar óptimamente con la línea telefónica. La protección contra transitorios puede implementarse insertando unas resistencias de 110K Ω a 1W junto a los capacitores de 10 nF y unos diodos zener como se muestra en la figura 24, de 15V, 250mW. Esto permite que la energía de los transitorios sea disipada por las resistencias de 110K Ω y los diodos, limitando así que los máximos de voltaje que se presenten no afecten la entrada del amplificador operacional.

5.7.5.4 Bus de salida. Siempre y cuando este habilitado el DTMF lo cual se logra poniendo un alto lógico en el Pin TOE y el dispositivo por medio del Pin StD indique que el tono teclado es valido se tendra un código de 4 bits a la salida del dispositivo, mas exactamente en la salidas Q1, Q2, Q3 Y Q4. Código que será enviado al bloque de control para indicarle al microcontrolador y a la matriz el enrutamiento que se debe hacer.

Los códigos de las salidas y su estado se muestran en la tabla 3.

F_BAJA	F_ALTA	TECLA	TOE	Q ₄	Q ₃	Q ₂	Q ₁
697	1209	1	1	0	0	0	1
697	1336	2	1	0	0	1	0
697	1477	3	1	0	0	1	1
770	1209	4	1	0	1	0	0
770	1336	5	1	0	1	0	1
770	1477	6	1	0	1	1	0
852	1209	7	1	0	1	1	1
852	1336	8	1	1	0	0	0
852	1477	9	1	1	0	0	1
941	1209	0	1	1	0	1	0
941	1336	*	1	1	0	1	1
941	1477	#	1	1	1	0	0
697	1633	A	1	1	1	0	1
770	1633	B	1	1	1	1	0
852	1633	C	1	1	1	1	1
941	1633	D	1	0	0	0	0
-	-	NINGUNA	0	Z	Z	Z	Z

Tabla 3. Tabla de códigos y sus frecuencias

5.7.6 Base de tiempo. Este bloque funcional necesita generar las señales de tiempo que requiere cada uno de los elementos del sistema. De él se deben originar las señales de tiempo para constituir y sincronizar los 32 canales asociados a cada PCM, y las señales de tiempo relacionadas con el funcionamiento de los circuitos CODEC así como también para el funcionamiento de la red de conexión o líneas de enlace.

Se escogió el integrado MT9041B como base del bloque de tiempos. Este circuito integrado genera todas las señales de sincronismo, a partir de un oscilador de cristal de 20 MHz.

Internamente este bloque de tiempos contiene un PLL digital (DPLL) el cual provee las señales de temporización y sincronización para la velocidad de transmisión de los enlaces E1. este DPLL necesita una fuente maestra de temporización en este caso un cristal de 20 MHz en un circuito oscilador como el mostrado en la figura 25.

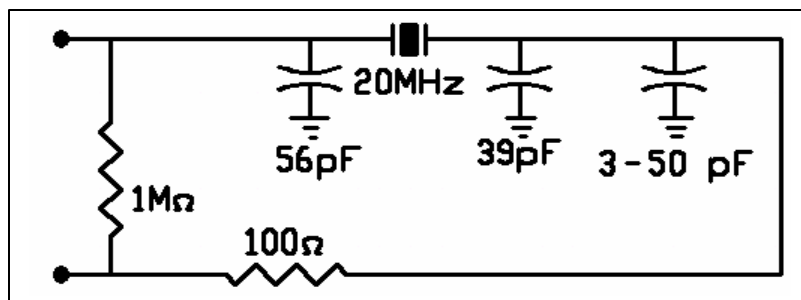


Figura 25. Circuito oscilador.

El DPLL operará de acuerdo a una entrada de referencia. La frecuencia de trabajo se puede seleccionar de acuerdo a la Tabla 4:

Pin FS2	Pin FS1	Frecuencia de entrada
0	0	RESERVADA
0	1	8KHz
1	0	1,544 MHz
1	1	2,048 MHz

Tabla 4. Selección frecuencia de trabajo.

El PLL digital trabajará de acuerdo a 1 de 3 posibles frecuencias de referencia. Como se necesita trabajar con una frecuencia principal de 2,048 MHz, la cual es la velocidad de un E1 según el estándar de la UIT. Los pines FS1 y FS2 se colocarán en un alto lógico.

La frecuencia principal de trabajo será 2,048 MHz, se denominará C2, esta señal de frecuencia va al circuito asignador de time slot y a los circuitos CODEC. Además, esta señal proporcionará también el resto de las frecuencias necesarias para trabajar.

C4: es generada a partir de C2 posee una frecuencia de 4.096 MHz. Va al generador ST- BUS de la matriz de conmutación.

F0i: es generada a partir de C2, posee una frecuencia de 8 KHz. Va al asignador de time slot. Con un periodo de 125 useg, indica el comienzo de trama, cada 32 canales. En la figura 26 se muestra el diagrama de tiempos de las señales mencionadas anteriormente.

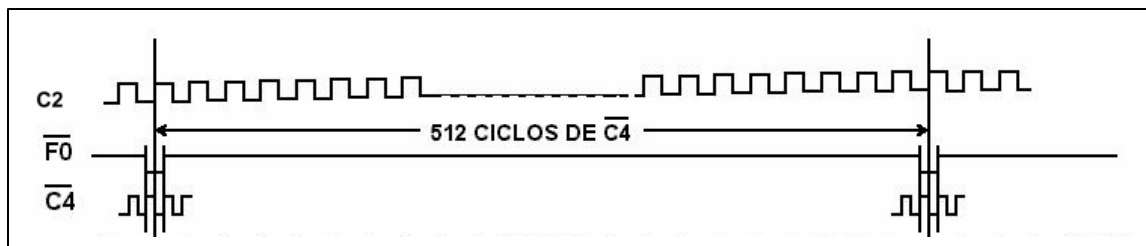


Figura 26. Diagrama de tiempos principales

Con estas tres señales se podrán interfasar los elementos del sistema entre sí.

La señal F0 es la señal que da la alineación de trama. Cada 125 useg la señal tiene un pulso negativo el cual indica el comienzo de la trama.

C2 es la señal de reloj para temporización de los bits.

C4 es la señal correspondiente al flujo de información serial requerido por la matriz.

5.7.7 Microcontrolador PIC. El sistema de procesador está basado en la unidad central de proceso (CPU) PIC16F873.

Entre los diferentes registros que maneja se tienen: el registro contador de programa (PC) que contiene la dirección de la siguiente instrucción a ser ejecutada, el registro indicador de pila stack pointer (SP) contiene la dirección de la pila localizada en la memoria RAM utilizada para guardar información temporalmente desde los registros de la CPU, registros índices utilizados como apuntadores para controlar el almacenamiento en una parte de la memoria, los registros de interrupción de dirección de pagina para almacenar los 8 bits de mayor peso de la dirección donde se atiende el servicio de interrupción y el registro de refresco de memoria entre otros.

5.7.8 Bloque de alimentación. El conjunto en general sólo necesitaba unos valores de alimentación relativamente pequeños, ya que el consumo en general de todos los dispositivos es bastante bajo, he aquí otra ventaja por la cual trabajar con este tipo de dispositivos.

Las alimentaciones se consiguieron con fuentes diseñadas con reguladores.

Para la alimentación de 5v se procedió de la siguiente forma:

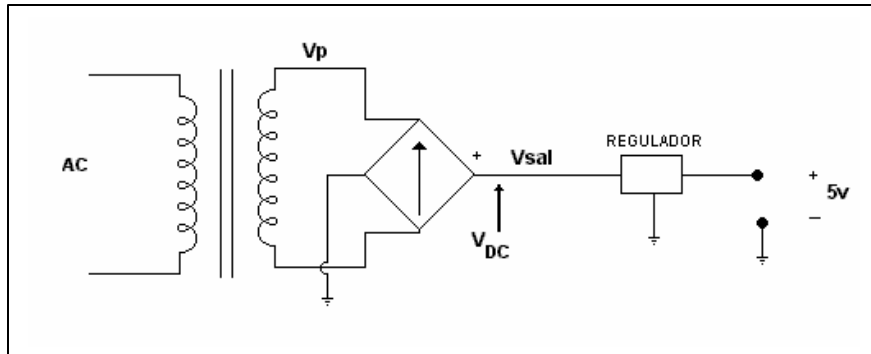


Figura 26.

Después del puente rectificador se tiene un voltaje que equivale a:

$$V_{DC} = \frac{2(V_P - 1.4)}{\Pi}$$

El regulador funciona a partir de 7v, este es el Voltaje mínimo que debe tener el regulador de 5v a la entrada.

Eligiendo un valor de voltaje de entrada de 8 v, se tiene que:

$$V_{DC} = 8v$$

Reemplazando este valor en la primera ecuación se obtiene un voltaje pico de:

$$V_P = \frac{(V_{DC} * \Pi)}{2} + 1.4$$

$$V_P = 13.966v$$

Aproximándolo a 14v.

El valor eficaz de voltaje será:

$$V_{rms} = \frac{14}{\sqrt{2}} = 9.89v$$

Obtenidas las características de voltaje como son:

$$V_{DC} = 7v$$

$$V_p = 12.39 v$$

$$V_{rms} = 8.76 v$$

Se selecciona un transformador comercial de:

$$V_{rms} = 9 v$$

$$V_p = 12.72 v$$

$$V_{DC} = 7.2 v$$

De esta alimentación de 5v por divisor de voltaje se obtiene el voltaje de 2.5v.

Y con este mismo transformador y con un regulador se obtiene la alimentación de -5 v.

El voltaje mas alto con que trabaja el sistema, el cual es el voltaje de batería del SLIC que puede estar dentro de un rango comprendido entre -18v y -48v, se obtiene de una fuente de alimentación diseñada también con reguladores pero con un transformador con características de voltaje mas grandes. Pero diseñado en forma análoga a la alimentación de 5v.

5.8 FUNCIONAMIENTO EN CONJUNTO

Como ya se ha dicho, la central cuyas partes principales han sido descritas anteriormente, funciona en modo local. El gobierno de dichas partes esta a cargo del uP por medio del programa almacenado en su memoria principal.

Para establecer una comunicación, el conmutador utiliza dos tipos de funciones:

- Unas funciones Hardware: el uP transmite ciertos ordenes a los diversos subsistemas funcionales que componen el conmutador. Existen 6 funciones de este tipo, las cuales serán presentadas a continuación.
- Unas funciones Software: las demás funciones que no realiza la parte hardware las realiza el software almacenado en la memoria del uP. Dichas funciones se describen en el capítulo dedicado al Software.

5.8.1 Funciones hardware.

5.8.1.1 Determinación del estado de los abonados. El estado del aparato telefónico de cada abonado se detecta por medio de la señal proveniente de cada SLIC denominada SHK la cual indica si se encuentra colgado o descolgado.

Si el aparato está colgado, la salida SHK de su respectivo SLIC estará en un bajo lógico y si está descolgado se pondrá en un alto lógico.

EL microprocesador no tiene necesidad de estar supervisando cada determinado tiempo el estado de cada aparato telefónico en forma constante. Ya que la señal del pin SHK de cada SLIC le informará al uP en el momento en que se de un cambio de estado.

5.8.1.2 Envió y corte de timbre. Para disparar el timbre de un aparato telefónico se deberá activar y almacenar en el pin RC del SLIC asociado al abonado, un nivel 1, el cual activará el relé de timbre correspondiente al abonado que se le envía señal de repique.

Para hacer esto el uP debe transmitir dos informaciones:

- La dirección del abonado. La explicación de cómo se hace la transmisión de esta información se explico en el apartado referente a la matriz de conmutación.
- Habilitar el timbre del abonado destino. Esto se hace colocando en alto lógico el pin RC del respectivo SLIC. Para cortar el timbre bastará con aplicar un nivel cero en el respectivo pin RC, lo cual se da cuando el abonado descuelga.

5.8.1.3 Carga de la palabra de conmutación en la matriz. La forma en que se carga la palabra de control de conmutación en la matriz está a cargo del microcontrolador. Mediante el circuito de interfase que trae la matriz la comunicación del procesador con el sistema se hará de una forma muy fácil a través del bloque de conmutación. El puerto del microprocesador consiste en un BUS de datos para el traslado de información, un BUS de direcciones, un habilitador de chip, dos señales para sincronizar el BUS de transferencia del microprocesador, y una señal de control de dirección de transferencia de datos.

Los seis bits de dirección, A0-A5, ayudan a determinan a cual de las locaciones individuales dentro de la matriz se accede. El BUS de los datos es de ocho bits de ancho y lleva información de control para la matriz desde microprocesador.

Los canales de los enlaces PCM son referenciados al empezar la trama y se numeran del cero al treinta y uno (0-31). Debe colocarse y quitarse información sobre los canales del flujo PCM sincrónicamente. En la mayoría de las aplicaciones, se pone información hacia el enlace o se recibe de él en un timeslot de un canal en particular aunque más de un canal puede usarse para más ancho de banda.

Para cargar la palabra de conmutación existen cuatro grandes bloques funcionales dentro de la matriz. Estos bloques son la Memoria de los Datos, la Memoria de Conexión Alta, la Memoria de Conexión Baja y el Registro de Control.

La Memoria de los Datos se relaciona a las líneas del enlace de entrada; Memoria de Conexión Alta y Memoria de Conexión Baja se relaciona con las líneas de enlace de salida.

En la Memoria de los Datos se guardará la información cuando ingrese por las entradas del correspondiente enlace PCM (denominado enlace ST-BUS). La carga de información de las entradas en la Memoria de los Datos es automática (la Memoria de los Datos no puede escribirse a través del puerto del microprocesador).

Los canales de información del ST-BUS son convertidos de formato serie a un formato paralelo y se guarda en un byte correspondiente en la Memoria de los Datos en una sucesión incambiable. El tamaño de la Memoria de los Datos de la matriz es de 256 bytes y el tamaño de la Memoria de los Datos de la matriz es de 128 bytes (un byte de Memoria de los Datos por cada canal de entrada). Puede leerse información de la Memoria de los Datos de dos maneras: a través del puerto del microprocesador, o por una secuencia que pone el contenido de la Memoria de Datos en un canal de salida del ST-BUS.

Para un acceso del puerto del microprocesador, la dirección de la posición de Memoria de los Datos es formada por los bits 2, 1 y 0 del Registro de Control (CR_b2 , CR_b1 y CR_b0) y los bits de dirección externa A4, A3, A2, A1 y A0.

Cuando se destina información de la Memoria de los Datos a un canal de salida del ST-BUS, la dirección para la Memoria de los Datos es formada por el contenido del byte de la Memoria de Conexión Baja que está asociada con el canal del salida. Este último tipo de acceso de Memoria de Datos sólo puede ocurrir cuando el canal del salida se ha puesto en modo switch.

Con la Memoria de conexión Baja se tiene un comportamiento algo similar a la memoria de datos. Esta es un bloque de memoria del mismo tamaño que la Memoria de los Datos relativo al dispositivo (matriz). Cada byte en la Memoria de Conexión Baja es asociado con un canal de salida. La información puede ponerse en una posición de Memoria de Conexión Baja solamente a través del puerto del microprocesador, pero esta puede salir en varias direcciones: la información puede ser leída por el microprocesador, formando la dirección de la posición de la Memoria de los Datos (modo Switch) o es sacada en el canal del ST-BUS de salida asociado (modo mensaje). Cuando el microprocesador está escribiendo o está leyendo la Memoria de Conexión Baja, la dirección de la posición que esta escribiéndose es formada por CR_b2 , CR_b1 , CR_b0 , A4, A3, A2, A1, y A0. La función

del modo mensaje o la función de modo switch contenido en la Memoria de Conexión es puesto automáticamente una vez por trama. La memoria de conexión alta aparece al microprocesador igual como la Memoria de Conexión Baja lo hizo, en términos de tamaño de memoria, el método de direccionamiento y poder ser leída y escrita.

Cada byte de la Memoria de Conexión Alta es asociado con el mismo canal del salida como el byte relacionado en la Memoria de Conexión Baja. Sólo tres bits de la Memoria de Conexión Alta son útiles, los bits CMH_b2 , CMH_b1 y CMH_b0 . Los otros cinco bits se leen como ceros, y no son cambiables. Cuando CMH_b0 es un '0' lógico el canal del salida asociado con la posición de Memoria de Conexión Alta se pone en un estado de alta impedancia.

Si CMH_b0 se pone a un '1' lógico, el de canal de salida se activa y la información de la Memoria de los Datos (modo switch) o Memoria de Conexión Baja (modo mensaje) se pone en la salida. CMH_b1 controla el estado del bit en la salida de $CSTo$ que es asociado con esa posición de Memoria de Conexión alta en particular y el canal. CMH_b2 es el bit de control del modo del canal.

Si ocurre que CMH_b2 es un '0' lógico, el canal del salida asociado se pone en modo switch y el contenido de la posición de Memoria de Datos direccionado por la Memoria de Conexión Baja sacada por el canal. Cuando CMH_b2 es un lógico

'1', el canal de salida está en modo mensaje y el contenido de la Memoria de Conexión Baja se pone en el canal de salida.

En el Registro del Control lo que se tiene es un registro de ocho bit que puede escribirse o puede leerse desde el puerto del microprocesador. Este registro se accede cuando A5 es bajo. Cuando A5 es alto, uno de los otros bloques de memoria, Memoria de los Datos, Memoria de Conexión Bajo o Memoria de Conexión Alta, es vista por el puerto del microprocesador. CR_b4 y CR_b3 determinan cual de los bloques de memoria está accediéndose y CR_b2, CR_b1 y CR_b0 determinan qué porción del bloque de memoria seleccionado es vista.

Cada porción de bloque de memoria seleccionada por CR_b 2-0 es de 32 bytes de largo y corresponde a los 32 canales de uno de las líneas del ST-BUS. El estado de A4-A0 determina qué byte de los 32 bytes es accedido por el microprocesador en cualquier momento. La Figura 18 (capítulo 5) muestra la relación entre CR_b4 a CR_b0, A5-A0, y el acceso a los canales en la matriz. CR_b6 es un bit de modo mensaje. Este bit puede sustituir la función del CMH_b2 y el CMH_b0 de un canal de salida. Si CR_b6 se pone a un '1' lógico, todos los canales de salida estarán en modo del mensaje y el CMH_b0 y el CMH_b2 de cada canal no tendrán efecto. Si CR_b6 es bajo, los bits de la Memoria de Conexión Alta determinan el modo de sus canales respectivos (Switch o Mensaje) y si el canal está en un estado de alta impedancia o no. CR_b7 es llamado bit de Modo Split y sustituye a CR_b4 y CR_b3. Si

CR_b7 se pone a un '1' lógico, el dispositivo estará en Modo Split. Sin embargo con este último modo no se trabajó en este proyecto. Se satisficieron todos los requerimientos con el modo mensaje y el modo switch. Si CR_b7 es un lógico '0', la selección de bloque de memoria es determinada por CR_b4 y CR_b3. El último bit en el Registro de Control, CR_b5, no es usado.

También, al usar la matriz MT8980D, CR_b2 no es usado. También es importante notar que nunca deben ponerse en '00' CR_b4 y CR_b3.

5.8.1.4 Generador de tonos. El microcontrolador genera y envía los tonos TIM (invitación a marcar), TOC (ocupado) y TCR (control de repique) en forma digital hacia la matriz de conmutación, además, envía la información necesaria para enrutar cada tono al abonado correspondiente según sea el estado y progreso de la llamada.

El elemento principal de la sección generadora de tonos lo constituye el PIC16F874. Este PIC almacena dentro de una memoria Eprom de 8 bits los códigos correspondientes al tono del cual se genera la señalización correspondiente. En esta memoria se escribieron 20 códigos binarios de 8 bits, los cuales al leer uno cada 125 useg, genera una señal con una frecuencia de:

$$\frac{1}{125\mu\text{seg}} \times 20 = 400\text{Hz}$$

Esta señal es decodificada por el codec vía la red de conexión. El codec genera una señal senoidal de la misma frecuencia. Ver figura 27.

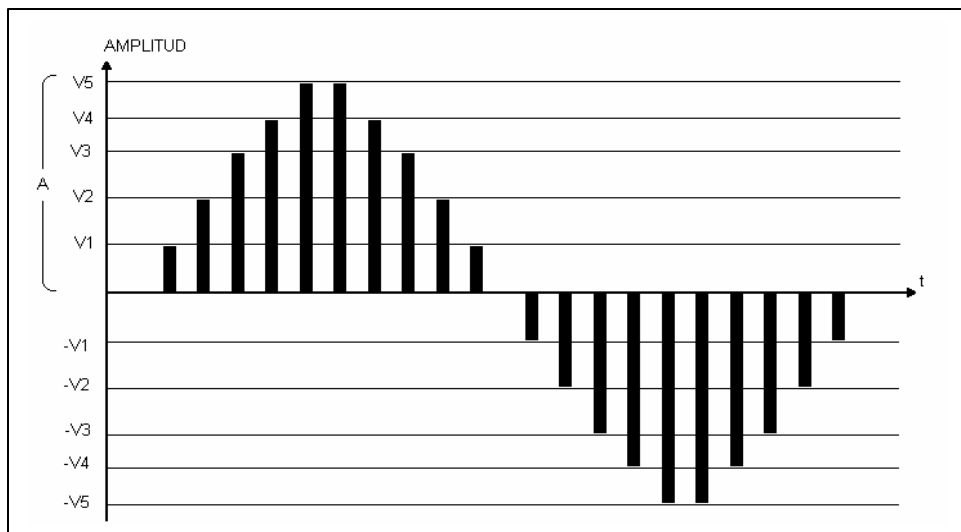


Figura 27. Señal de tonos reconstruida.

La frecuencia del tono será de 400 Hz. Y la frecuencia de muestreo de 8 KHz.

Con un determinado valor de amplitud A normalizado y para diferentes valores de ángulo ϕ se van hallando los valores necesarios para obtener la señal de tono de invitación a marcar (TIM). A partir de esta señal se obtendrán las otras dos.

$$V1 = A \text{ Sen}\phi$$

Se codifican estos valores, obteniendo así los valores en binario que serán introducidos en la memoria del PIC.

Cada código binario es una muestra de la señal de tono codificada y corresponde a un nivel de cuantificación que luego es decodificado por el codec.

De acuerdo a las características del circuito Codec:

Potencia de transmisión (P_x).

$P_x = 1\text{mW}$. Si la impedancia de línea (R) es de 600 ohm, entonces:

$$E = \sqrt{P_x * R}$$

$$E = \sqrt{1\text{mW} * 600 \text{ ohm}} = 0.774 \text{ Vrms.}$$

La capacidad de carga medida por medio de una señal senoidal está definida en la recomendación G711 del CCITT para un sistema PCM. El nivel de sobrecarga teórica resultante ($T_{\text{máx.}}$) es de 3.14 dBm0 para la Ley A.

Por tanto:

$$3.14 \text{ dBm0} = 10 \log \frac{P_x}{1\text{mW}}$$

$$P_x = 2.06 \text{ mW}$$

Donde

$$E = \sqrt{2.06\text{mW} * 600 \text{ ohm}} = 1.1 \text{ Vrms.}$$

La señal de 0 dBm0 normalizada con respecto a la de 3.14 dBm0:

$$\frac{0.774v}{1.1v} = 0.696$$

Con base en la recomendación G711 del CCITT. 4.096 unidades de valor normalizado corresponden a T_{máx.} De 3.14 dBm0.

Amplitud Normalizada a 4.096 (A).

Amáx. = 0.696 x 4.096 = 2.850. De aquí se obtiene que con un determinado valor de amplitud A normalizado y para diferentes valores de ángulo ϕ se van hallando los valores necesarios para las muestras con las que se obtendrá la señal de tono de invitación a marcar (TIM). A partir de esta señal se obtendrán las otras dos señales (TOC y TCR).

$$V1 = A \text{ Sen}\phi$$

Se codifican los valores, obteniendo así los valores en binario que serán introducidos en la memoria del PIC.

Cada código binario es una muestra de la señal de tono codificada y corresponde a un nivel de cuantificación que luego es decodificado por el codec.

En la tabla 5, se muestran las frecuencias y cadencias de los principales tonos Internacionales y los utilizados en esta central.

Tono	Frec. Internacional	Cadencia (seg) Internacional	Frec. del Módulo	Cadencia Módulo
Invitación a Marcar	350 - 440 Hz.	Continuo	400 Hz.	Continuo
Ocupado	480 - 620 Hz.	0.5ON - 0.5OFF	400 Hz.	200 msON - 200 msOFF
Control de repique	440 - 480 Hz.	2 ON - 4 OFF	400 Hz.	1seg ON - 4 segOFF

Tabla 5. Cadencias y frecuencias de los tonos de señalización.

5.8.1.5 RECEPCIÓN DE CIFRAS POR MEDIO DEL DTMF. Los tonos están divididos en dos grupos y cada dígito queda determinado por un tono de cada uno de ellos.

El grupo bajo contiene las siguientes frecuencias: 697 Hz, 770 Hz, 852 Hz y 941 Hz. El grupo alto contiene las siguientes frecuencias: 1209 Hz, 1336 Hz, 1477

Hz y 1633 Hz. La correspondencia entre las frecuencias y el teclado se muestra en la tabla 6.

	697	770	852	941
1209	1	2	3	A
1336	4	5	6	B
1477	7	8	9	C
1633	*	0	#	D

Tabla 6. Correspondencia Frecuencias - Teclado.

Cuando un abonado descuelga su teléfono inmediatamente el pin SHK del SLIC se va a alto con lo cual le indica al microcontrolador que ha descolgado, a continuación marca una tecla esta información la recibe el receptor DTMF. Este toma esta señal y le hace un filtrado. Aquí un filtro rechaza-banda separa los grupos de tonos altos de los bajos. Las señales pasan luego por un contador digital. En esta sección se verifica la frecuencia y duración del tono recibido si el tono cumple con los requisitos preestablecidos y se le considera un tono valido se convierte a su correspondiente código y se saca por el bus de salida. Este código le indica al microcontrolador que desea el usuario.

5.8.1.6 Codec. Este CI es el MT8961 de Mitel está diseñado para trabajar con la ley A del sistema MIC. Su función es realizar la conversión análoga / digital y digital / análoga. El codec codifica la señal análoga proveniente del abonado a través del SLIC, después de pasar por el filtro.

Este circuito toma muestras de la señal análoga a razón de 8 Khz. Que corresponde a la frecuencia de la señal de sincronismo de trama que va conectada tanto al ST-BUS de la matriz como al circuito asignador de time-slot. Luego estas muestras son cuantificadas y codificadas por el método de aproximaciones sucesivas dentro del mismo circuito Codec. Este código está conformado por 8 bits y es enviado serialmente en la vía de enlace de entrada en el IT en que se encuentre programado para transmitir.

En sentido contrario, el codec decodifica la señal digital proveniente del IT en que se encuentre programado para recibir. Esta información viene serialmente sobre la vía de enlace de salida y llega al codec. Luego la señal análoga es recuperada mediante el filtro con base en las muestras reconstruidas por el codec.

Los 8 bits son enviados o recibidos sobre el IT en la vía de enlace de entrada y en la vía de enlace de salida del conmutador respectivamente a una frecuencia de 2,048 Mhz. Esta señal C2 (2,048 Mhz) es generada por la base de tiempo y recibida por el codec en el pin C2i.

5.8.1.7 Filtro. La función de filtrado la realiza el mismo integrado que contiene al CODEC. Este posee dos filtros, uno para transmisión y otro para recepción diseñados para aplicaciones de filtrado con codec PCM que trabajen a una frecuencia de muestreo de 8 Khz.

5.8.1.8 Interfase de línea – SLIC. Este circuito hace la interfase entre el aparato telefónico y las redes de entrada y salida de la red de conexión.

Por medio de este circuito se cuenta con una alimentación de batería. Alimentación que constantemente esta alimentando al circuito de abonado, excepto cuando se lleva a un alto lógico el Pin RC del SLIC y por ende se activa el timbre. Esta señal de timbre es obtenida de un transformador que envía 48Vac sobre la línea de abonado controlada por el relé de timbre. Cuando el timbre está activado el teléfono del abonado recibe una señal alterna de aproximadamente 48 Vrms con un nivel DC de alrededor de 35V el cual alimentará al circuito SLIC en el momento de timbre y descuelgue.

Este circuito de abonado (SLIC) también cumple una función de supervisión. Apenas el usuario descuelga su teléfono el Pin SHK del SLIC se pone en un alto lógico, cuando se cuelga el teléfono vuelve a bajo. Permitiendo con esto detectar

el descuelgue y cuelgue del abonado, además de la recepción de impulsos de disco, en el caso que se desee implementar marcación por disco.

6. SOFTWARE

El software para controlar el equipo se diseñó de tal forma que el programa trabaja por interrupciones. Así mismo tiene diferentes estados, a cada uno de estos le corresponde la ejecución de una parte del programa.

Este capítulo se ha dividido en 4 partes principales:

- Descripción del funcionamiento lógico del programa PROCESO DE LLAMADA. Donde se presentan las operaciones básicas a realizar por la central para establecer una comunicación.
- Descripción de interrupciones.
Se describe básicamente cada una de las tres interrupciones que maneja el programa. Y sobre todo el grado de prioridad que tiene cada una.

- Descripción de banderas: Se muestran cada una de las banderas que se han definido para cada acción del proceso. De acuerdo con el estado de estas funciones las banderas indicarán con un alto o bajo lógico, la situación de las mismas.
- Listado completo del programa de control donde se indica: dirección de almacenamiento en la memoria, el código de operación y nemónicos.

6.1 DESCRIPCIÓN DEL FUNCIONAMIENTO LÓGICO DEL PROGRAMA “PROCESO DE LLAMADA”.

Se pueden observar las operaciones de conmutación que se llevan a cabo. También en este establecimiento básico de una comunicación entre dos abonados intervienen los procesos de detección de llamada, traducción de dígitos de abonado, respuesta, conversación, desconexión y liberación.

Los siguientes son los pasos lógicos básicos que debe realizar el programa primario de control de la central. También ver el diagrama de flujo de la figura 28.

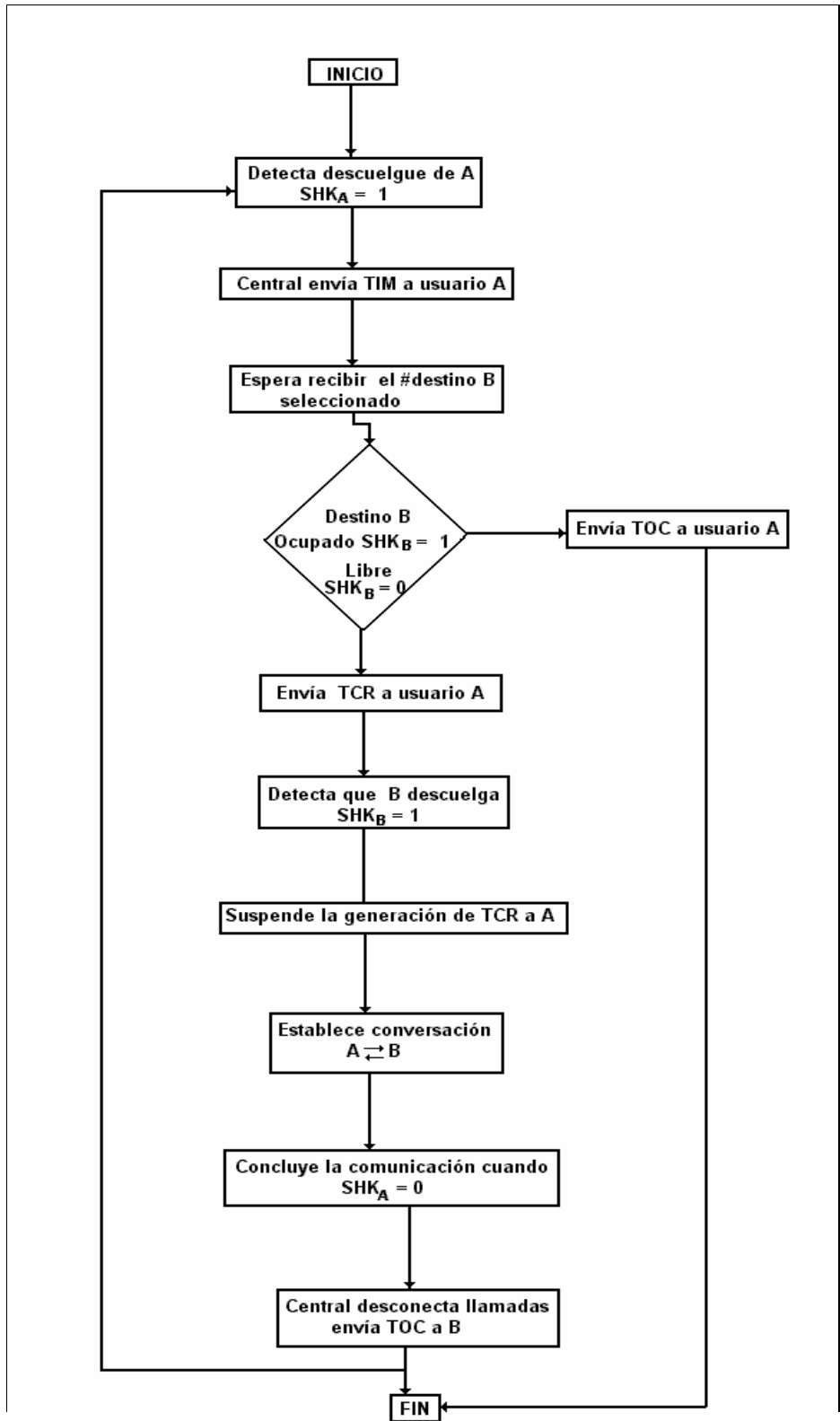


Figura28. Diagrama de flujo

1. Cuando un abonado levanta el auricular de su aparato telefónico, la central lo identifica y le envía una "invitación a marcar".
2. La central espera a recibir el número seleccionado, para, a su vez, escoger una ruta del usuario fuente al destino.
3. Si la línea de abonado del usuario destino está ocupada, la central lo detecta y le envía al usuario fuente una señal ("tono de ocupado").
4. Si la línea del usuario destino no está ocupada, la central a la cual está conectado genera una señal para indicarle al destino la presencia de una llamada.
5. Al contestar la llamada el usuario destino, se suspende la generación de dichas señales.

6. Al concluir la conversación, la central deben desconectar la llamada y poner los canales a la disposición de otro usuario, a partir de ese momento

6.2 DESCRIPCIÓN DE INTERRUPCIONES.

Se eligió trabajar con interrupciones ya que el microcontrolador no pierde tiempo revisando continuamente los estados de cada uno de los abonados, así que por atender a un usuario no descuida a los demás. Sino que todos tienen igual prioridad. Por lo tanto permite y facilita la comunicación múltiple.

Las tres interrupciones utilizadas fueron:

- **Interrupción RB0.** Es la interrupción de mayor prioridad. Corresponde a la interrupción de la trama. Cada vez que la señal F0 correspondiente a la señal de reloj de 8 Khz, la cual está normalmente en alto, tiene un pulso bajo, se está indicando el comienzo de la trama. Cada vez que empieza la trama, la interrupción RB0 verifica el estado de las banderas para revisar la información que enviará a la matriz.

- **Interrupción RB4 a RB7.** Es la interrupción detectora del cambio en el estado colgado-descolgado del usuario. RB4, RB5, RB6 Y RB7 detectan cuando hay un cambio en SHK0, SHK1, SHK2 y SHK3 respectivamente.
- **Interrupción TIMER1.** Es la interrupción encargada de calcular el tiempo del tono de ocupado, el tono de control de repique y el de corte que es el que se da cuando el usuario después de recibir el tono de invitación a marcar pasado un tiempo no procede a marcar. Se basa en el incremento de registros auxiliares.

Las anteriores fueron las interrupciones las cuales actúan sobre el programa básico.

El microcontrolador constantemente está actuando sobre el ciclo básico, pero en el momento en que se suceda una interrupción el microcontrolador atiende única y exclusivamente a la interrupción. Cuando ya ha satisfecho los requerimientos de la interrupción sigue por el mismo punto en el cual dejó el programa, por ejemplo como se muestra en la figura 29.

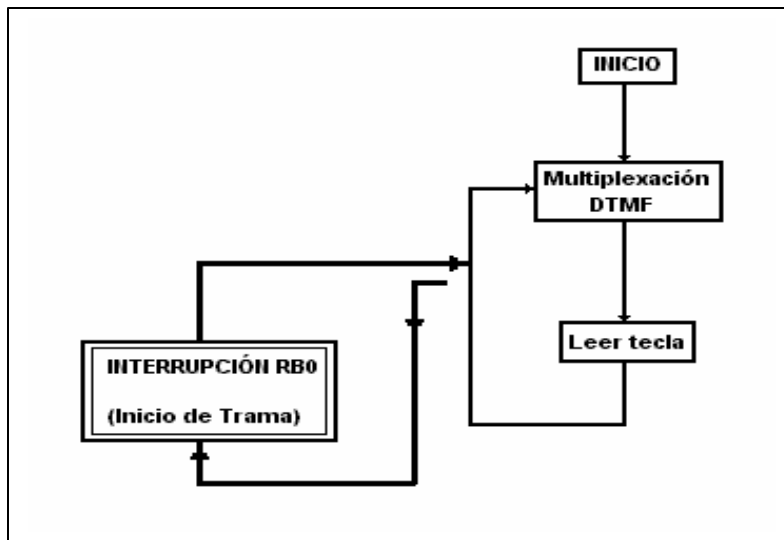


Figura 29. Interrupción.

6.3 DESCRIPCIÓN DE BANDERAS:

Para cada una de las acciones primordiales de la central se han usado las interrupciones, para las secundarias se han definido banderas. Dependiendo del estado de estas funciones las banderas indicarán con un estado alto o bajo, la situación de las mismas. Por lo tanto cada bandera corresponde a un estado específico del sistema.

BANDERAS INDICADORAS DE CONEXIÓN A ESTABLECER.

BANDERA	DEFINE:	DESCRIPCIÓN
FLAG,0	FC12	Conexión a establecer de usuario 0 a usuario 1
FLAG,1	FC13	Conexión a establecer de usuario 0 a usuario 2
FLAG,2	FC14	Conexión a establecer de usuario 0 a usuario 3
FLAG,3	FC21	Conexión a establecer de usuario 1 a usuario 0
FLAG,4	FC23	Conexión a establecer de usuario 1 a usuario 2
FLAG,5	FC24	Conexión a establecer de usuario 1 a usuario 3
FLAG,6	FC31	Conexión a establecer de usuario 2 a usuario 0
FLAG,7	FC32	Conexión a establecer de usuario 2 a usuario 1
FLAG1,0	FC34	Conexión a establecer de usuario 2 a usuario 3
FLAG1,1	FC41	Conexión a establecer de usuario 3 a usuario 0
FLAG1,2	FC42	Conexión a establecer de usuario 3 a usuario 1
FLAG1,3	FC43	Conexión a establecer de usuario 3 a usuario 2

Tabla 7.

BANDERA INDICADORA DEL TONO DE INVITACIÓN A MARCAR (TIM).

BANDERA	DEFINE:	DESCRIPCIÓN
FLAG1,4	FTM_1	Tono de invitación a marcar para usuario 0
FLAG1,5	FTM_2	Tono de invitación a marcar para usuario 1
FLAG1,6	FTM_3	Tono de invitación a marcar para usuario 2
FLAG1,7	FTM_4	Tono de invitación a marcar para usuario 3

Tabla 8.

BANDERA INDICADORA DEL TONO DE OCUPADO.

BANDERA	DEFINE:	DESCRIPCIÓN
FLAG2,0	FTO_1	Tono de ocupado para usuario 0
FLAG2,1	FTO_2	Tono de ocupado para usuario 1
FLAG2,2	FTO_3	Tono de ocupado para usuario 2
FLAG2,3	FTO_4	Tono de ocupado para usuario 3

Tabla 9.

BANDERA INDICADORA DE AUSENCIA-PRESENCIA DE SEÑAL PARA LOS TOC Y TCR.

BANDERA	DEFINE:	DESCRIPCIÓN
FLAG2,4	SOUND	Tono presente
FLAG2,5	SOUND1	Tono ausente

Tabla 10.

BANDERA INDICADORA DEL ACCIONAMIENTO DEL TIMBRE.

BANDERA	DEFINE:	DESCRIPCIÓN
FLAG2,6	FTT_1	Accionar timbre de usuario 0
FLAG2,7	FTT_2	Accionar timbre de usuario 1
FLAG3,0	FTT_3	Accionar timbre de usuario 2

FLAG3,1	FTT_4	Accionar timbre de usuario 3
---------	-------	------------------------------

Tabla 11.

BANDERA INDICADORA DEL CONTROL DE REPIQUE.

BANDERA	DEFINE:	DESCRIPCIÓN
FLAG3,2	FTR_1	Señal de control de repique para usuario 0
FLAG3,3	FTR_2	Señal de control de repique para usuario 1
FLAG3,4	FTR_3	Señal de control de repique para usuario 2
FLAG3,5	FTR_4	Señal de control de repique para usuario 3

Tabla 12.

BANDERA INDICADORA DE LA CONEXIÓN PERO SIN ESTABLECIMIENTO DE LLAMADA AUN.

BANDERA	DEFINE:	DESCRIPCIÓN
FLAG3,6	FC1	Usuario 0 se está conectando pero aun no se le ha establecido la llamada
FLAG3,7	FC2	Usuario 1 se está conectando pero aun no se le

		ha establecido la llamada
FLAG4,0	FC3	Usuario 2 se está conectando pero aun no se le ha establecido la llamada
FLAG,41	FC4	Usuario 3 se está conectando pero aun no se le ha establecido la llamada

Tabla 13.

BANDERA INDICADORA DE CONEXIÓN CON COMUNICACIÓN YA ESTABLECIDA.

BANDERA	DEFINE:	DESCRIPCIÓN
FLAG4,2	FX12	Conexión ya establecida de 0 a 1
FLAG4,3	FX13	Conexión ya establecida de 0 a 2
FLAG4,4	FX14	Conexión ya establecida de 0 a 3
FLAG4,5	FX21	Conexión ya establecida de 1 a 0
FLAG4,6	FX23	Conexión ya establecida de 1 a 2
FLAG4,7	FX24	Conexión ya establecida de 1 a 3

FLAG5,0	FX31	Conexión ya establecida de 2 a 0
FLAG5,1	FX32	Conexión ya establecida de 2 a 1
FLAG5,2	FX34	Conexión ya establecida de 2 a 3
FLAG5,3	FX41	Conexión ya establecida de 3 a 0
FLAG5,4	FX42	Conexión ya establecida de 3 a 1
FLAG5,5	FX43	Conexión ya establecida de 3 a 2

Tabla 14.

BANDERA INDICADORA DEL CORTE POR DEMORA EN LA MARCACIÓN.

BANDERA	DEFINE:	DESCRIPCIÓN
FLAG5,6	TI_1	Cortado el usuario 0
FLAG5,7	TI_2	Cortado el usuario 1
FLAG6,0	TI_3	Cortado el usuario 2
FLAG6,1	TI_4	Cortado el usuario 3

Tabla 15.

6.4 LISTADO COMPLETO DEL PROGRAMA DE CONTROL. Indica: dirección de almacenamiento en la memoria, el código de operación y nemónicos.

```
;          CENTRAL TELEFONICA CON CONMUTACION DIGITAL
;          CUTB - 2002
;          PROGRAMA PROCESO DE LLAMADA

INCLUDE    P16F874.INC

CBLOCK     0X20
W_AUX,STATUS_AUX,DIGITO,CONT,CONT1,CONT2,CUENTA1,CUENTA2,CUENTA3,CUENTA
4,TOCA,
FLAG,FLAG1,FLAG2,FLAG3,FLAG4,FLAG5,FLAG6,C_ROT,C_AUX,C_CONT,C_DATO,DATO,
REG1,REG2,REG3,REG4,VECES,VECES1,VECES2,M_DTMF,TIME1,TIME2,TIME3,TIME4
ENDC
```



```
#DEFINE VTECLA PORTA,4
#DEFINE TECLAS PORTA

#DEFINE A5 PORTB,1
#DEFINE RW_ PORTB,2
#DEFINE DTA PORTB,3

#DEFINE T1 PORTB,4
#DEFINE T2 PORTB,5
#DEFINE T3 PORTB,6
#DEFINE T4 PORTB,7

#DEFINE DS PORTA,5

#DEFINE TRAMA PORTB,0

#DEFINE DTMF1 PORTD,0
#DEFINE DTMF2 PORTD,1
#DEFINE DTMF3 PORTD,2
#DEFINE DTMF4 PORTD,3

#DEFINE TIMBRE1 PORTD,4
#DEFINE TIMBRE2 PORTD,5
#DEFINE TIMBRE3 PORTD,6
#DEFINE TIMBRE4 PORTD,7

#DEFINE BDATOS PORTC
#DEFINE BDIR PORTE
```

```
#DEFINE FC12 FLAG,0
#DEFINE FC13 FLAG,1
#DEFINE FC14 FLAG,2
#DEFINE FC21 FLAG,3
#DEFINE FC23 FLAG,4
#DEFINE FC24 FLAG,5
#DEFINE FC31 FLAG,6
#DEFINE FC32 FLAG,7

DEFINE FC34 FLAG1,0
#DEFINE FC41 FLAG1,1
#DEFINE FC42 FLAG1,2
#DEFINE FC43 FLAG1,3

#DEFINE FTM_1 FLAG1,4
#DEFINE FTM_2 FLAG1,5
#DEFINE FTM_3 FLAG1,6
#DEFINE FTM_4 FLAG1,7

#DEFINE FTO_1 FLAG2,0
#DEFINE FTO_2 FLAG2,1
#DEFINE FTO_3 FLAG2,2
#DEFINE FTO_4 FLAG2,3

#DEFINE SOUND FLAG2,4
#DEFINE SOUND1 FLAG2,5

#DEFINE FTT_1 FLAG2,6
#DEFINE FTT_2 FLAG2,7

#DEFINE FTT_3 FLAG3,0
#DEFINE FTT_4 FLAG3,1

#DEFINE FTR_1 FLAG3,2
#DEFINE FTR_2 FLAG3,3
#DEFINE FTR_3 FLAG3,4
#DEFINE FTR_4 FLAG3,5

#DEFINE FC1 FLAG3,6
#DEFINE FC2 FLAG3,7

#DEFINE FC3 FLAG4,0
#DEFINE FC4 FLAG4,1

#DEFINE FX12 FLAG4,2
#DEFINE FX13 FLAG4,3
#DEFINE FX14 FLAG4,4
#DEFINE FX21 FLAG4,5
```

```
#DEFINE    FX23  FLAG4,6
#DEFINE    FX24  FLAG4,7

#DEFINE    FX31  FLAG5,0
#DEFINE    FX32  FLAG5,1
#DEFINE    FX34  FLAG5,2
#DEFINE    FX41  FLAG5,3
#DEFINE    FX42  FLAG5,4
#DEFINE    FX43  FLAG5,5

#DEFINE    TI_1  FLAG5,6
#DEFINE    TI_2  FLAG5,7

#DEFINE    TI_3  FLAG6,0
#DEFINE    TI_4  FLAG6,1
```

```
ORG 00
GOTO PPAL
```

```
ORG 04
GOTO INT
```

PPAL

```
BSF STATUS,RP0 ;Banco 1
```

```
MOVLW 06
MOVWF ADCON1
```

```
MOVLW B'0111111'
MOVWF TRISA
```

```
MOVLW B'11111001'
MOVWF TRISB
```

```
MOVLW 00
MOVWF TRISC
```

```
MOVWF TRISD
```

```
MOVWF TRISE
```

```
MOVLW B'01011000'
MOVWF INTCON
```

```
MOVLW B'00000000'
MOVWF OPTION_REG
```

```
CLRF PIE1
BSF  PIE1,0
```

```
BCF  STATUS,RP0
```

```
MOVLW      00
MOVWF      PORTD
```

```
BCF  RW_
```

```
MOVLW      B'00110000'
MOVWF      T1CON
```

```
CALL ESPERA
CALL AMPLI_1
CALL AMPLI_2
CALL AMPLI_3
CALL AMPLI_4
```

```
CLRF TMR1L
CLRF TMR1H
CLRF PIR1
```

```
BCF  SOUND
BCF  SOUND1
```

```
CLRF CUENTA1
CLRF CUENTA2
CLRF CUENTA3
CLRF CUENTA4
```

```
CLRF VECES
CLRF VECES1
```

```
CLRF REG1
CLRF REG2
CLRF REG3
CLRF REG4
CLRF M_DTMF
```

```
CLRF TIME1
CLRF TIME2
CLRF TIME3
CLRF TIME4
```

```
CLRF FLAG1
```

```

CLRf FLAG2
CLRf FLAG3
CLRf FLAG4
CLRf FLAG5
CLRf FLAG6

BSF  FTM_1
BSF  FTM_2
BSF  FTM_3
BSF  FTM_4

BSF  T1CON,TMR1ON
BSF  INTCON,7

BSF  DTMF1
BCF  DTMF2
BCF  DTMF3
BCF  DTMF4

```

PROGRAMA

```

U1  CALL  DELAY
    CALL  DELAY

    BTFSS T1
    GOTO  U2

    BCF  DTMF2
    BCF  DTMF3
    BCF  DTMF4
    BSF  DTMF1
    CALL  DELAY

    CALL  TECLA
    XORLW    .1
    BTFSS STATUS,Z
    GOTO  U2
    CALL  DETECTA1
    GOTO  PROGRAMA

U2  BTFSS T2
    GOTO  U3

    BCF  DTMF1
    BCF  DTMF3
    BCF  DTMF4
    BSF  DTMF2
    CALL  DELAY

    CALL  TECLA

```

```
XORLW    .1
BTFSS STATUS,Z
GOTO U3
CALL DETECTA2
GOTO PROGRAMA
```

U3

```
BTFSS T3
GOTO U4
```

```
BCF DTMF1
BCF DTMF2
BCF DTMF4
BSF DTMF3
CALL DELAY
```

```
CALL TECLA
XORLW    .1
BTFSS STATUS,Z
GOTO U4
CALL DETECTA3
GOTO PROGRAMA
```

U4

```
BTFSS T4
GOTO PROGRAMA
```

```
BCF DTMF1
BCF DTMF2
BCF DTMF3
BSF DTMF4
CALL DELAY
```

```
CALL TECLA
XORLW    .1
BTFSS STATUS,Z
GOTO PROGRAMA
CALL DETECTA4
GOTO PROGRAMA
```

```
TABLA ADDWF    PCL,F
NOP
RETLW B'00010011'
RETLW B'00100111'
RETLW B'00111001'
RETLW B'01001010'
RETLW B'01011001'
RETLW B'01011001'
RETLW B'01001010'
RETLW B'00111001'
```

```
RETLW B'00100111'  
RETLW B'00010011'  
RETLW B'10010011'  
RETLW B'10100111'  
RETLW B'10111001'  
RETLW B'11001010'  
RETLW B'11011001'  
RETLW B'11011001'  
RETLW B'11001010'  
RETLW B'10111001'  
RETLW B'10100111'  
RETLW B'10010011'
```

```
TECLA BTFSS VTECLA  
RETLW .0
```

```
MOVF TECLAS,W  
ANDLW      0F  
MOVWF      DIGITO  
RETLW .1
```

```
INT
```

```
CALL GUARDA  
BCF  STATUS,RP0  
BCF  STATUS,RP1
```

```
BTFSC INTCON,INTF  
GOTO INT_TRAMA
```

```
BTFSC INTCON,RBIF  
GOTO INT_TEL
```

```
BTFSC PIR1,TMR1IF  
GOTO ENTONCES
```

```
SAL_INT
```

```
CALL RECUPERA  
BSF  INTCON,7 ;HABILITA LAS INT  
RETFIE
```

```
INT_TRAMA
```

```
BCF  INTCON,7 ;DESHABILITA LAS INT
```

```
BTFSC FTM_1  
CALL TONO1  
BTFSC FTM_2  
CALL TONO2  
BTFSC FTM_3  
CALL TONO3  
BTFSC FTM_4
```

CALL TONO4

BTFSC FTO_1
CALL TO_1
BTFSC FTO_2
CALL TO_2
BTFSC FTO_3
CALL TO_3
BTFSC FTO_4
CALL TO_4

BTFSC FTR_1
CALL TR_1
BTFSC FTR_2
CALL TR_2
BTFSC FTR_3
CALL TR_3
BTFSC FTR_4
CALL TR_4

BTFSC FC12
CALL C12
BTFSC FC13
CALL C13
BTFSC FC14
CALL C14

BTFSC FC21
CALL C21
BTFSC FC23
CALL C23
BTFSC FC24
CALL C24

BTFSC FC31
CALL C31
BTFSC FC32
CALL C32
BTFSC FC34
CALL C34

BTFSC FC41
CALL C41
BTFSC FC42
CALL C42
BTFSC FC43
CALL C43

BCF INTCON,INTF
GOTO SAL_INT


```

INT_TEL
    CALL MIRA1
    CALL MIRA2
    CALL MIRA3
    CALL MIRA4
VETE  BCF  INTCON,RBIF
      GOTO SAL_INT

ESE   BTFSC TI_1
      INCF  TIME1,F
      BTFSC TI_2
      INCF  TIME2,F
      BTFSC TI_3
      INCF  TIME3,F
      BTFSC TI_4
      INCF  TIME4,F

      MOVLW    .30 ;57
      XORWF    TIME1,W
      BTFSC STATUS,Z
      CALL  LIMPIA1

      MOVLW    .30
      XORWF    TIME2,W
      BTFSC STATUS,Z
      CALL  LIMPIA2

      MOVLW    .30
      XORWF    TIME3,W
      BTFSC STATUS,Z
      CALL  LIMPIA3

      MOVLW    .30
      XORWF    TIME4,W
      BTFSC STATUS,Z
      CALL  LIMPIA4
      RETURN

LIMPIA1 CLRf TIME1
      BCF  TI_1
      BCF  FTM_1
      BSF  FTO_1
      RETURN

LIMPIA2 CLRf TIME2
      BCF  TI_2
      BCF  FTM_2
      BSF  FTO_2
      RETURN

```

```
LIMPIA3 CLRf TIME3
    BCF  TI_3
    BCF  FTM_3
    BSF  FTO_3
    RETURN
```

```
LIMPIA4 CLRf TIME4
    BCF  TI_4
    BCF  FTM_4
    BSF  FTO_4
    RETURN
```

```
ENTONCES
    INCF VECES,F
    INCF VECES1,F
    CALL ESE
    MOVLW    .3
    XORWF    VECES,W
    BTFSS STATUS,Z
    GOTO EL_OTRO
    CLRf VECES
    MOVLW    B'00010000'
    XORWF    FLAG2,F
```

```
EL_OTRO
    MOVLW    .12
    XORWF    VECES1,W
    BTFSS STATUS,Z
    GOTO ESTE
    CLRf VECES1
    MOVLW    B'00100000'
    XORWF    FLAG2,F
```

```
ESTE
    BCF  PIR1,TMR1IF
    GOTO SAL_INT
```

```
GUARDA
    MOVWF W_AUX
    SWAPF STATUS, F
    SWAPF STATUS, W
    MOVWF STATUS_AUX
    RETURN
```

```
RECUPERA
    SWAPF STATUS_AUX, F ; RECUPERA STATUS
    SWAPF STATUS_AUX, W
    MOVWF STATUS
    SWAPF W_AUX, F ; RECUPERA W
    SWAPF W_AUX, W
```

RETURN

MANDA

GH BSF DS
BTFSC DTA
GOTO GH
NOP
BCF DS
RETURN

C12 BCF TIMBRE1
BCF TIMBRE2

BCF A5
MOVLW B'00010000'
MOVWF BDATOS
CALL MANDA

BSF A5
MOVLW B'001'
MOVWF BDIR
MOVLW B'00000000'
MOVWF BDATOS
CALL MANDA

BCF A5
MOVLW B'00011000'
MOVWF BDATOS
CALL MANDA

BSF A5
MOVLW B'001'
MOVWF BDIR
MOVLW B'00000001'
MOVWF BDATOS
CALL MANDA
BCF FC12
RETURN

C13 BCF TIMBRE1
BCF TIMBRE3

BCF A5
MOVLW B'00010000'
MOVWF BDATOS
CALL MANDA

BSF A5
MOVLW B'010'
MOVWF BDIR
MOVLW B'00000000'

```

MOVWF    BDATOS
CALL    MANDA

BCF    A5
MOVLW    B'00011000'
MOVWF    BDATOS
CALL    MANDA

BSF    A5
MOVLW    B'010'
MOVWF    BDIR
MOVLW    B'00000001'
MOVWF    BDATOS
CALL    MANDA
BCF    FC13
RETURN

C14    BCF    TIMBRE1
        BCF    TIMBRE4

        BCF    A5
        MOVLW    B'00010000'
        MOVWF    BDATOS
        CALL    MANDA

        BSF    A5
        MOVLW    B'011'
        MOVWF    BDIR
        MOVLW    B'00000000'
        MOVWF    BDATOS
        CALL    MANDA

        BCF    A5
        MOVLW    B'00011000'
        MOVWF    BDATOS
        CALL    MANDA

        BSF    A5
        MOVLW    B'011'
        MOVWF    BDIR
        MOVLW    B'00000001'
        MOVWF    BDATOS
        CALL    MANDA
        BCF    FC14
        RETURN

C21    BCF    TIMBRE2
        BCF    TIMBRE1

        BCF    A5
        MOVLW    B'00010000'

```

```
MOVWF    BDATOS
CALL    MANDA
```

```
BSF    A5
MOVLW    B'000'
MOVWF    BDIR
MOVLW    B'00000001'
MOVWF    BDATOS
CALL    MANDA
```

```
BCF    A5
MOVLW    B'00011000'
MOVWF    BDATOS
CALL    MANDA
```

```
BSF    A5
MOVLW    B'000'
MOVWF    BDIR
MOVLW    B'00000001'
MOVWF    BDATOS
CALL    MANDA
BCF    FC21
RETURN
```

```
C23    BCF    TIMBRE2
        BCF    TIMBRE3
```

```
BCF    A5
MOVLW    B'00010000'
MOVWF    BDATOS
CALL    MANDA
```

```
BSF    A5
MOVLW    B'010'
MOVWF    BDIR
MOVLW    B'00000001'
MOVWF    BDATOS
CALL    MANDA
```

```
BCF    A5
MOVLW    B'00011000'
MOVWF    BDATOS
CALL    MANDA
```

```
BSF    A5
MOVLW    B'010'
MOVWF    BDIR
MOVLW    B'00000001'
MOVWF    BDATOS
CALL    MANDA
BCF    FC23
```

RETURN

```
C24  BCF  TIMBRE2
      BCF  TIMBRE4

      BCF  A5
      MOVLW B'00010000'
      MOVWF BDATOS
      CALL MANDA

      BSF  A5
      MOVLW B'011'
      MOVWF BDIR
      MOVLW B'00000001'
      MOVWF BDATOS
      CALL MANDA

      BCF  A5
      MOVLW B'00011000'
      MOVWF BDATOS
      CALL MANDA

      BSF  A5
      MOVLW B'011'
      MOVWF BDIR
      MOVLW B'00000001'
      MOVWF BDATOS
      CALL MANDA
      BCF  FC24
      RETURN
```

```
C31  BCF  TIMBRE3
      BCF  TIMBRE1

      BCF  A5
      MOVLW B'00010000'
      MOVWF BDATOS
      CALL MANDA

      BSF  A5
      MOVLW B'000'
      MOVWF BDIR
      MOVLW B'00000010'
      MOVWF BDATOS
      CALL MANDA

      BCF  A5
      MOVLW B'00011000'
      MOVWF BDATOS
      CALL MANDA
```

```

BSF  A5
MOVLW  B'000'
MOVWF  BDIR
MOVLW  B'00000001'
MOVWF  BDATOS
CALL  MANDA
BCF  FC31
RETURN

C32  BCF  TIMBRE3
      BCF  TIMBRE2

      BCF  A5
      MOVLW  B'00010000'
      MOVWF  BDATOS
      CALL  MANDA

      BSF  A5
      MOVLW  B'001'
      MOVWF  BDIR
      MOVLW  B'00000010'
      MOVWF  BDATOS
      CALL  MANDA

      BCF  A5
      MOVLW  B'00011000'
      MOVWF  BDATOS
      CALL  MANDA

      BSF  A5
      MOVLW  B'001'
      MOVWF  BDIR
      MOVLW  B'00000001'
      MOVWF  BDATOS
      CALL  MANDA
      BCF  FC32
      RETURN

C34  BCF  TIMBRE3
      BCF  TIMBRE4

      BCF  A5
      MOVLW  B'00010000'
      MOVWF  BDATOS
      CALL  MANDA

      BSF  A5
      MOVLW  B'011'
      MOVWF  BDIR
      MOVLW  B'00000010'

```

```
MOVWF    BDATOS
CALL    MANDA
```

```
BCF    A5
MOVLW    B'00011000'
MOVWF    BDATOS
CALL    MANDA
```

```
BSF    A5
MOVLW    B'011'
MOVWF    BDIR
MOVLW    B'00000001'
MOVWF    BDATOS
CALL    MANDA
BCF    FC34
RETURN
```

```
C41    BCF    TIMBRE4
        BCF    TIMBRE1
```

```
BCF    A5
MOVLW    B'00010000'
MOVWF    BDATOS
CALL    MANDA
```

```
BSF    A5
MOVLW    B'000'
MOVWF    BDIR
MOVLW    B'00000011'
MOVWF    BDATOS
CALL    MANDA
```

```
BCF    A5
MOVLW    B'00011000'
MOVWF    BDATOS
CALL    MANDA
```

```
BSF    A5
MOVLW    B'000'
MOVWF    BDIR
MOVLW    B'00000001'
MOVWF    BDATOS
CALL    MANDA
BCF    FC41
RETURN
```

```
C42    BCF    TIMBRE4
        BCF    TIMBRE2
```

```
BCF    A5
MOVLW    B'00010000'
```



```
MOVWF    BDATOS
CALL    MANDA
```

```
BSF    A5
MOVLW    B'001'
MOVWF    BDIR
MOVLW    B'00000011'
MOVWF    BDATOS
CALL    MANDA
```

```
BCF    A5
MOVLW    B'00011000'
MOVWF    BDATOS
CALL    MANDA
```

```
BSF    A5
MOVLW    B'001'
MOVWF    BDIR
MOVLW    B'00000001'
MOVWF    BDATOS
CALL    MANDA
BCF    FC42
RETURN
```

```
C43    BCF    TIMBRE4
        BCF    TIMBRE3
```

```
BCF    A5
MOVLW    B'00010000'
MOVWF    BDATOS
CALL    MANDA
```

```
BSF    A5
MOVLW    B'010'
MOVWF    BDIR
MOVLW    B'00000011'
MOVWF    BDATOS
CALL    MANDA
```

```
BCF    A5
MOVLW    B'00011000'
MOVWF    BDATOS
CALL    MANDA
```

```
BSF    A5
MOVLW    B'010'
MOVWF    BDIR
MOVLW    B'00000001'
MOVWF    BDATOS
CALL    MANDA
BCF    FC43
```

RETURN

ESPERA

BTFSC TRAMA
GOTO ESPERA
RETURN

TONO1

BTFSC FC1
RETURN

MOVLW .20
XORWF CUENTA1,W
BTFSC STATUS,Z
CLRF CUENTA1

BCF A5
MOVLW B'00010000'
MOVWF BDATOS
CALL MANDA

BSF A5
MOVLW B'000'
MOVWF BDIR
INCF CUENTA1,F
MOVF CUENTA1,W
CALL TABLA
MOVWF BDATOS
CALL MANDA

BCF A5
MOVLW B'00011000'
MOVWF BDATOS
CALL MANDA

BSF A5
MOVLW B'000'
MOVWF BDIR
MOVLW B'00000101'
MOVWF BDATOS
CALL MANDA
RETURN

TONO2

BTFSC FC2
RETURN

MOVLW .20
XORWF CUENTA2,W
BTFSC STATUS,Z
CLRF CUENTA2

```
BCF A5
MOVLW B'00010000'
MOVWF BDATOS
CALL MANDA
```

```
BSF A5
MOVLW B'001'
MOVWF BDIR
INCF CUENTA2,F
MOVF CUENTA2,W
CALL TABLA
MOVWF BDATOS
CALL MANDA
```

```
BCF A5
MOVLW B'00011000'
MOVWF BDATOS
CALL MANDA
```

```
BSF A5
MOVLW B'001'
MOVWF BDIR
MOVLW B'00000101'
MOVWF BDATOS
CALL MANDA
RETURN
```

TONO3

```
BTFSC FC3
RETURN
```

```
MOVLW .20
XORWF CUENTA3,W
BTFSC STATUS,Z
CLRF CUENTA3
```

```
BCF A5
MOVLW B'00010000'
MOVWF BDATOS
CALL MANDA
```

```
BSF A5
MOVLW B'010'
MOVWF BDIR
INCF CUENTA3,F
MOVF CUENTA3,W
CALL TABLA
MOVWF BDATOS
CALL MANDA
```

```
BCF A5
MOVLW B'00011000'
MOVWF BDATOS
CALL MANDA
```

```
BSF A5
MOVLW B'010'
MOVWF BDIR
MOVLW B'00000101'
MOVWF BDATOS
CALL MANDA
RETURN
```

TONO4

```
BTFSC FC4
RETURN
```

```
MOVLW .20
XORWF CUENTA4,W
BTFSC STATUS,Z
CLRF CUENTA4
```

```
BCF A5
MOVLW B'00010000'
MOVWF BDATOS
CALL MANDA
```

```
BSF A5
MOVLW B'011'
MOVWF BDIR
INCF CUENTA4,F
MOVF CUENTA4,W
CALL TABLA
MOVWF BDATOS
CALL MANDA
```

```
BCF A5
MOVLW B'00011000'
MOVWF BDATOS
CALL MANDA
```

```
BSF A5
MOVLW B'011'
MOVWF BDIR
MOVLW B'00000101'
MOVWF BDATOS
CALL MANDA
```

RETURN

AMPLI_1

```
BCF  A5
MOVLW  B'10010001'
MOVWF  BDATOS
CALL  MANDA
```

```
BSF  A5
MOVLW  B'000'
MOVWF  BDIR
MOVLW  B'01101100'
MOVWF  BDATOS
CALL  MANDA
```

```
BCF  A5
MOVLW  B'10011001'
MOVWF  BDATOS
CALL  MANDA
```

```
BSF  A5
MOVLW  B'000'
MOVWF  BDIR
MOVLW  B'00000001'
MOVWF  BDATOS
CALL  MANDA
RETURN
```

AMPLI_2

```
BCF  A5
MOVLW  B'10010001'
MOVWF  BDATOS
CALL  MANDA
```

```
BSF  A5
MOVLW  B'001'
MOVWF  BDIR
MOVLW  B'01101100'
MOVWF  BDATOS
CALL  MANDA
```

```
BCF  A5
MOVLW  B'10011001'
MOVWF  BDATOS
CALL  MANDA
```

```
BSF  A5
MOVLW  B'001'
MOVWF  BDIR
MOVLW  B'00000001'
MOVWF  BDATOS
```

```
CALL MANDA  
RETURN
```

AMPLI_3

```
BCF A5  
MOVLW B'10010001'  
MOVWF BDATOS  
CALL MANDA
```

```
BSF A5  
MOVLW B'010'  
MOVWF BDIR  
MOVLW B'01101100'  
MOVWF BDATOS  
CALL MANDA
```

```
BCF A5  
MOVLW B'10011001'  
MOVWF BDATOS  
CALL MANDA
```

```
BSF A5  
MOVLW B'010'  
MOVWF BDIR  
MOVLW B'00000001'  
MOVWF BDATOS  
CALL MANDA  
RETURN
```

AMPLI_4

```
BCF A5  
MOVLW B'10010001'  
MOVWF BDATOS  
CALL MANDA
```

```
BSF A5  
MOVLW B'011'  
MOVWF BDIR  
MOVLW B'01101100'  
MOVWF BDATOS  
CALL MANDA
```

```
BCF A5  
MOVLW B'10011001'  
MOVWF BDATOS  
CALL MANDA
```

```
BSF A5  
MOVLW B'011'  
MOVWF BDIR  
MOVLW B'00000001'
```

```
        MOVWF     BDATOS
        CALL  MANDA
        RETURN

TO_1  BTFSC SOUND
        RETURN
        CALL  TONO1
        RETURN

TO_2  BTFSC SOUND
        RETURN
        CALL  TONO2
        RETURN

TO_3  BTFSC SOUND
        RETURN
        CALL  TONO3
        RETURN

TO_4  BTFSC SOUND
        RETURN
        CALL  TONO4
        RETURN

TR_1  BTFSC SOUND1
        RETURN
        CALL  TONO1
        RETURN

TR_2  BTFSC SOUND1
        RETURN
        CALL  TONO2
        RETURN

TR_3  BTFSC SOUND1
        RETURN
        CALL  TONO3
        RETURN

TR_4  BTFSC SOUND1
        RETURN
        CALL  TONO4
        RETURN

DETECTA1
        BTFSS FTM_1
        RETURN

        BTFSC FC1
        RETURN
```

```
MOVLW    .2
XORWF    DIGITO,W
BTFSC STATUS,Z
GOTO C12_
MOVLW    .3
XORWF    DIGITO,W
BTFSC STATUS,Z
GOTO C13_
```

```
MOVLW    .4
XORWF    DIGITO,W
BTFSC STATUS,Z
GOTO C14_
```

```
BCF  FTM_1
BCF  FTR_1
BSF  FTO_1
RETURN
```

DETECTA2

```
BTFSS FTM_2
RETURN
```

```
BTFSC FC2
RETURN
```

```
MOVLW    .1
XORWF    DIGITO,W
BTFSC STATUS,Z
GOTO C21_
```

```
MOVLW    .3
XORWF    DIGITO,W
BTFSC STATUS,Z
GOTO C23_
```

```
MOVLW    .4
XORWF    DIGITO,W
BTFSC STATUS,Z
GOTO C24_
```

```
BCF  FTM_2
BCF  FTR_2
BSF  FTO_2
RETURN
```

DETECTA3

```
BTFSS FTM_3
```


RETURN

BTFSC FC3
RETURN

MOVLW .1
XORWF DIGITO,W
BTFSC STATUS,Z
GOTO C31_

MOVLW .2
XORWF DIGITO,W
BTFSC STATUS,Z
GOTO C32_

MOVLW .4
XORWF DIGITO,W
BTFSC STATUS,Z
GOTO C34_

BCF FTM_3
BCF FTR_3
BSF FTO_3
RETURN

DETECTA4

BTFSS FTM_4
RETURN

BTFSC FC4
RETURN

MOVLW .1
XORWF DIGITO,W
BTFSC STATUS,Z
GOTO C41_

MOVLW .2
XORWF DIGITO,W
BTFSC STATUS,Z
GOTO C42_

MOVLW .3
XORWF DIGITO,W
BTFSC STATUS,Z
GOTO C43_

BCF FTM_4
BCF FTR_4
BSF FTO_4
RETURN

C12_

```
BTFSC T2
GOTO NO1

BCF  TI_1
BCF  TI_2

BCF  FTM_1
BCF  FTO_1
BSF  FTR_1

BSF  TIMBRE2
MOVLW    .1
MOVWF    REG2
MOVLW    .2
MOVWF    REG1
BSF  FX12
RETURN
```

C13_

```
BTFSC T3
GOTO NO1

BCF  TI_1
BCF  TI_3

BCF  FTM_1
BCF  FTO_1
BSF  FTR_1
BSF  TIMBRE3
MOVLW    .1
MOVWF    REG3
MOVLW    .3
MOVWF    REG1
BSF  FX13
RETURN
```

C14_

```
BTFSC T4
GOTO NO1

BCF  TI_1
BCF  TI_4

BCF  FTM_1
BCF  FTO_1
BSF  FTR_1
BSF  TIMBRE4
MOVLW    .1
```

```
MOVWF    REG4
MOVLW    .4
MOVWF    REG1
BSF      FX14
RETURN
```

C21_

```
BTFSC T1
GOTO  NO2
```

```
BCF     TI_1
BCF     TI_2
```

```
BCF     FTM_2
BCF     FTO_2
BSF     FTR_2
BSF     TIMBRE1
MOVLW   .1
MOVWF   REG2
MOVLW   .2
MOVWF   REG1
BSF     FX21
RETURN
```

C23_

```
BTFSC T3
GOTO  NO2
```

```
BCF     TI_2
BCF     TI_3
```

```
BCF     FTM_2
BCF     FTO_2
BSF     FTR_2
BSF     TIMBRE3
MOVLW   .3
MOVWF   REG2
MOVLW   .2
MOVWF   REG3
BSF     FX23
RETURN
```

C24_

```
BTFSC T4
GOTO  NO2
```

```
BCF     TI_2
BCF     TI_4
```

```
BCF FTM_2
BCF FTO_2
BSF FTR_2
BSF TIMBRE4
MOVLW .4
MOVWF REG2
MOVLW .2
MOVWF REG4
BSF FX24
RETURN
```

C31_

```
BTFSC T1
GOTO NO3
```

```
BCF TI_1
BCF TI_3
```

```
BCF FTM_3
BCF FTO_3
BSF FTR_3
BSF TIMBRE1
MOVLW .3
MOVWF REG1
MOVLW .1
MOVWF REG3
BSF FX31
RETURN
```

C32_

```
BTFSC T2
GOTO NO3
```

```
BCF TI_3
BCF TI_2
```

```
BCF FTM_3
BCF FTO_3
BSF FTR_3
BSF TIMBRE2
MOVLW .3
MOVWF REG2
MOVLW .2
MOVWF REG3
BSF FX32
RETURN
```

C34_

```
BTFSC T4
GOTO NO3
```

```
BCF TI_3
BCF TI_4

BCF FTM_3
BCF FTO_3
BSF FTR_3
BSF TIMBRE4
MOVLW .3
MOVWF REG4
MOVLW .4
MOVWF REG3
BSF FX34
RETURN
```

C41_

```
BTFSC T1
GOTO NO4

BCF TI_1
BCF TI_4

BCF FTM_4
BCF FTO_4
BSF FTR_4
BSF TIMBRE1
MOVLW .4
MOVWF REG1
MOVLW .1
MOVWF REG4
BSF FX41
RETURN
```

C42_

```
BTFSC T2
GOTO NO4

BCF TI_2
BCF TI_4

BCF FTM_4
BCF FTO_4
BSF FTR_4
BSF TIMBRE2
MOVLW .4
MOVWF REG2
MOVLW .2
MOVWF REG4
BSF FX42
RETURN
```

C43_

```
BTFSC T3
GOTO NO4

BCF TI_3
BCF TI_4

BCF FTM_4
BCF FTO_4
BSF FTR_4
BSF TIMBRE3
MOVLW .4
MOVWF REG3
MOVLW .3
MOVWF REG4
BSF FX43
RETURN
```

MIRA1

```
BTFSS T1
GOTO CUELGA1

BTFSC FC1
RETURN

BTFSC FTM_1
BSF TI_1

BTFSC TIMBRE1
GOTO CONEX_1
BTFSC FTR_1
GOTO CONEX_1
RETURN
```

MIRA2

```
BTFSS T2
GOTO CUELGA2

BTFSC FC2
RETURN

BTFSC FTM_2
BSF TI_2

BTFSC TIMBRE2
GOTO CONEX_2
BTFSC FTR_2
```

GOTO CONEX_2
RETURN

MIRA3

BTFSS T3
GOTO CUELGA3

BTFSC FC3
RETURN

BTFSC FTM_3
BSF TI_3

BTFSC TIMBRE3
GOTO CONEX_3
BTFSC FTR_3
GOTO CONEX_3
RETURN

BTFSC TIMBRE3
GOTO CONEX_3
BTFSC FTR_3
GOTO CONEX_3
RETURN

MIRA4

BTFSS T4
GOTO CUELGA4

BTFSC FC4
RETURN

BTFSC FTM_4
BSF TI_4

BTFSC TIMBRE4
GOTO CONEX_4
BTFSC FTR_4
GOTO CONEX_4
RETURN

CUELGA1

BTFSC FX21
RETURN
BTFSC FX31
RETURN
BTFSC FX41
RETURN

BCF FTO_1
BCF FTR_1
BCF TIMBRE1
BSF FTM_1
BCF FC1
BCF TI_1
CLRF TIME1

BTFSC FX12
CALL OUT12
BTFSC FX13
CALL OUT13
BTFSC FX14
CALL OUT14
RETURN

CUELGA2

BTFSC FX12
RETURN
BTFSC FX32
RETURN
BTFSC FX42
RETURN

BCF FTO_2
BCF FTR_2
BCF TIMBRE2
BSF FTM_2
BCF FC2
BCF TI_2
CLRF TIME2

BTFSC FX21
CALL OUT21
BTFSC FX23
CALL OUT23
BTFSC FX24
CALL OUT24
RETURN

CUELGA3

BTFSC FX13
RETURN
BTFSC FX23
RETURN
BTFSC FX43
RETURN

BCF FTO_3


```
BCF  FTR_3
BCF  TIMBRE3
BSF  FTM_3
BCF  FC3
BCF  TI_3
CLRF TIME3
```

```
BTFSC FX31
CALL OUT31
BTFSC FX32
CALL OUT32
BTFSC FX34
CALL OUT34
RETURN
```

CUELGA4

```
BTFSC FX14
RETURN
BTFSC FX24
RETURN
BTFSC FX34
RETURN
```

```
BCF  FTO_4
BCF  FTR_4
BCF  TIMBRE4
BSF  FTM_4
BCF  FC4
BCF  TI_4
CLRF TIME4
```

```
BTFSC FX41
CALL OUT41
BTFSC FX42
CALL OUT42
BTFSC FX43
CALL OUT43
RETURN
```

OUT12

```
BSF  FTO_2
BCF  FTR_2
BCF  TIMBRE2
BCF  FTM_2
BCF  FC2
BCF  FX12
RETURN
```

OUT13

```
BSF  FTO_3
```

```
BCF FTR_3
BCF TIMBRE3
BCF FTM_3
BCF FC3
BCF FX13
RETURN
```

OUT14

```
BSF FTO_4
BCF FTR_4
BCF TIMBRE4
BCF FTM_4
BCF FC4
BCF FX14
RETURN
```

OUT21

```
BSF FTO_1
BCF FTR_1
BCF TIMBRE1
BCF FTM_1
BCF FC1
BCF FX21
RETURN
```

OUT23

```
BSF FTO_3
BCF FTR_3
BCF TIMBRE3
BCF FTM_3
BCF FC3
BCF FX23
RETURN
```

OUT24

```
BSF FTO_4
BCF FTR_4
BCF TIMBRE4
BCF FTM_4
BCF FC4
BCF FX24
RETURN
```

OUT31

```
BSF FTO_1
BCF FTR_1
BCF TIMBRE1
BCF FTM_1
BCF FC1
BCF FX31
RETURN
```

OUT32

```
BSF   FTO_2
BCF   FTR_2
BCF   TIMBRE2
BCF   FTM_2
BCF   FC2
BCF   FX32
RETURN
```

OUT34

```
BSF   FTO_4
BCF   FTR_4
BCF   TIMBRE4
BCF   FTM_4
BCF   FC4
BCF   FX34
RETURN
```

OUT41

```
BSF   FTO_1
BCF   FTR_1
BCF   TIMBRE1
BCF   FTM_1
BCF   FC1
BCF   FX41
RETURN
```

OUT42

```
BSF   FTO_2
BCF   FTR_2
BCF   TIMBRE2
BCF   FTM_2
BCF   FC2
BCF   FX42
RETURN
```

OUT43

```
BSF   FTO_3
BCF   FTR_3
BCF   TIMBRE3
BCF   FTM_3
BCF   FC3
BCF   FX43
RETURN
```

CONEX_1

```
MOVLW   .2
XORWF   REG1,W
BTFSC   STATUS,Z
GOTO    CONEX_12
```

```
MOVLW   .3
XORWF   REG1,W
```

```
BTFSC STATUS,Z  
GOTO CONEX_13
```

```
MOVLW      .4  
XORWF      REG1,W  
BTFSC STATUS,Z  
GOTO CONEX_14  
RETURN
```

CONEX_2

```
MOVLW      .1  
XORWF      REG2,W  
BTFSC STATUS,Z  
GOTO CONEX_12
```

```
MOVLW      .3  
XORWF      REG2,W  
BTFSC STATUS,Z  
GOTO CONEX_23
```

```
MOVLW      .4  
XORWF      REG2,W  
BTFSC STATUS,Z  
GOTO CONEX_24  
RETURN
```

CONEX_3

```
MOVLW      .1  
XORWF      REG3,W  
BTFSC STATUS,Z  
GOTO CONEX_13
```

```
MOVLW      .2  
XORWF      REG3,W  
BTFSC STATUS,Z  
GOTO CONEX_23
```

```
MOVLW      .4  
XORWF      REG3,W  
BTFSC STATUS,Z  
GOTO CONEX_34  
RETURN
```

CONEX_4

```
MOVLW      .1  
XORWF      REG4,W  
BTFSC STATUS,Z  
GOTO CONEX_14
```

```
MOVLW    .2
XORWF    REG4,W
BTFSC STATUS,Z
GOTO    CONEX_24
```

```
MOVLW    .3
XORWF    REG4,W
BTFSC STATUS,Z
GOTO    CONEX_34
RETURN
```

CONEX_12

```
BTFSS T1
RETURN
BTFSS T2
RETURN
```

```
BCF    TIMBRE1
BCF    TIMBRE2
```

```
BCF    FTM_1
BCF    FTM_2
BCF    FTO_1
BCF    FTO_2
BCF    FTR_1
BCF    FTR_2
```

```
CALL    DELAY1
```

```
BSF    FC12
BSF    FC21
BSF    FC1
BSF    FC2
BCF    TI_1
BCF    TI_2
```

```
RETURN
```

CONEX_13

```
BTFSS T1
RETURN
BTFSS T3
RETURN
```

```
BCF    TIMBRE1
BCF    TIMBRE3
BCF    FTM_1
```

BCF FTM_3
BCF FTO_1
BCF FTO_3
BCF FTR_1
BCF FTR_3

CALL DELAY1

BSF FC13
BSF FC31
BSF FC1
BSF FC3
BCF TI_1
BCF TI_3
RETURN

CONEX_14

BTFSS T1
RETURN
BTFSS T4
RETURN

BCF TIMBRE1
BCF TIMBRE4
BCF FTM_1
BCF FTM_4
BCF FTO_1
BCF FTO_4
BCF FTR_1
BCF FTR_4

CALL DELAY1

BSF FC14
BSF FC41
BSF FC1
BSF FC4
BCF TI_1
BCF TI_4
RETURN

CONEX_23

BTFSS T2
RETURN
BTFSS T3
RETURN

BCF TIMBRE2
BCF TIMBRE3

```
BCF FTM_2
BCF FTM_3
BCF FTO_2
BCF FTO_3
BCF FTR_2
BCF FTR_3

CALL DELAY1

BSF FC23
BSF FC32
BSF FC2
BSF FC3
BCF TI_2
BCF TI_3
RETURN
```

CONEX_24

```
BTFSS T2
RETURN
BTFSS T4
RETURN

BCF TIMBRE2
BCF TIMBRE4
BCF FTM_2
BCF FTM_4
BCF FTO_2
BCF FTO_4
BCF FTR_2
BCF FTR_4

CALL DELAY1

BSF FC24
BSF FC42
BSF FC4
BSF FC2
BCF TI_2
BCF TI_4
RETURN
```

CONEX_34

```
BTFSS T3
RETURN
BTFSS T4
RETURN
```

```
BCF  TIMBRE3
BCF  TIMBRE4
BCF  FTM_3
BCF  FTM_4
BCF  FTO_3
BCF  FTO_4
BCF  FTR_3
BCF  FTR_4
```

```
CALL  DELAY1
```

```
BSF  FC34
BSF  FC43
BSF  FC3
BSF  FC4
BCF  TI_3
BCF  TI_4
RETURN
```

```
NO1  BSF  FTO_1
      BCF  FTM_1
      BCF  TIMBRE1
      BCF  FTR_1
      BCF  FC1
      BCF  TI_1
      RETURN
```

```
NO2  BSF  FTO_2
      BCF  FTM_2
      BCF  TIMBRE2
      BCF  FTR_2
      BCF  FC2
      BCF  TI_2
      RETURN
```

```
NO3  BSF  FTO_3
      BCF  FTM_3
      BCF  TIMBRE3
      BCF  FTR_3
      BCF  FC3
      BCF  TI_3
      RETURN
```

```
NO4  BSF  FTO_4
      BCF  FTM_4
      BCF  TIMBRE4
      BCF  FTR_4
      BCF  FC4
      BCF  TI_4
      RETURN
```



```
DELAY CLRf  CONT
```

```
MICH1 DECFSZ  CONT  
      GOTO MICH1  
      RETURN
```

```
DELAY1  MOVLW  .4  
      MOVWF  CONT  
      CLRf  CONT1  
      CLRf  CONT2
```

```
MICH11 DECFSZ  CONT1  
      GOTO MICH11  
      DECFSZ  CONT2  
      GOTO MICH11  
      DECFSZ  CONT  
      GOTO MICH11  
      RETURN
```

```
END
```

7. GUÍAS DE LABORATORIO

La central telefónica con conmutación digital aquí presentada consta de un panel sobre el cual se posibilita la comprobación de determinados aspectos y conceptos generales sobre el funcionamiento de una central digital, esperando ofrecer un resultado altamente satisfactorio en lo que al aspecto de visualización de señales se refiere.

Para cumplir lo anterior se permite visualizar un conjunto de señales pertenecientes a un sistema telefónico además de la secuencia de pasos que se deben seguir para realizar una conmutación.

Con esto se busca conseguir una mayor profundización y comprensión de los aspectos que integran la estructura de una central digital. A continuación se presentan unas guías con las cuales se pueden realizar practicas que permitan entender el funcionamiento del proyecto. Se recalca que son guías para realizar prácticas de laboratorio de duración no muy extensa ya que lo que se busca principalmente es permitir visualizar las señales que intervienen en el desarrollo y las diferentes acciones que ocurren con cada paso del proceso.

IMPORTANTE: Son practicas de medición y de visualización mas no de manipulación de los parámetros que conforman la central.

7.1 GUÍA 1.

TITULO: SEÑALES DE TIEMPO Y SINCRONISMO

1. INTRODUCCIÓN

En cualquier sistema de conmutación se requiere de ciertas señales de tiempo que permitan temporizar cada una de las acciones del sistema así como otorgarle el sincronismo que dichas acciones requieren para seguir una secuencia lógica.

En este sistema se maneja un flujo de bits los cuales van a través de los enlaces PCM que entran y sales de la sección de conmutación hacia los diferentes abonados, pasando por los respectivos codificadores.

La velocidad normal de estos enlaces, denominados E1 está estandarizada por la UIT en 2.048 Mbit/s. Cada chorro de bits global es dividido en intervalos llamados tramas y la velocidad de estas es de aproximadamente 8000 tramas/s.

En esta practica se identificarán cada una de estas señales de tiempo buscando entender y analizar la función que cumple cada una de ellas en el óptimo funcionamiento del equipo.

Cada trama es dividida en 256 intervalos, cada uno conteniendo un bit de información digital.

2. OBJETIVOS

- Describir como se utiliza la base de tiempo para lograr generar las distintas señales de sincronismo necesarias para el funcionamiento de la central.
- Analizar como la base de tiempo constituye y sincroniza los 32 canales asociados a cada E1.
- Diferenciar la señal de sincronismo de trama F0 y la señal que controla la transmisión y recepción de bits (C2)

3. EQUIPO

- Módulo “Central telefónica con conmutación digital”
- Adaptador de tres a dos polos
- Osciloscopio

4. TEMAS RELACIONADOS

- PLL digital
- Teorema de Nyquist
- Ancho de banda

5. BIBLIOGRAFÍA

- STREMLER. Sistemas de comunicación, ed. .

Trabajo de Grado : Diseño e implementación de una central telefónica con conmutación digital C.U.T.B 2002.

- Manual de usuario de la central telefónica con conmutación digital. C.U.T.B 2002.

6. INFORMACIÓN PRELIMINAR

El sistema de conmutación de la central requiere de ciertas señales de tiempo que permitan temporizar cada una de las acciones del sistemas así como otorgarle el sincronismo que dichas acciones requieren para seguir una secuencia lógica.

El sistema maneja un flujo de bits a través de enlaces PCM que entran y salen de la sección de conmutación hacia los diferentes abonados.

La velocidad normal de estos enlaces, denominados E1 está estandarizada por la UIT en 2.048 Mbit/s. Cada chorro de bits global es dividido en intervalos llamados tramas y la velocidad de estas es de aproximadamente 8000 tramas/s. A su vez el chorro de bits es también dividido en 32 intervalos por trama, llamados canales. Cada canal contiene ocho bits, para un canal la velocidad es de:

$$8000 \text{ tramas /s} \times 8 \text{ bits/trama} = 64 \text{ kbit/s}$$

Los canales son referenciados al empezar la trama y se numeran del cero al treinta y uno (0-31).

En la mayoría de las aplicaciones, se pone información hacia la matriz o se recibe de ella en un timeslot (intervalo de tiempo) de un canal en particular (más de un canal puede usarse para más ancho de banda).

Para la sincronización entre todo los elementos del sistema, los dispositivos unidos a la matriz de conmutación deben aceptar una señal del reloj denominada C2 (2.048 MHz) y una señal para la sincronización de trama, denominada F0 (8

Khz.), que indica los límites de la trama. Además la matriz de conmutación requiere otra señal de tiempo denominada C4 (4.096 MHz) para su funcionamiento interno.

7. PROCEDIMIENTO

SECCIÓN BASE DE TIEMPO

El circuito correspondiente a esta sección se encuentra ubicada en la tarjeta de control No. 4. La base de tiempo posee el circuito integrado MT9041B para generar todas las señales de sincronismo a partir de un cristal de 20 MHz. Internamente este bloque de tiempo contiene un PLL digital (PD) el cual provee las señales de temporización y sincronización para la velocidad de transmisión de los enlaces E1. Este PD necesita una fuente maestra de temporización en este caso un cristal de 20 MHz en un circuito oscilador como el mostrado en la figura 1:

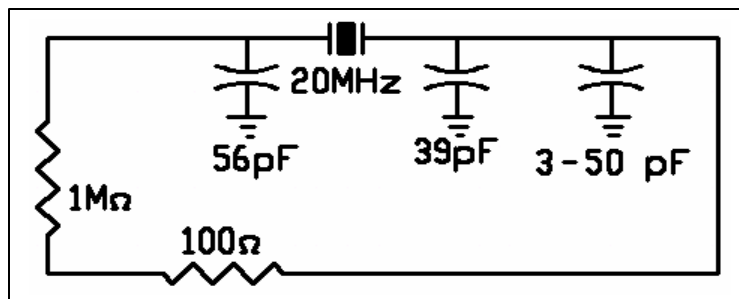


Figura 1.

En el panel de mediciones la sección correspondiente a la base de tiempo es la mostrada en la figura 2. Sobre este bloque se tomaran las señales.

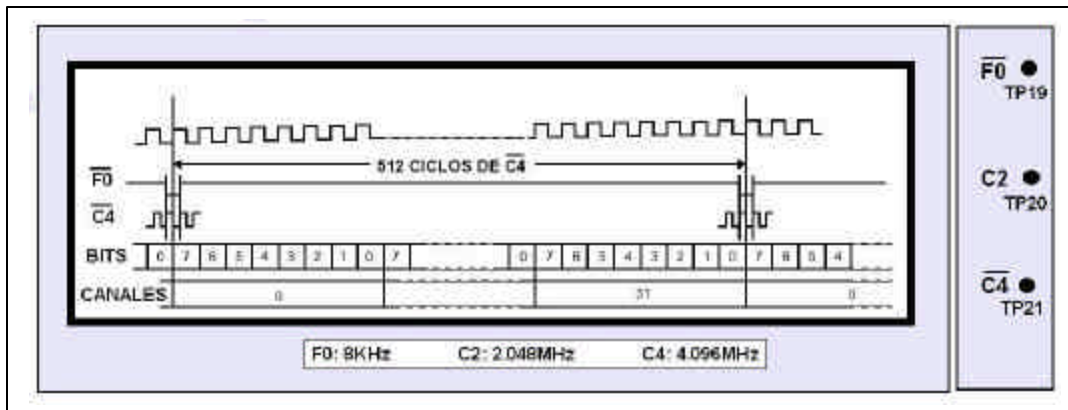


Figura 2. Generador de tiempos y sincronismo

A continuación se observarán las tres señales de tiempo.

Tome una de las puntas del osciloscopio, la correspondiente al canal uno y colóquela en el TP19. Mida y registre la frecuencia. $F_{TP19} = \underline{8\text{KHz}}$

Deje el canal uno del osciloscopio conectado y coloque la punta del canal dos en el TP20.

Mida y registre la frecuencia. $F_{TP20} = \underline{2.048 \text{ MHz}}$

Tome la punta del osciloscopio, correspondiente al canal uno y colóquela en el TP21. Mida y registre la frecuencia. $F_{TP21} = \underline{4.096 \text{ MHz}}$

8. ANÁLISIS E INTERPRETACIÓN DE RESULTADOS

- Grafique sobre papel milimetrado cada una de las señales observadas.

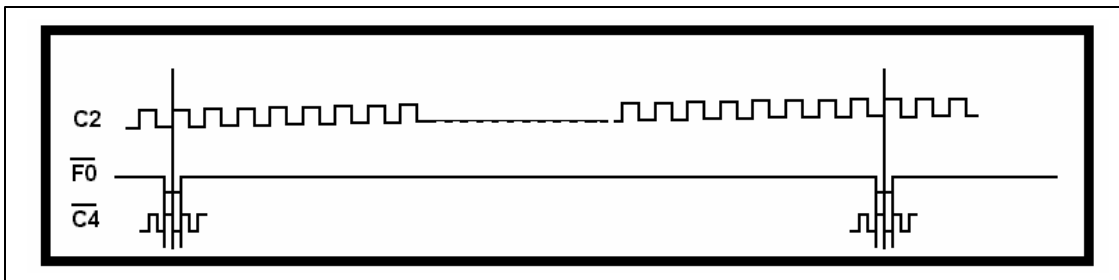


Figura 3

La figura 3 muestra las señales que deben ser observadas.

- ¿Qué representa cada una de estas señales?

Las tres señales observadas durante esta experiencia son las señales de tiempo requeridas para que los elementos del sistema se puedan interfazar entre sí _____.

F0 es la señal que da la alineación de trama _____.

C2 es la señal de reloj para temporización de los bits _____.

C4 la señal correspondiente al flujo de información serial requerido por la matriz _____.

¿En que radica la importancia de la señal F0?

Es la señal indicadora del comienzo de trama. Cada 125 useg la señal presenta un pulso negativo que indica el inicio de la trama .

9. CONCLUSIONES Y RECOMENDACIONES

7.2 GUÍA 2.

TITULO: GENERACIÓN DE TONOS Y PROGRESO DE LA LLAMADA

1. INTRODUCCIÓN

El generador de tonos es la sección en donde se generan los tonos de invitación a marcar (TIM), de ocupado (TOC) y de control de repique (TCR). Estos se generan

en forma digital desde el microprocesador hacia la matriz de conmutación la cual los enruta hacia los abonados.

En la Red telefónica pública, se emplean varios tonos de Monofrecuencia (1 sola frecuencia o monótono) o combinación (suma) de señales senoidales de diferentes frecuencias, estas señales son analógicas que se presentan en forma continua en el tiempo ó bien pueden estar presentes durante un tiempo sí y un tiempo no, ó bien presentarse en una ráfaga de señal.

Los tonos que una central telefónica envía al abonado telefónico que está llamando, son distintivos y le van notificando el progreso que su llamada tiene.

2. OBJETIVOS

- Identificar cada uno de los tonos utilizados para verificar el progreso de la llamada.
- Analizar la técnica utilizada para generar los tonos de invitación a marcar, tono de ocupado y tono de control de repique.

3. EQUIPO

Módulo “Central telefónica con conmutación digital”

Adaptador de tres a dos polos

Osciloscopio

4. TEMAS RELACIONADOS

Proceso de una llamada.

Progreso de la llamada.

Ley de expansión.

5. BIBLIOGRAFÍA

Trabajo de Grado: Diseño e implementación de una central telefónica con conmutación digital C.U.T.B 2002.

6. INFORMACIÓN PRELIMINAR

El elemento principal de la sección generadora de tonos lo constituye el PIC16F874. Este PIC almacena dentro de una memoria Eprom de 8 bits los códigos correspondientes al tono del cual se genera la señalización

correspondiente. En esta memoria se escribieron 20 códigos binarios de 8 bits, los cuales al leer uno cada 125 useg, genera una señal con una frecuencia de:

$$\frac{1}{125\mu\text{seg}} \times 20 = 400\text{Hz}$$

Esta señal es decodificada por el codec vía la red de conexión. El codec genera una señal senoidal de la misma frecuencia. Ver figura 1.

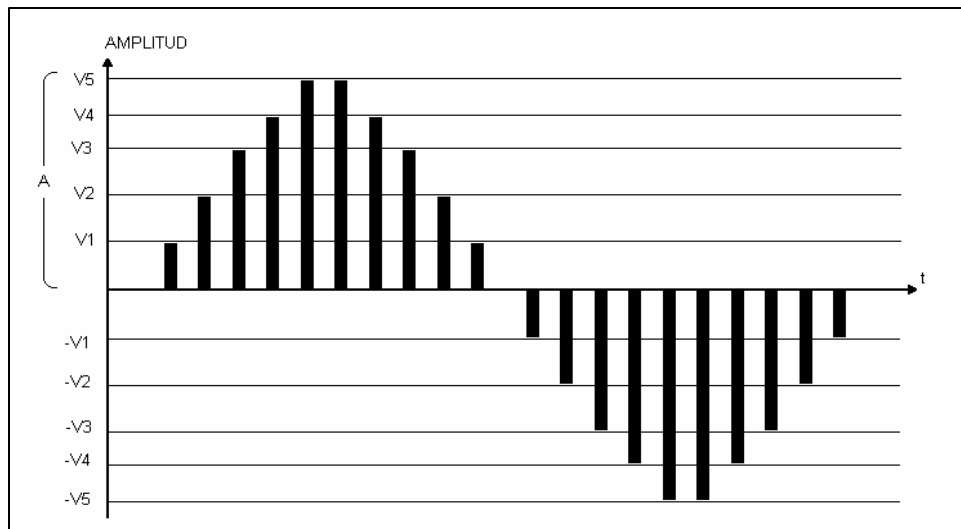


Figura 1.

La frecuencia del tono será de 400 Hz. Y la frecuencia de muestreo de 8 KHz.

Con un determinado valor de amplitud A normalizado y para diferentes valores de ángulo ϕ se van hallando los valores necesarios para obtener la señal de tono de invitación a marcar (TIM). A partir de esta señal se obtendrán las otras dos.

$$V1 = A \text{ Sen}\phi$$

Se codifican estos valores, obteniendo así los valores en binario que serán introducidos en la memoria del PIC. Cada código binario es una muestra de la señal de tono codificada y corresponde a un nivel de cuantificación que luego es decodificado por el codec.

En la tabla de abajo (tabla 1), se muestran las frecuencias y cadencias de los principales tonos Internacionales y los utilizados en esta central.

Tono	Frecuencias Internacionales	Cadencia (segs) Internacional	Frecuencia Módulo	Cadencia Módulo
Invitación a Marcar	350 - 440 Hz.	Continuo	400 Hz.	Continuo
Ocupado	480 - 620 Hz.	0.5 ON - 0.5 OFF	400 Hz.	200 msON - 200 msOFF
Llamando normal Control de repique	440 - 480 Hz.	2 ON - 4 OFF	400 Hz.	1seg ON - 4 segOFF

Tabla 1.

7. PROCEDIMIENTO

SECCIÓN GENERADORA DE TONOS

En el panel de mediciones la sección correspondiente al generador de tonos es la mostrada en la figura 2. Las señales para este bloque se tomarán sobre los TP correspondientes a las salidas análogas de los bloques decodificadores.

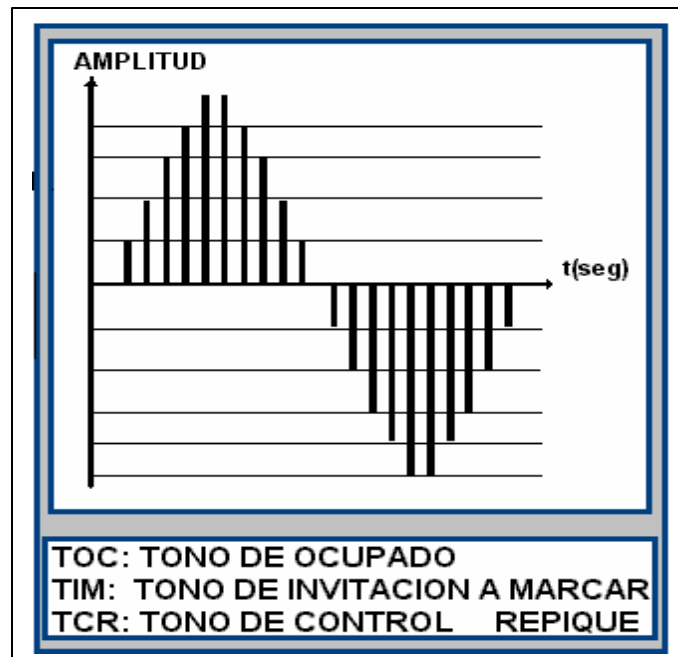


Figura 2. GENERADOR DE TONOS

Al abonado se le envía el tono en el canal asignado por la unidad de procesamiento central a través de la matriz de conmutación. Esta señal es

decodificada por el codec vía de la red de conexión, que genera una señal senosoidal de la misma frecuencia.

Levante el teléfono 3, debe escuchar el tono de invitación a marcar (TIM), tome una de las puntas del osciloscopio, la correspondiente al canal uno y colóquela en el TP15. Observe la forma de onda y consígnela. Mida y registre la frecuencia.

$$F_{TP15} \text{ (TIM)} = \underline{400 \text{ Hz.}}$$

Deje el canal uno del osciloscopio conectado a TP15, pulse en el teléfono 3, la tecla 2. conservando el teléfono 2 colgado. Debe escuchar el tono de control de repique (TCR) hasta que el abonado 2 levante su teléfono.

Observe la forma de onda y consígnela. Mida y registre la frecuencia.

$$F_{TP15} \text{ (TCR)} = \underline{400 \text{ Hz.}}$$

Repita la operación anterior pero antes de pulsar la tecla 2 en el teléfono 3, descuelgue el teléfono 2.

Observe la forma de onda y consígnela. Mida y registre la frecuencia.

$$F_{TP15} \text{ (TOC)} = \underline{400 \text{ Hz.}}$$

Restablezca la posición de todos los teléfonos.

Coloque la punta del canal dos del osciloscopio en TP11, descuelgue el teléfono 0 y déjelo así, ahora descuelgue el teléfono 1 y marque 0, observe en el osciloscopio la señal de TOC.

Deje la punta del canal dos en TP11 y coloque la punta del canal uno del osciloscopio en TP15, levante el teléfono 3 pulse la tecla 2, luego de esto observe en TP15 la señal de TCR. Observe las dos señales y compare.

8. ANÁLISIS E INTERPRETACIÓN DE RESULTADOS

- Grafique sobre papel milimetrado cada una de las señales observadas.

- ¿Qué representa cada una de las tres señales?

Las tres señales observadas durante esta experiencia son las señales de tono indicadoras del progreso que va teniendo la llamada.

La primera señal visualizada corresponde a TIM. Esta es el tono de invitación a marcar. La segunda señal es el tono de control de repique TCR. Y la tercera señal observada es el tono de ocupado TOC.

- ¿Qué diferencias observó entre el TOC y el TCR?

La principal diferencia entre estas dos señales es la cadencia que cada una de ellas presenta. La duración del tiempo que cada señal está presente o ausente es diferente. Y estas dos señales se diferencian del tono de invitación a marcar TIM en que este se presenta en forma continua en el tiempo sin interrupciones.

- ¿Qué indican los tonos de TIM, TOC y TCR?

Los 3 tonos que la central telefónica puede enviar al abonado telefónico que está llamando, son distintivos y le van indicando el progreso que su llamada tiene. El tono de invitación a marcar, tono de control de repique (de llamado) y tono de ocupado, le van dando idea al usuario del estado que guarda su comunicación.

El TIM es el tono que escucha el usuario origen, dispuesto a realizar una llamada, cuando descuelga el teléfono. Este hecho es comunicado a la central y la central le comunica al usuario que hay línea, con lo cual lo está invitando a marcar el número del usuario con el cual desea comunicarse.

El TOC le indica que el abonado destino tiene el teléfono descolgado lo cual quiere decir que probablemente alguien está hablando o va a hacerlo. Por lo tanto se le comunica al usuario origen un TOC.

7.3 GUÍA 3.

TÍTULO: MEDICIÓN DEL ESTADO ELÉCTRICO DE UN ABONADO

1. OBJETIVOS:

- Identificar las diferentes señales de supervisión del estado de un abonado en funcionamiento normal.
- Reconocer las señales de información en una central digital.
- Analizar el funcionamiento del SLIC MH88612

2. EQUIPOS:

- Panel de Conmutación Digital.
- Teléfonos.

- Osciloscopio.
- Voltímetro.

3. TEMAS RELACIONADOS

Funciones BORSHT.

Lazo de abonado

4. BIBLIOGRAFÍA

Trabajo de Grado: Diseño e implementación de una central telefónica con conmutación digital C.U.T.B 2002.

5. PRELIMINARES:

SEÑALIZACIÓN ABONADO-CENTRAL: Es la señalización que se produce entre el equipo de abonado (teléfono, MODEM, etc.) y la central. Las señales que aparecen entre el abonado y la central se caracterizan por ser simples y fiables, como vamos a comprobar. Estas señales se clasifican en cuatro tipos:

- Señales de supervisión o estado.
- Señales de dirección.
- Señales de información. (✓)
- Señales de tarificación.

Estas señales se producen en lo que se denomina el bucle de abonado. Este bucle lo componen el circuito de línea de la central, el par de hilos telefónico y el equipo terminal de abonado.

Señales de supervisión o estado

- Estado normal o inactivo
- Estado de originar una llamada
- Estado de conversación
- Desconexión o desenganche

Señales de información

Son tonos audibles en el rango de las frecuencias vocales. Conducen información al abonado o al operador en el transcurso de la llamada. El sonido del timbre del aparato telefónico indica que se solicita la línea, o un tono de ocupado denota que la línea a la que se llama está ocupada.

(✓) Se estudiarán en este laboratorio

FUNCIONAMIENTO DEL MH88612B

El SLIC proporciona una interfase completa entre el sistema de conmutación y un lazo del subscritor. Las funciones que provee incluye alimentación de batería y

alimentación de ring a la línea del suscriptor, interfase híbrida de 2-Hilos a 4-Hilos, alimento de corriente constante y detección de descuelgue. El dispositivo es fabricado usando una película espesa de tecnología híbrida en un paquete en-línea de 20-pines.

DIAGRAMA DE BLOQUES DEL SLIC 88612B

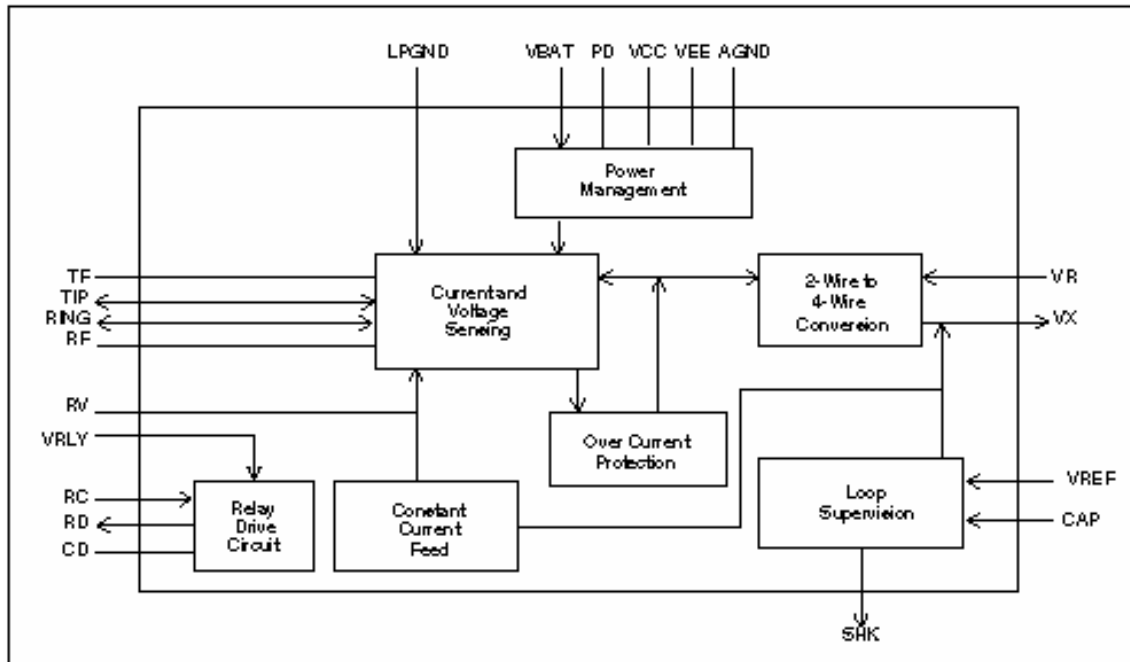


Figura 1. Diagrama de bloques

El circuito de 2 hilos es la línea balanceada que va al lazo del subscritor, mientras que el circuito de 4 hilos es la señal de audio que va a los dispositivos como el codec de voz o el circuito de conmutación.

El SLIC también proporciona un estado de salida de descuelgo (SHK) que va alto cuando el teléfono es descolgado.

6.. PROCEDIMIENTO Y ANÁLISIS

6..1. IDENTIFICACIÓN DE LAS SEÑALES DE SUPERVISIÓN

Encienda el panel de conmutación digital.

Coloque la punta del osciloscopio en TP35, anote el valor de voltaje:

V_{TP35} : De -48 a -30 Voltios.

Note que cuando los teléfonos están colgados los leds ubicados en los TP 1, 3, 5 y 7 están apagados, la alimentación de estos leds, corresponde a la salida SHK de cada SLIC. Hay un SLIC por usuario.

Ahora descuelgue el teléfono del abonado 0 y note que el led en TP1 correspondiente al SHK 0 se enciende.

Manteniendo los teléfonos colgados coloque la punta del osciloscopio en TP6 este corresponde al pin RC del SLIC del abonado 2, anote el valor de voltaje

V_{TP6} : 0 Voltios.

Marque desde cualquier otro teléfono al abonado 2 (marcando 3). la señal de timbre debe sonar avisándole al abonado 2 que tiene una llamada. Mida el voltaje en TP6.

V_{TP6} : 5 Voltios.

¿Qué indica la señal de alto en TP6?

Esta señal proviene del bloque de control y le indica con un alto lógico en el pin RC del SLIC que debe activar el Relé de timbre y permitir que la fuente de timbre se accione, indicándole que tiene una llamada.

6.2. IDENTIFICACIÓN DE LAS SEÑALES DE INFORMACIÓN

- Ahora observe que señal hay en la salida análoga TP16 (V_x) del SLIC.

Describa que ocurre, hay presencia o ausencia de señal.

No debe haber presencia de señal ya que por estar colgado el auricular no hay entrada de señal al circuito.

- Descuelgue el teléfono del usuario 3 y grafique la señal obtenida, anote su amplitud y su frecuencia; ¿qué tono escucha en el auricular?

Se obtiene una señal de 400 Hz. El tono que se escucha es un tono constante que corresponde al tono de invitación a marcar

5. OBSERVACIONES Y CONCLUSIONES

7.4 GUÍA 4

TITULO: DETECCIÓN DE TONOS MULTIFRECUENCIAS (DTMF)

1. OBJETIVOS:

- Conocer las formas de las señales que componen el tono de cada dígito en una marcación telefónica.
- Identificar las frecuencias duales que forman un tono.
- Analizar el comportamiento del DTMF 8870D

2. EQUIPOS:

- Panel de Conmutación Digital.
- Teléfonos.
- Osciloscopio.
- Voltímetro

3. TEMAS RELACIONADOS

Marcación por tonos

Recepción de cifras

4. BIBLIOGRAFÍA

Trabajo de Grado: Diseño e implementación de una central telefónica con conmutación digital C.U.T.B 2002.

5. PRELIMINARES:

5.1 Señales de dirección

Son las que especifican el número de abonado al que llamamos. Puede parecer raro en un principio, pero el número completo de un abonado se compone de su prefijo de zona más su número de abonado.

Información multifrecuencia: Es el que todos nosotros posiblemente tengamos ya en nuestras casas. Se basa en el envío de la combinación de dos frecuencias entre ocho posibles por cada dígito. Este es el esquema con las frecuencias utilizadas en Hz:

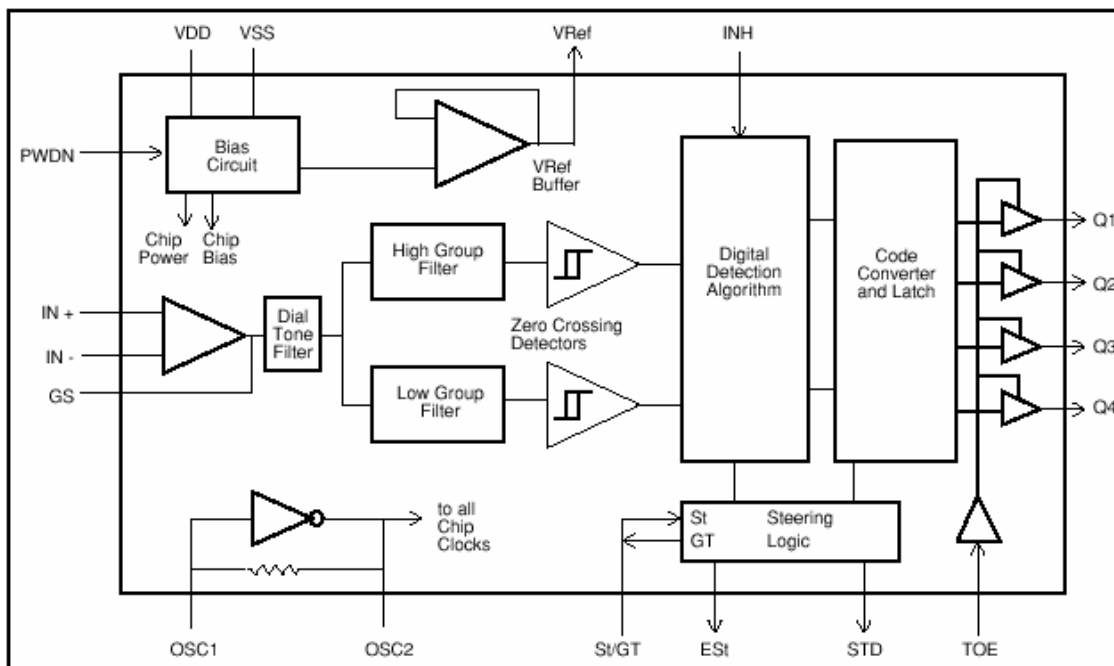
	1209	1336	1477	1633
697	1	2	3	A
770	4	5	6	B
852	7	8	9	C

941	*	0	#	D
-----	---	---	---	---

Tabla 1.

Los MT8870D son receptores de DTMF completos que integran funciones como filtros pasa bandas y decodificador digital. La sección de filtro usa técnicas de conmutación de capacitores para los filtros de altas y bajas; El decodificador usa técnicas de conteo digital para detectar y descifrar todos los 16 tonos DTMF en un código de 4-BIT. Los componentes externos son minimizados puesto que este chip esta provisto de un amplificador diferencial de entrada, oscilador del reloj y un registro tres-estados.

DIAGRAMA DE BLOQUES DEL DTMF 8870D



5.2 Descripción funcional

El receptor de DTMF monolítico MT8870D ofrece un pequeño tamaño y bajo consumo de potencia. Su arquitectura consiste en una sección de filtro de que separa los tonos de grupo altos y bajos, seguida por una sección de conteo digital que verifica la frecuencia y duración de los tonos recibidos antes de pasar el código correspondiente al BUS de salida.

6. PROCEDIMIENTO:

6.1 ANÁLISIS DE LAS SEÑALES QUE COMPONEN LOS TONOS

Encienda el panel de conmutación digital, como lo dice el manual del usuario. Coloque la punta del osciloscopio en TP13 que es la salida análoga del CODEC del usuario 2. Levante la bocina del teléfono y presione cualquier tecla comprendida entre el 5 y el 8.

- ¿ Que puede observar en el osciloscopio?

Se observa en el fondo la señal del tono de invitación a marcar pero así mismo se puede observar la señal del DTMF, con sus dos frecuencias la alta y la baja, cada una con un valor correspondiente a la tecla marcada.

- ¿ Cuantas señales puede observar?

Tres señales.

- Describa la forma y amplitud que poseen las señales observadas?

6.2 CODIFICACIÓN DE LAS FRECUENCIAS A 4 BITS.

Presione cualquier tecla del teléfono, observe los estados de las salidas Q_1 , Q_2 , Q_3 y Q_4 , en los terminales TP27, TP28, TP29 y TP30, respectivamente con las puntas del osciloscopio.

Anote los valores lógicos en la tabla 2., alto (5) o bajo (0) para cada una de las teclas del teléfono;

TECLAS	ESTADOS			
	Q0	Q1	Q2	Q3
1				
2				
3				
4				

5				
6				
7				
8				
9				

Tabla 2.

La tabla anterior debe quedar:

TECLAS	ESTADOS			
	Q4	Q3	Q2	Q1
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1

8	1	0	0	0
9	1	0	0	1

7. OBSERVACIONES Y CONCLUSIONES

8. FUTUROS PROYECTOS

8.1 PROYECTO DE AMPLIACIÓN DEL NUMERO DE ABONADOS DE LA CENTRAL TELEFÓNICA CON CONMUTACIÓN DIGITAL.

Un futuro proyecto que siga la secuencia de trabajos que en este campo se han ido realizando en la C.U.T.B puede ser la ampliación del número de usuarios de la central. La central del presente proyecto ya posee una matriz de conmutación denominada MT8980 la cual tiene capacidad para implementar hasta 256 enlaces.

DISEÑO

Para poder implementar esto basta con armar las diferentes tarjetas de usuario en forma análoga a las que ya están en el presente proyecto. Por cada abonado hay que colocar un bloque de interfase con el usuario, un bloque de codificación y

decodificación de la señal analógica y de la señal digital y un receptor de cifras DTMF.

CONFIGURACIÓN

Después de tener las tarjetas de abonado lo que resta es la configuración de las conmutaciones. Hay que habilitar los canales de entrada y salida PCM de la matriz, así como modificar el programa del control.

8.2 PROYECTO DE ENLACE DE DOS CENTRAL E IMPLEMENTACIÓN DE SERVICIOS DE VALOR AGREGADOS.

Gracias a la existencia de una central digital se va a poder ampliar el estudio de otras aplicaciones de este sistema.

Aspectos tales como señalización entre centrales, implementación y gestión de facilidades ofrecidas por las PBX comerciales (rellamada, desvío de llamada, conferencia a tres, despertador...), enrutamiento...

Por lo anterior un proyecto futuro se puede desarrollar utilizando la central ya implementada o utilizando como base a ésta, y desarrollar una nueva central de conmutación orientada a ofrecer estas funcionalidades. Que además de la conmutación espacio-temporal y la adecuada señalización para comunicarse con otras centrales implemente un conjunto de facilidades como son los servicios de valor agregado..

Con la actual matriz de conmutación que posee la central se puede hacer esto. Un ejemplo de la facilidad que presenta este dispositivo para esto se muestra a continuación.

La matriz MT 8980 dispone de una interfaz por medio del pin CSTo el cual es una salida de 2.048 Mbit/s, ella permite la comunicación con otras troncales siempre y cuando se configure de forma adecuada. Cada bit es controlado por uno de los 256 CMHb1's que posee la matriz. Si un CMHb1 es un lógico ' 1 ', el bit correspondiente en CSTo es un alto. Si el CMHb1 es un lógico ' 0 ', el bit correspondiente en CSTo es un bajo. Al contrario de las otras salidas del ST-BUS, sin embargo, CSTo no puede ponerse en un estado de alta impedancia. Los CMHb1's de posiciones que están relacionados por un timeslot del canal son sacados secuencialmente. Como un ejemplo, hay ocho CMHb1's que corresponde

al canal cero, un bit por cada línea. Estos bits son sacados secuencialmente en CSTo en el orden siguiente:

- a) CMHb1 para STo0 Canal 0
- b) CMHb1 para STo1 Canal 0
- c) CMHb1 para STo2 canal 0
- d) CMHb1 para STo3 canal 0
- e) CMHb1 para STo4 canal 0
- f) CMHb1 para STo5 canal 0
- g) CMHb1 para STo6 canal 0
- h) CMHb1 para STo7 canal 0

Los ocho bits de CSTo que corresponden a una posición del canal son sacados en el timeslot que precede la posición actual del canal. La razón para esto es que los bits de CSTo son diseñados para realizar funciones externas de control en los canales individuales que ellos corresponden. Una función de control de estos bits que puede realizar es controlar circuitería de lazo cerrado para canales individuales. Si un bit de CSTo es fijado, la circuitería de lazo cerrado podría manejar una entrada de la matriz con la información del canal de salida correspondiente. Esta función sería útil para realizar comunicación a nivel de centrales. Para mas información se recomienda ver las paginas de aplicación de la matriz MT8980.

9. DIFICULTADES

En la elaboración del presente proyecto fueron muchos los inconvenientes que se tuvieron que sortear para finalmente llevarlo a feliz termino.

La idea de realizar la Central Telefónica de Conmutación Digital nació como la consecuencia de una propuesta por parte del Ing. Rafael Medina Sánchez, profesor en esos instantes de la C.U.T.B., con el consenso del Ing. William Velásquez Barrios, profesor en estos instantes de la C.U.T.B, para así aplicar los

conocimientos adquiridos durante las clases de Comunicaciones, en la facultad de Ingeniería Electrónica.

Desde entonces era ya manifiesta la importancia de tener un equipo que mostrará en forma clara la conmutación digital y demás aspectos que intervienen en el funcionamiento de una central telefónica digital.

Desde el principio uno de los principales inconvenientes fue la poca de información a cerca del tema. Tocó ir uniendo por pedazos la idea. Tomando un poco en cada uno de los escasos lugares en los que se encontraba información satisfactoria.

Luego de plantear un primer diseño, que ha simple vista se veía completo se necesito ir agregándole circuitos de protección a los circuitos básicos además de bloques que permitieran trabajar con las señales, tanto las que se originaban como las que salían de los bloques principales que formaban la central.

Muchos de los proyectos investigados que tenían alguna relación con el aquí presentado se limitaban a mostrar el funcionamiento de unos o dos de los muchos bloques que forman una central digital. Por tanto uno de los retos primordiales a superar era el de lograr conmutar a mas de dos usuarios entre sí. El circuito integrado que realizaba esta función se pudo conseguir, pero la exigencia venia en

el momento de comprender el funcionamiento del mismo. Esta matriz de conmutación presentaba una capacidad de hasta 256 enlaces, pero había que programarla para conseguir esto. Afortunadamente este dispositivo trae incluido una interfaz para conectarlo a un bloque de control central. Teniendo esta interfaz se facilitó mucho el dominio de la matriz. Desde el microcontrolador PIC16F873 se pudo lograr un control óptimo de las funciones de la matriz de conmutación.

Ya superado esto lo demás era implementar el lazo del abonado de manera que se satisficieran todos los requerimientos para una buena interfase con el usuario. En este punto se presentó un gran inconveniente. Los elementos que forman esta etapa son: CODEC, SLIC y receptor DTMF. Los dos últimos se conseguían en el país pero a diferencia de estos el CODEC no se conseguía a nivel nacional. Y a nivel internacional su búsqueda fue muy difícil. Pero ya superado este otro impase al momento de implementar estos circuitos y probarlos las señales digitales del CODEC fueron imposibles de observar con los equipos con lo que se contaba para este tipo de mediciones y visualizaciones. Aun así se decidió montar todo el diseño e ir observando su comportamiento. Por fortuna muchos de los resultados fueron los esperados como fueron los obtenidos con el bloque del SLIC, con el CODEC y con los asignadores de Intervalos de Tiempo.

No obstante antes de todo esto la dificultad mas grande con que se tropezó fue con el circuito generador de reloj, se implementaron mas de cuatro circuitos generadores de señales de reloj, los cuales en el papel se ven muy bien e incluso afirman funcionar para frecuencias tan grandes como las manejadas en el proyecto como son 4.096 MHz y 2.048 MHz. Estos circuitos ninguno dio las divisiones de tiempo que se querían y mucho menos alcanzarían la precisión que se requería.

De estas señales de tiempo se puede afirmar que son las señales mas importantes de todo el sistema. Del bloque generador de reloj se originan las señales de tiempo que requiere cada uno de los elementos del sistema. De él se originan las señales de tiempo para constituir y sincronizar los 32 canales asociados a cada PCM, y las señales de tiempo relacionadas con el funcionamiento de los circuitos CODEC así como también para el funcionamiento de la red de conexión o líneas de enlace.

Por fin investigando en la información de la misma casa Matriz de los otros circuitos integrados se encontró un dispositivo que con solo alimentarlo con un circuito oscilador a determinada frecuencia y programarlo para el estándar que la central estuviera utilizando, ya sea el Americano o el Europeo, el dispositivo generaba las señales de tiempo necesarias para el funcionamiento eficaz de los diferentes bloques que componen la central.

Superado el impase del reloj, venia el problema con los receptores DTMF de cada usuario.

Las cifras de un usuario se veían reflejadas en los aparatos telefónicos de los demás. Y esto impedía que se hiciera una correcta utilización del teclado. Además creaba conflicto en la unidad de procesamiento central. Probando diferentes circuitos que aislaran la señal de cada uno se llegó a la conclusión de que lo mejor era solucionar el problema por software. Ya que todas las salidas de los DTMF estaban conectadas en paralelo al mismo punto de llegada. La solución fue deshabilitar momentáneamente los DTMF que no estuvieran marcando en un preciso instante. Es decir solo dejar habilitado uno de los cuatro receptores DTMF. Pero como esto se hace a gran velocidad, no hay inconveniente con los otros tres DTMF.

Y finalmente el bloque de alimentación presenta aun cierto problema con la señal AC. Se probaron dos diseños diferentes de fuente de alimentación y con la que finalmente presenta menos inconvenientes es con la que tiene actualmente. Aunque este impase pareciera ser por la tierra de referencia.

Con el bloque de alimentación actual el problema aparece no muy regularmente pero en caso de que se presente, este se manifiesta en forma de un ruido agudo. Lo cual induce a creer que este mas bien es un ruido de saturación. Ya que cuando esta clase de ruido se da es por que el cuantizador interno del circuito CODEC no es capaz de seguir las amplitudes que sobrepasan el valor máximo que puede tener a la salida, esto introduce un ruido el cual aumenta en la misma medida que la señal, una vez que esta sobrepasa los límites de saturación. Pero de igual forma otra hipótesis es que sea un ruido de cuantización. A diferencia de otros ruidos que puedan aparecer en la señal, el ruido de cuantización no es de naturaleza probabilística, y ocurre porque la señal digital no puede adoptar todos los valores posibles de la señal analógica.

Esta clase de ruido es insalvable, y solo puede hacerse tan pequeño como se requiera, aumentando el numero de valores posibles de la señal digital y esto ya es una característica intrínseca del dispositivo CODEC además de la ley de compansión con la que el mismo trabaje.

CONCLUSIONES

El proyecto que se ha presentado como trabajo de grado buscó cumplir con los objetivos planteados al iniciar el mismo, este tiene unos fines didácticos claramente marcados: comprender y analizar el funcionamiento de una central con conmutación digital y de los diferentes bloques que la componen.

Es evidente que resultaría interesante tener una herramienta que facilitara el apoyo práctico en la enseñanza de la conmutación, y que al tiempo que permitiera comprender de manera fácil y didáctica tanto el bloque hardware como en una menor medida el bloque software de una central telefónica con conmutación digital.

Pensando en el interés que produciría un equipo como este desde el punto de vista didáctico, ya que permitirá acercar el aspecto teórico al aspecto práctico, los autores se sienten satisfechos de poder contribuir al fortalecimiento de la enseñanza de las telecomunicaciones en la C.U.T.B.

GLOSARIO

Alámbrica: una comunicación es alámbrica cuando utiliza canales de comunicación basados en cables metálicos.

Aleatorio: un fenómeno físico es aleatorio cuando tiene asociados aspectos probabilísticos, es decir, que no pueden ser descritos con certeza.

Ancho de banda: la diferencia entre la frecuencia máxima y la mínima contenidas en una señal.

Atenuación: disminución en la magnitud de una señal.

Bidireccional: una comunicación bidireccional es aquella en la cual puede ser enviada información tanto desde un transmisor hacia un receptor como desde este último hacia el primero.

Bits: palabra que significa símbolos o dígitos binarios; proviene de *binary digits*; es también una medida de la cantidad de información contenida en un mensaje, definida por C. E. Shannon.

Canal: se usa para identificar una trayectoria a través de la cual serán enviadas señales; también se usa para describir una banda de frecuencias.

Cobertura: es el área geográfica que está incluida en una red o un servicio de telecomunicaciones.

Codificar: representar cada uno de los símbolos provenientes de microondas: es un término que se refiere a señales cuyas frecuencias sean mayores de aproximadamente 500 MHz.

Muestreo: proceso mediante el cual se representa una señal continua por medio de valores discretos de la misma, llamados muestras.

Nodos: puntos en los cuales se ubican equipos de procesamiento en una red, y a los cuales están conectados los enlaces de la misma.

Protocolo: conjunto de reglas para que pueda ser realizado un proceso de comunicaciones.

Punto a multipunto: comunicación que se origina en un punto geográfico y que puede estar destinada a muchos receptores en puntos geográficamente distante.

Redes locales: redes de comunicaciones con pequeñas arcas de cobertura (por ejemplo, edificios).

Redes conmutadas: redes de telecomunicaciones que usan el principio de conmutación: compartir canales entre diferentes conversaciones.

Redundancia: dígitos que se agregan a un mensaje, tales que, a pesar de no contener información, ayudan a detectar o corregir errores.

Ruido: perturbaciones indeseadas que tienden a oscurecer el contenido de información en una señal.

Rutas: sucesión de enlaces que conducen la información a través de una red, desde su origen hasta su destino.

Señalizar: proceso mediante el cual se notifica algo (es decir, se envía una señal de control de un equipo de la red a otro).

Tasas de transmisión: número de símbolos digitales que se transmiten por un canal en cada segundo.

BIBLIOGRAFÍA

LANA, S., BERGES, A.: Sistema didáctico de conmutación digital MBA, E.U.I.T.Telecomunicación, 1996

PADILLA GONZALEZ, I. Sistemas de conmutacion digital, Ahciet, 1986.

STREMLER, Sistemas de Comunicaciones. 2ª edición.

CCITT: General aspects of digital transmission systems; terminal equipment. rec. G.700 - G.795. Libro azul.

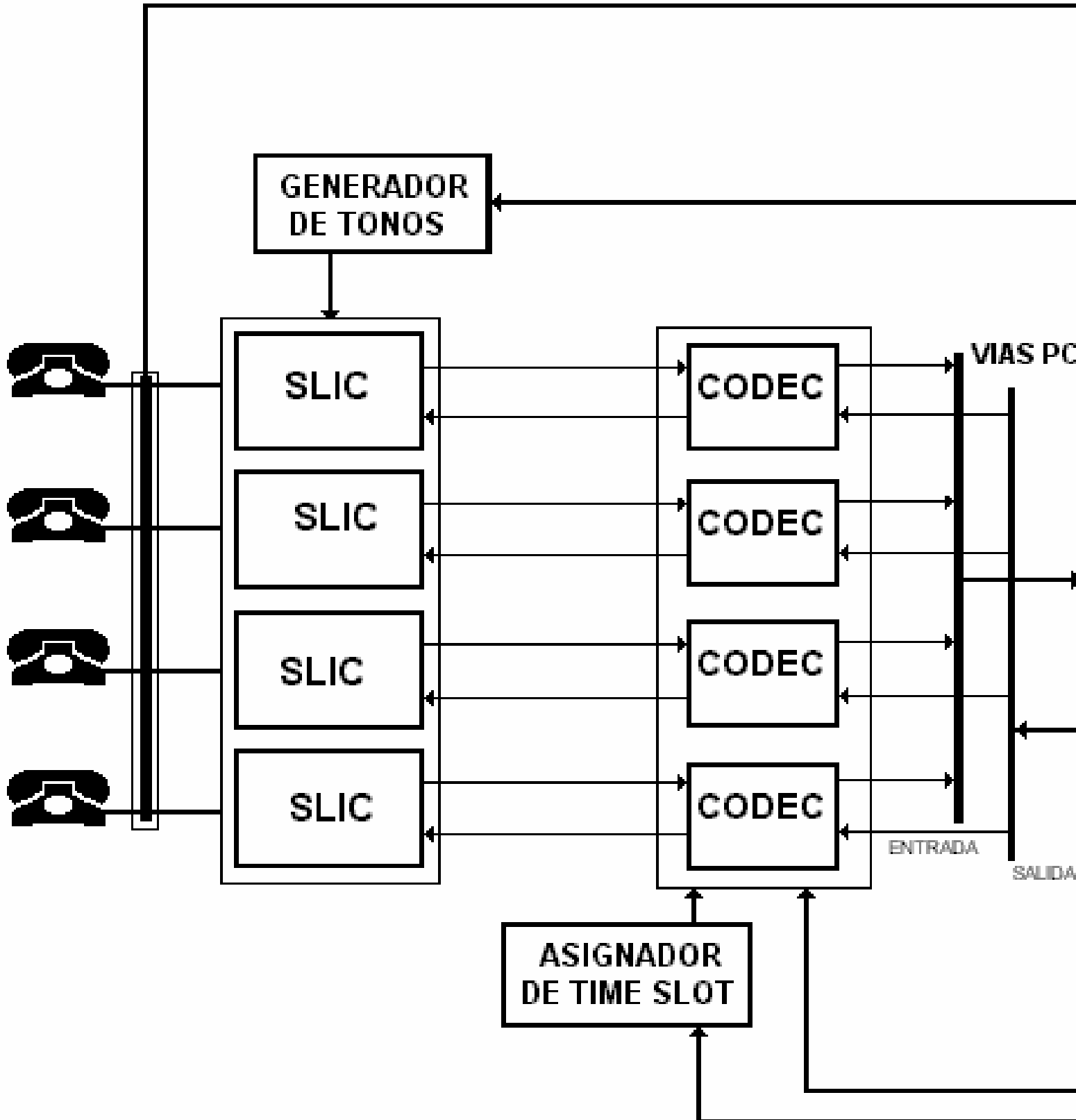
MITEL: Microelectronics digital communications handbook, Mitel corporation.

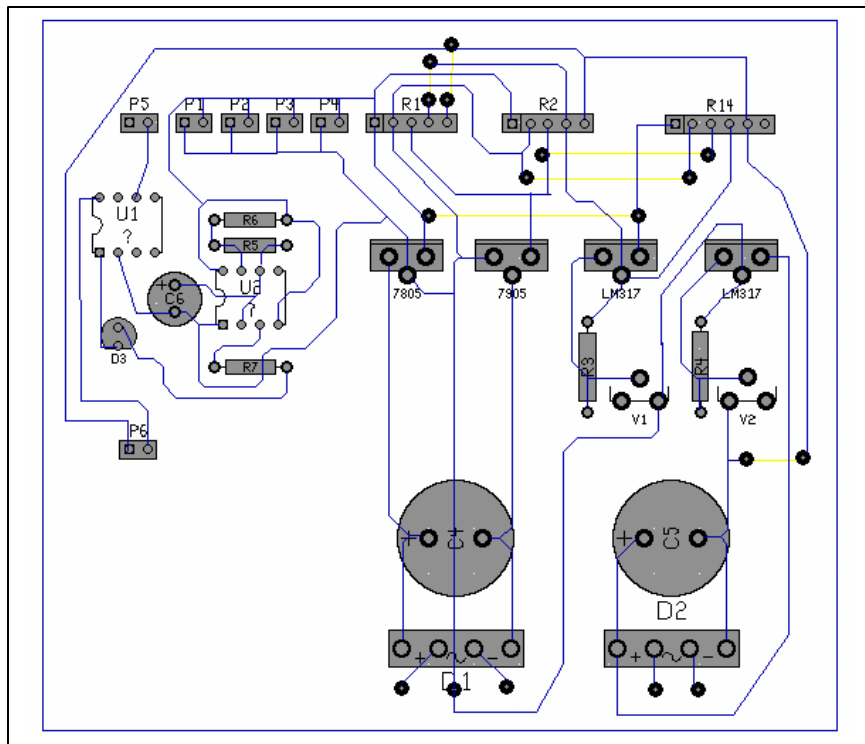
MITEL: Microelectronics analog communications handbook, Mitel corporation.

MITEL: Microelectronics line interface communications handbook, Mitel corporation.

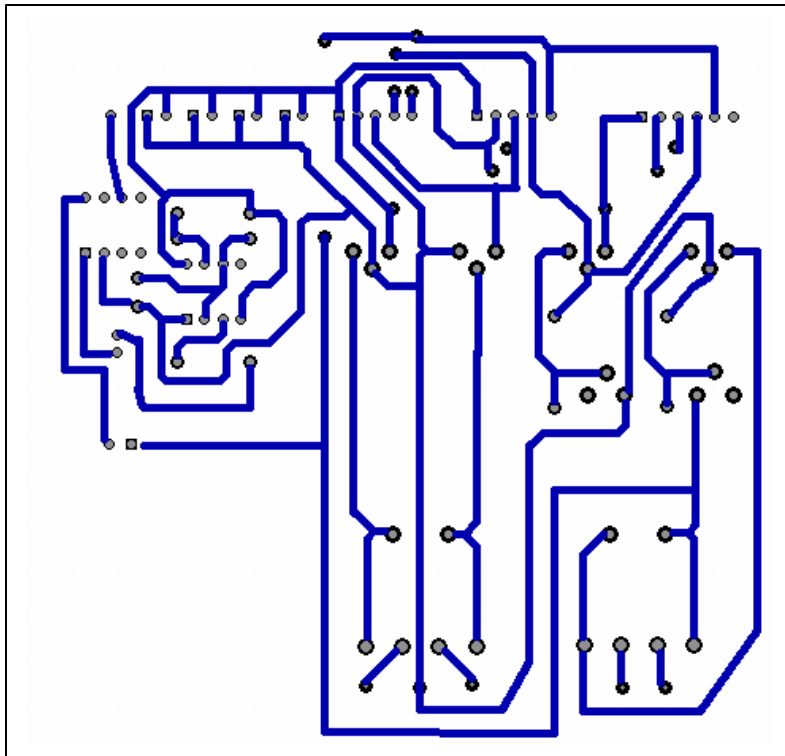
TOMASI, WAYNE, Sistema de Comunicaciones.Electrónicas, 2ª. Edición.
Prentice Hall

CENTRAL TELEFONICA

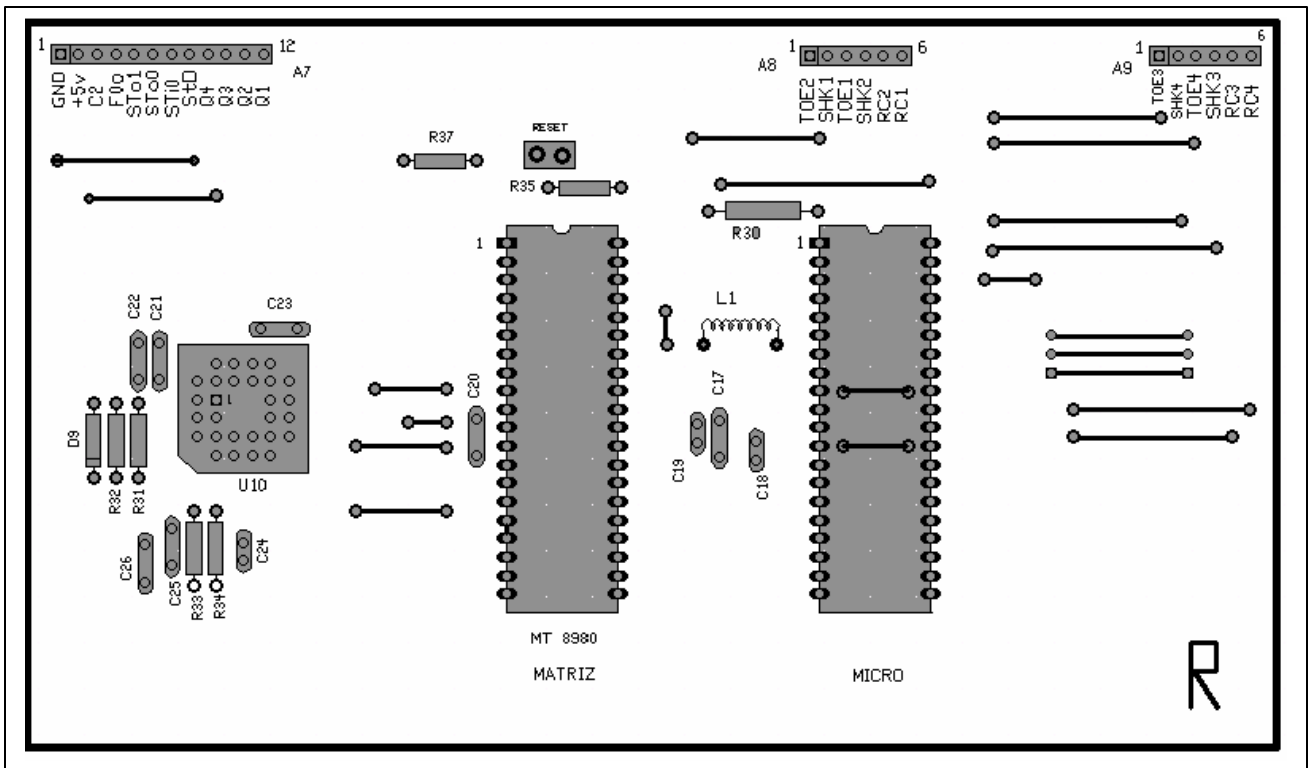




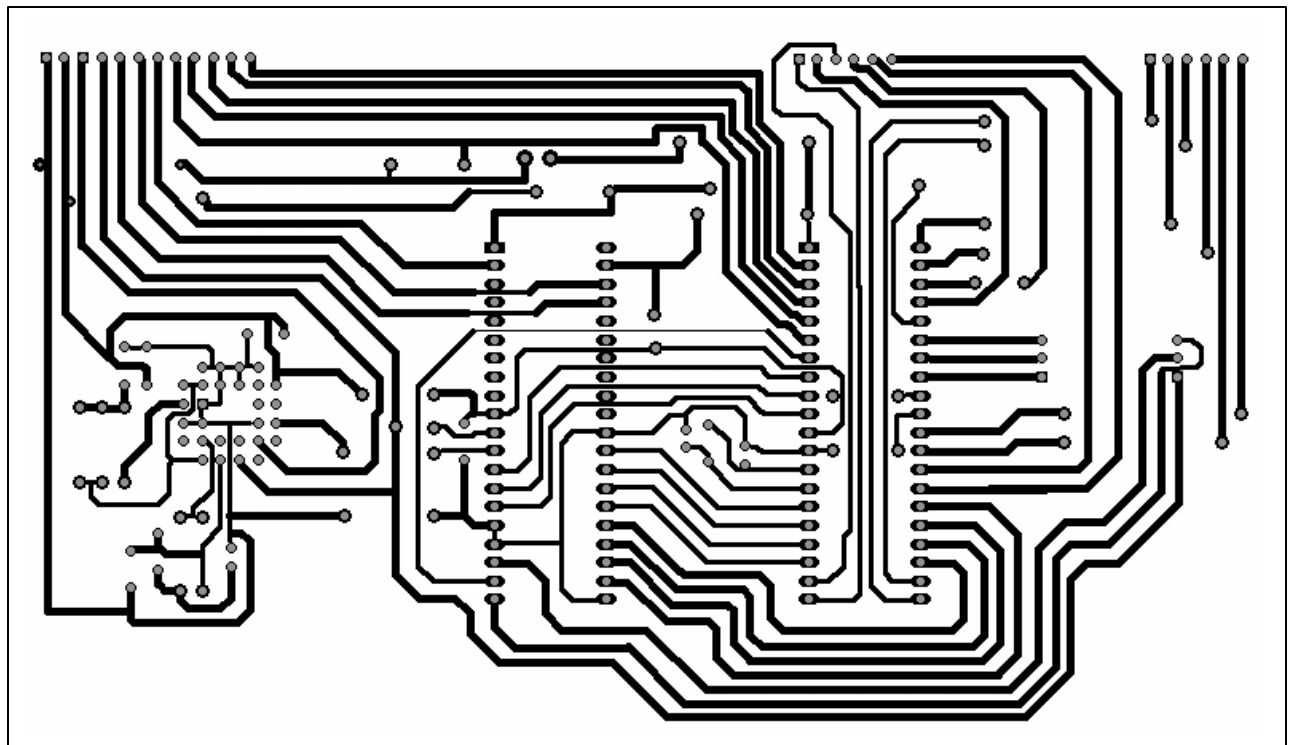
**DIAGRAMA CON ELEMENTOS REALIZADO EN CIRCAD DE
LA FUENTE DE ALIMENTACIÓN**



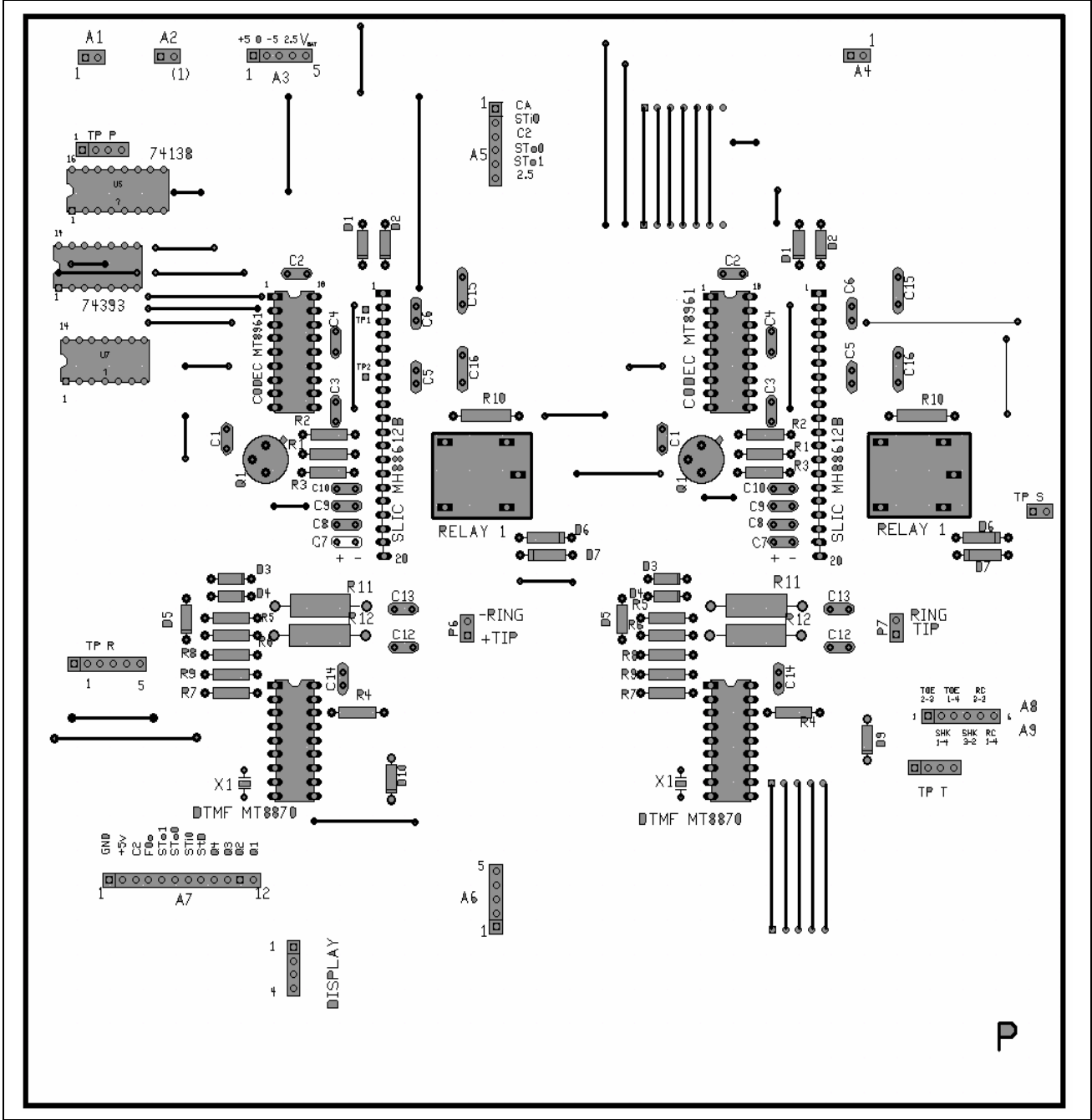
**DIAGRAMA ESQUEMÁTICO REALIZADO EN CIRCAD DE
LA FUENTE DE ALIMENTACIÓN**



VISTA SUPERIOR DE LA TARJETA DE CONTROL, TIEMPO Y CONMUTACIÓN



**DIAGRAMA ESQUEMÁTICO REALIZADO EN CIRCAD DE
LA TARJETA DE CONTROL, TIEMPO Y CONMUTACIÓN**



TARJETAS DE ABONADOS

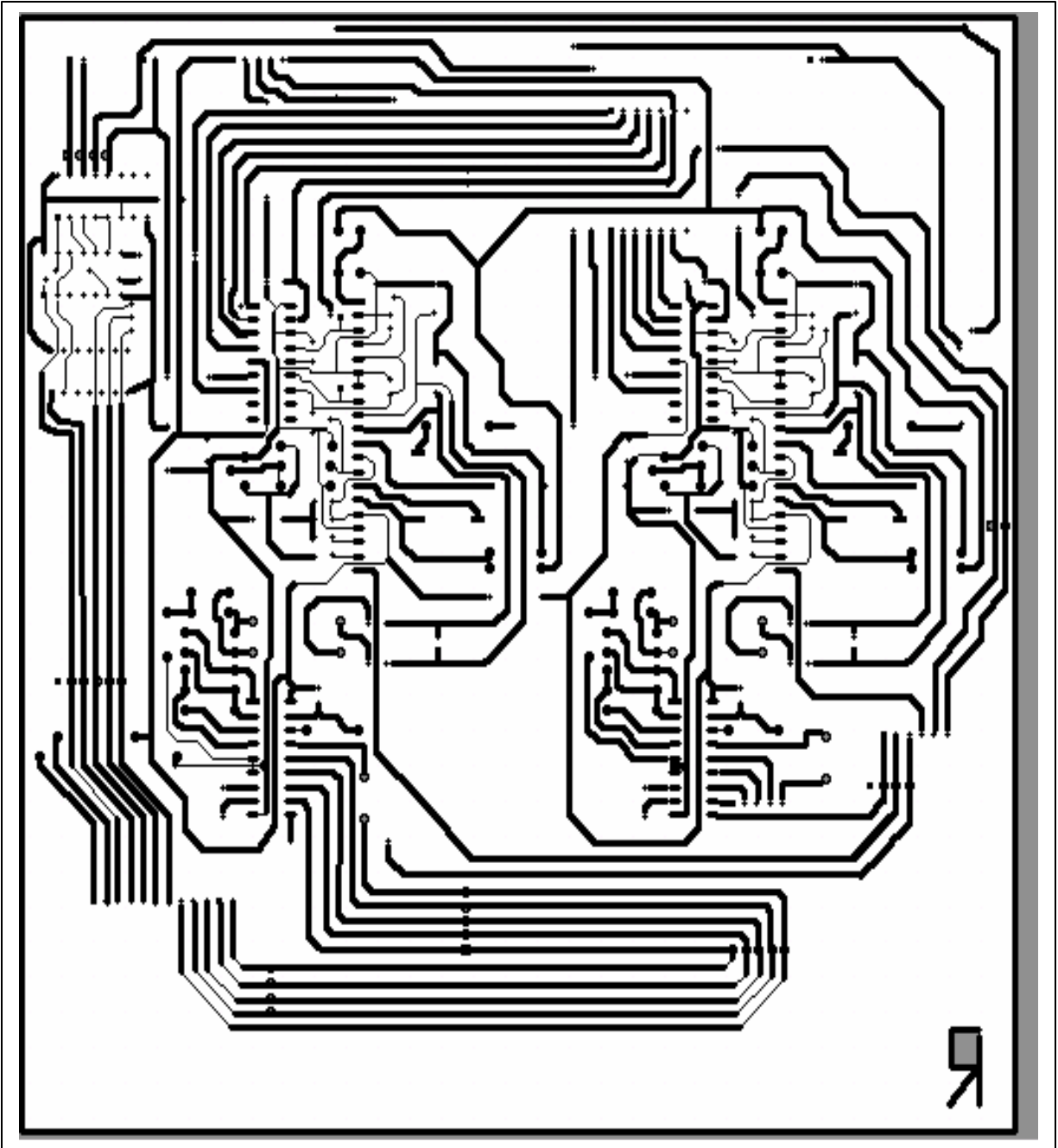


DIAGRAMA ESQUEMÁTICO REALIZADO EN CIRCAD DE

LA TARJETA DE ABONADO

1. TARJETAS QUE CONFORMAN LA CENTRAL

- **TARJETAS DE ALIMENTACIÓN:** Contiene una fuente de alimentación que soporta todo el sistema con un máximo de hasta 256 teléfonos.
- **TARJETA CON LA UNIDAD CENTRAL DE PROCESAMIENTO.** En esta placa se encuentra el microcontrolador central que administra el sistema y una serie de recursos comunes a la central que son manejados a su vez por este microcontrolador. Aquí se encuentra la matriz de conmutación digital la cual a su vez sirve de interfase entre el microcontrolador y el resto del sistema. Esta tarjeta también contiene la sección generadora de tiempos.
- **TARJETAS DE ABONADOS.** El sistema cuenta con dos tarjetas de esta clase. En ellas se encuentra el sistema que permite hacer el tratamiento a las señales de voz recibidas y transmitidas. Consta de un Codec, un SLIC y un receptor DTMF por cada abonado y no son intercambiables. También a cada abonado le llega la señal generadora del timbre.

Se ha dispuesto el conjunto de tal manera que por cada tarjeta hay configurados e implementados dos abonados.

2. OPERACIÓN DE LA CENTRAL

IMPORTANTE: La central está configurada para que todas las operaciones se realicen con teléfonos con marcación por tonos.

- **COMUNICACIÓN**

La comunicación es de tipo interno o local. Al descolgar se recibirá el tono de invitación a marcar TIM. Marque el numero de usuario deseado y recibira tono de repique (TCR) o tono de ocupado (TOC) según sea el estado del usuario destino.

- **SEÑALIZACIÓN**

Los led's asociados al tablero visual señalizan el estado del aparato telefónico del usuario correspondiente a dicho led.

Los cuatro leds que tiene el panel se activan por la señal proveniente del pin 20 denominado SHK perteneciente a cada SLIC. Si el led SHK0 está apagado indica que el usuario 0 tiene colgado su teléfono. Si se enciende indica que el usuario 0 tiene descolgado su aparato telefónico. Y así ocurre con los otros tres usuarios y sus correspondientes led's.

3. PRECAUCIONES DE SEGURIDAD

Antes de destapar y manipular el equipo, desconecte el sistema de su alimentación para así prevenir un shock eléctrico.

Por seguridad y para garantizar el óptimo funcionamiento del equipo cuando reemplace partes use solo componentes con las características recomendadas.

Chequee las condiciones del cable alimentador. En caso de daño o desgaste evidente reemplazarlo inmediatamente.

Antes de volver a conectar el equipo, hacer la prueba de continuidad para prevenir cualquier corto circuito. Desconectado el equipo de la alimentación, coloque en corto las patas del conector de la alimentación con la caja metálica en la que está contenido el equipo. No debe existir continuidad.

4. ESPECIFICACIONES TÉCNICAS

- Tipo de equipamiento: Central Telefónica con Conmutación Digital.
- Tipo de conmutación: Temporal-Espacial con hasta 256 enlace.
- Capacidad máxima: 256 abonados.
- Líneas implementadas y configuradas: 4 líneas locales.
- Modo de alimentación: 110 V_{AC}, 50 o 60 Hz, 2A máx.
- Voltaje de Ring:
Señal AC de 24Vrms.
Con un nivel DC de:Típico: -38 V_{DC}. Mínimo: -18 V_{DC}, Máximo: -60 V_{DC}
- Tipo de marcación: Marcación por tonos o DTMF.
- Tipos de teléfono: Comunes que marquen por tonos.
- Dimensiones:
Largo: 35 cm.
Ancho: 50 cm.
Alto: 14 cm.
- Peso: 14 Kg.

5. GUÍA DE CONEXIONES DE LA TARJETA 3

FUENTE DE ALIMENTACIÓN

La figura 1 muestra la tarjeta 3, la cual corresponde a la fuente de alimentación de la central. Esta fuente suministra los voltajes de alimentación para las tres tarjetas principales que integran el sistema.

Los voltajes suministrados son los listados en la tabla 1.

VALORES DE ALIMENTACIÓN		
Voltaje de alimentación positivo	V_{EE}	+ 5v
Voltaje de alimentación negativo	V_{DD}	- 5v
Voltaje de referencia para la Compansión	V_{REF}	+ 2.5v
Voltaje Lazo de Abonado	V_{BAT}	-48v - -3v
Referencia a Tierra	GND	0v

TABLA 1 Valores de Alimentación Tarjeta 3

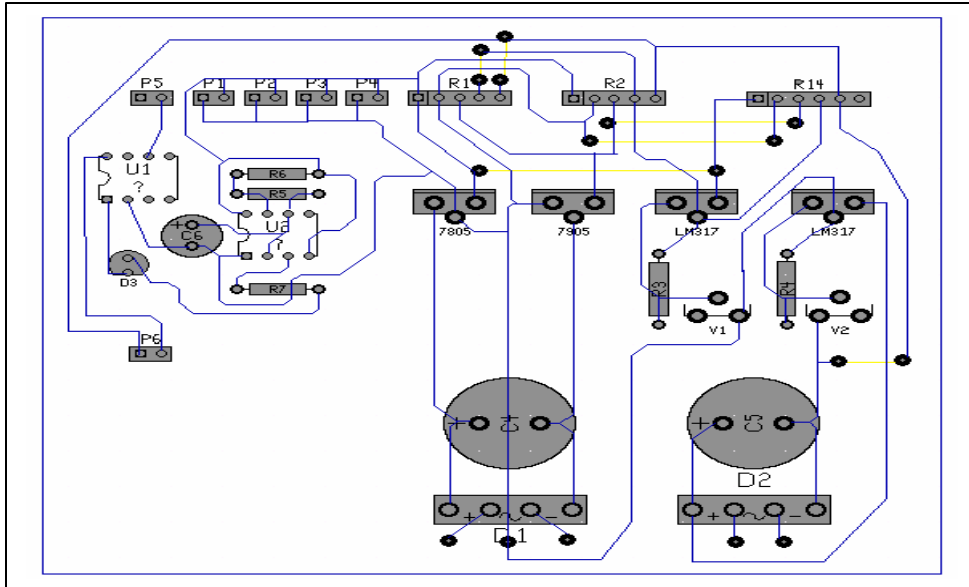


Figura 1. Fuente de alimentación (Tarjeta 3)

La función principal de esta tarjeta es suministrar el voltaje necesario a cada una de las secciones que conforman la central. Estos voltajes tienen la localización mostrada en la tabla 2:

SALIDAS	VALORES	CIRCUITOS ALIMENTADOS
O ₅	+5V	Sección de control, sección de tiempo, sección de conmutación, tarjetas de abonado.
O ₄	GND	Tierra de todos los subsistemas.
O ₃	-5V	Tarjeta de abonado.
O ₂	+2.5V	Alimentación específica para codificadores.
O ₁	V _{BAT}	Alimentación específica para lazo de abonado.

TABLA 2 Localización de voltajes de salida

Los elementos de esta tarjeta y su respectiva descripción se listan en la tabla 3.

ELEMENTO	DESCRIPCIÓN
REG1, REG2	Regulador de voltaje 7905
REG3, REG4	Regulador de voltaje variable LM317
D1, D2	Puente de 3A
Q1, Q2	Transistor de uso genérico npn 2N3904
TRAFO1	Transformador con salida 6V-0V-6V; 600mA
TRAFO2	Transformador con salida 24V; 1A
TRAFO3	Transformador con salida 35V; 1A
P1	Potenciómetro de 5K Ω .
R8, R10	Resistencia de 1K Ω , 10%, ¼ w
R9, R14, R18	Resistencia de 2.2K Ω , 10%, ¼ w
R11	Resistencia de 100 Ω , 10%, ¼ w
R12	Resistencia de 330 Ω , 10%, ¼ w
R17	Resistencia de 220K Ω , 10%, ¼ w
R19	Resistencia de 3.3K Ω , 10%, ¼ w
C1	Condensadores de 4700 uF, 25V
C2, C3	Condensadores de 2200 uF, 15V
C4, C5	Condensadores de 0.1 uF, 25V
C6	Condensador de 470 uF, 25V
U3	Optoacoplador MOC3011
U4	LM555

TABLA 3 Lista de elementos Tarjeta 3

La fuente de alimentación estará localizada junto con sus respectivos transformadores en la caja rotulada con el nombre de la misma. Su disposición se puede observar en la figura 2.

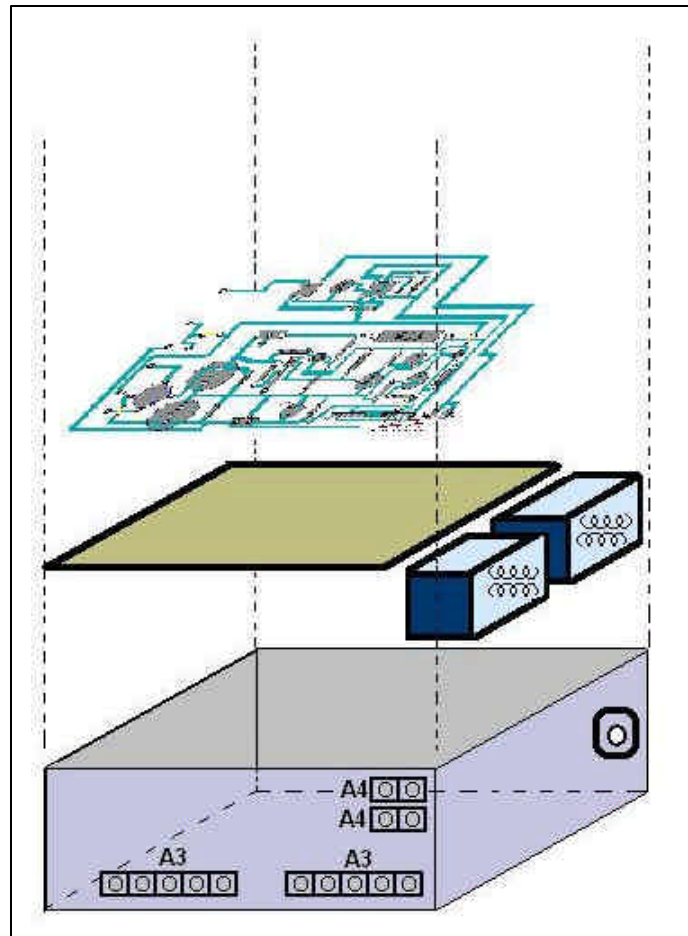


Figura 2. Disposición de elementos Fuente de Alimentación

CONEXIONES DESDE LA TARJETA 3

Inicialmente inserte uno de los conectores A3, provenientes de la fuente de alimentación, en la tarjeta 1 en el correspondiente terminal A3 de dicha tarjeta. Repita la misma operación para el otro conector A3 de la fuente pero esta vez llevándolo a la tarjeta 2.

Con este paso quedan alimentadas las secciones de lazo de abonado, codificación, control, conmutación y tiempo.

Tome uno de los conectores denominados A4 los cuales corresponden a la fuente de timbre e insértelo en el terminal A4 de la tarjeta 1. Siga los mismos pasos para la tarjeta 2, esta vez utilizando el otro conector A4 de la fuente.

De esta forma cada uno de los cuatro abonados recibe la alimentación necesaria para generar el tono de timbre con la cadencia necesaria.

6. GUÍA DE CONEXIONES DE LA TARJETA 2

TARJETA DE ABONADO 2

La figura 3 muestra la tarjeta 2, la cual corresponde a una de las dos tarjetas de abonado, mas exactamente a los abonados 2 y 3.

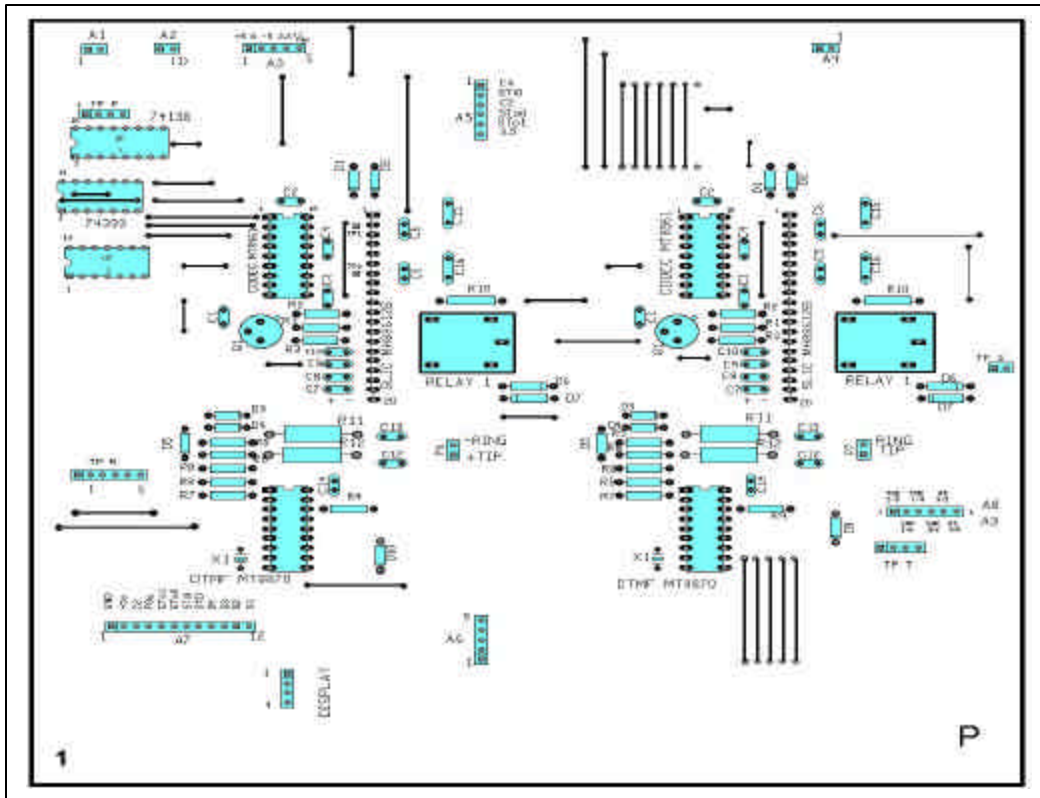


FIGURA 3. TARJETA 2

Esta tarjeta contiene dos secciones de lazo de abonado (SLIC), dos secciones de receptor de cifras y dos secciones de codificación. Cada abonado cuenta con un receptor de cifras, un SLIC y un Decodex; por tanto, hay dos abonados implementados por tarjeta. Además, en esta tarjeta se incluye la sección del Circuito de Asignación de time Slot (Intervalo de Tiempo). La localización de cada sección se puede observar en la figura 4.

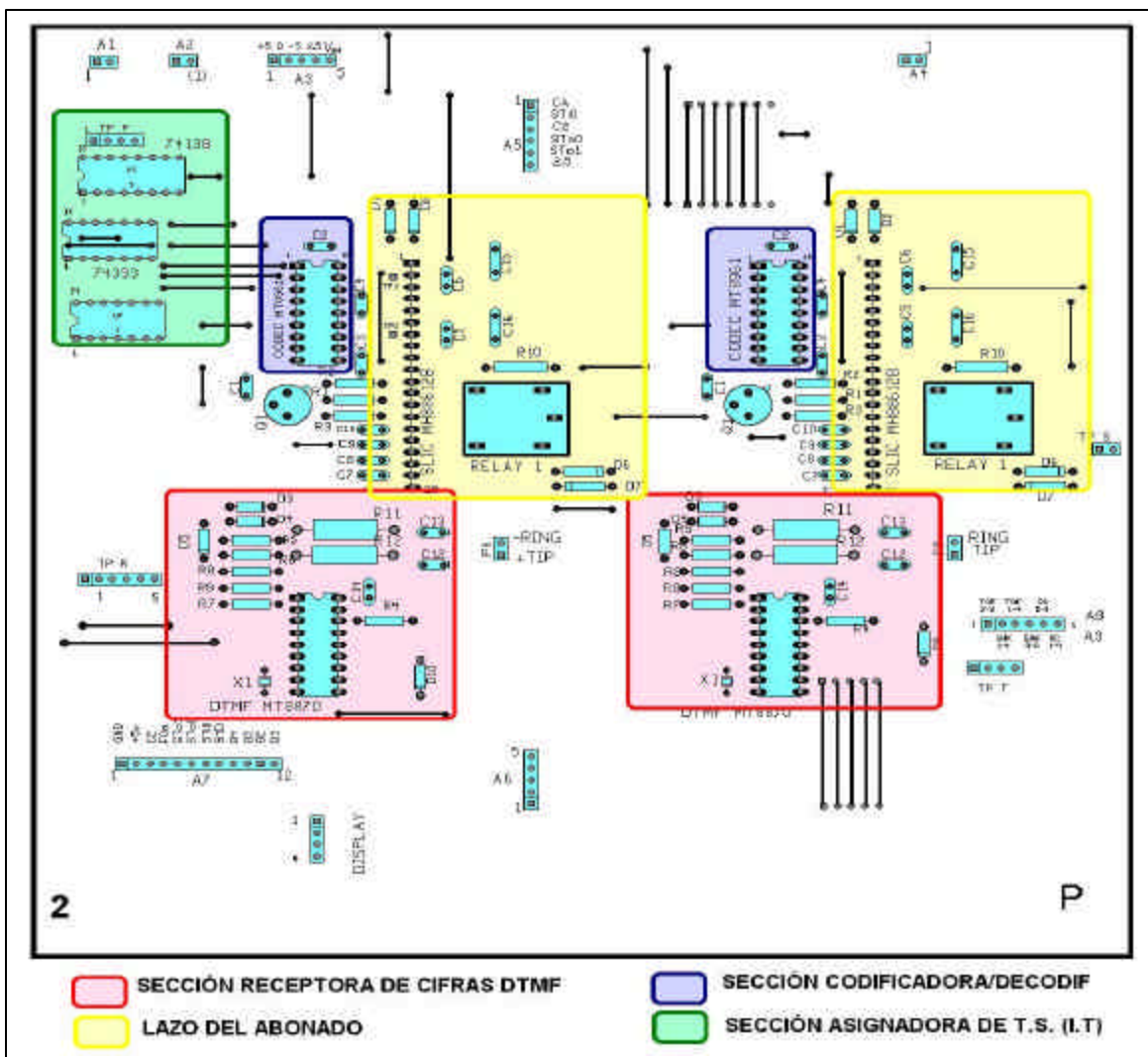


FIGURA 4. Secciones de la tarjeta 2.

Los elementos que componen la tarjeta 2, se listan a continuación en la tabla 4.

ELEMENTO	DESCRIPCIÓN
Interfase con lazo de abonado	SLIC MH88612B
Codificador / Decodificador	CODEC MT8961
Receptor de cifras	DTMF MT8870
SN74LS138	- Asignador de time slot
SN74LS393	- Asignador de time slot
74LS04	Inversor - Asignador de time slot
D1, D2, D6, D7, D9, D10	Diodo 200V, 1A, IN4003
D3, D4, D5	Diodo Zener 15V, 250 mW
Q1	Transistor de uso genérico npn 2N3904
X1	Cristal de 3.579545 MHz +/- 0.1%
RELAY 1	Relé E/M, 12V, 1 form C
C1, C2, C3, C4, C5, C6, C8, C9, C10, C14	Condensador cerámico, 0.1uF, 50V
C7	Condensador electrolítico, 1uF, 16V
C13, C12	Condensador cerámico 0.01uF, 630V
R1, R3	10KΩ +/- 5%, ¼ w
R2	470KΩ +/- 5%, ¼ w
R4	390KΩ +/- 1%, 1 w
R5, R6	110KΩ +/- 1%, ¼ w
R7	220 KΩ +/- 1%, ¼ w
R8	52 KΩ +/- 1%, ¼ w
R9	68 KΩ +/- 1%, ¼ w
R10	200Ω +/- 10%, ¼ w

R11, R12	110 K Ω +/- 10%, ¼ w
C15, C16	Varistores, 160 V _{RMS} , 250V, 10J

TABLA 4. Lista de elementos Tarjeta 1 y 2

GUÍA DE CONEXIONES DESDE LA TARJETA 2

Inicialmente conecte la alimentación. Tome uno de los conectores denominados A3 provenientes de la fuente e insértelo en el terminal A3 de la tarjeta 2. A su vez inserte los conectores A1 (2 hilos), A5 (6 hilos), A6 (4 hilos), A7 (12 hilos) y A9 (6 hilos) en la tarjeta 2 en sus correspondientes terminales. Luego se indicará hacia donde van estos conectores.

CONEXIÓN DE TELÉFONOS

Tome los terminales que provienen de la caja principal, denominados TEL3 y TEL2, insértelos en la tarjeta en los terminales denominados TEL3 y TEL2 respectivamente.

CONEXIÓN DE FUENTE DE TIMBRE

Verifique que el conector proveniente del terminal A4 de la fuente esté conectado al terminal A4 de la tarjeta 2. con esto se garantiza la alimentación para los timbres de los abonados.

7. GUÍA DE CONEXIONES DE LA TARJETA 1

TARJETA DE ABONADO 1

La figura 5 muestra la tarjeta 1, la cual corresponde a la tarjeta de los abonados 0 y 1.

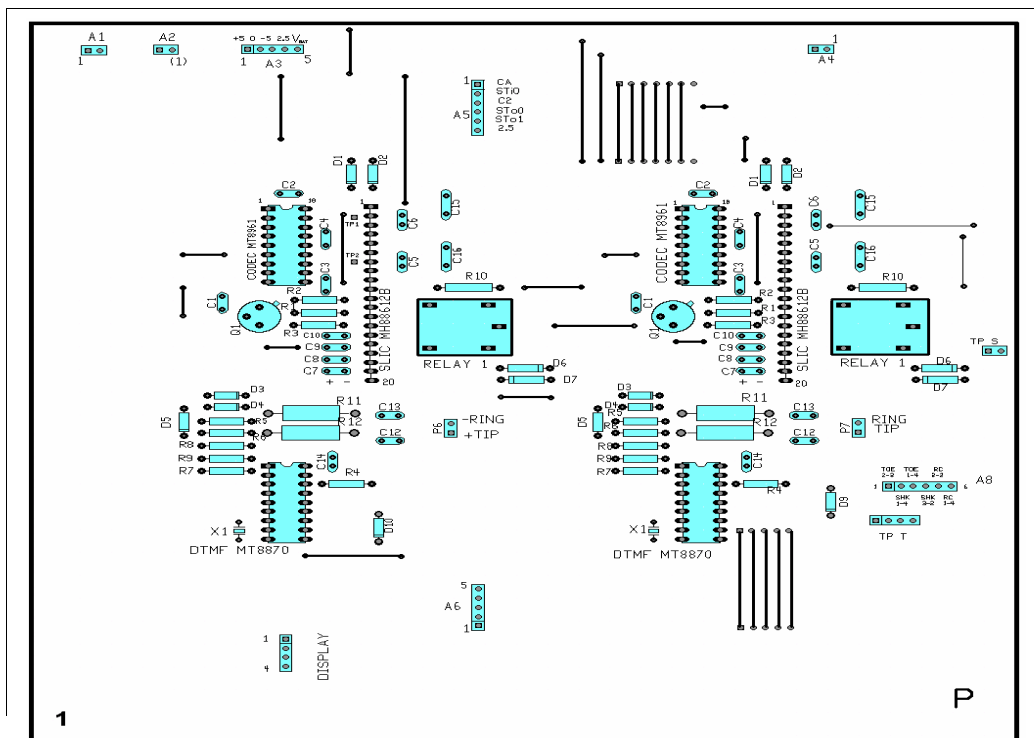


Figura 5. Tarjeta 1

Esta tarjeta al igual que la tarjeta 2 contiene dos secciones de lazo de abonado (SLIC), dos secciones de receptor de cifras y dos secciones de codificación. Cada abonado cuenta con un Receptor de cifras, un SLIC y un Decodec.

Los elementos que componen la tarjeta 1 son iguales a los de la tarjeta 2, ya que esta implementa también los circuitos para dos abonados a excepción del circuito asignador de Time Slot. La lista de componentes se puede observar en la tabla 3.

GUÍA DE CONEXIONES PARA LA TARJETA 1

Inicialmente conecte la alimentación. Tome uno de los conectores denominados A3 provenientes de la fuente e insértelo en el terminal A3 de la tarjeta 1.

Para suministrar a la tarjeta 1 las señales de habilitación provenientes del circuito asignador de T.S., inserte en el terminal A2 de la tarjeta 1 el conector del terminal A1 (2 hilos) proveniente de la tarjeta 2.

Conecte el terminal A5 (6 pines) proveniente de la tarjeta 2 en el conector A5 de la tarjeta 1. Con esto se logra proporcionar a la tarjeta 1, las señales de tiempo (C2), de habilitación (CA) y de conmutación (STi0, STo0, STo1).

Para que las señales provenientes de los receptores de cifras DTMF de la tarjeta 1 lleguen a la unidad de procesamiento localizada en la tarjeta 4, estas señales deben pasar a través de la tarjeta 2, que es la que tiene comunicación directa con el PIC. Para esto se debe conectar el terminal A6 (4 hilos) de la tarjeta 2 con conector A6 de la tarjeta 1.

Inserte el conector A8 (6 hilos) en la tarjeta 1 en su correspondiente terminal, éste ira hacia el terminal A8 de la tarjeta 4. Con esto se logra comunicar al PIC el estado del abonado.

CONEXIÓN DE TELÉFONOS

Tome los terminales que provienen de la caja principal, denominados TEL0 y TEL1, insértelos en la tarjeta 1 en los terminales denominados TEL0 y TEL1 respectivamente.

CONEXIÓN DE FUENTE DE TIMBRE

Verifique que el conector proveniente de uno de los terminales A4 de la fuente esté conectado al terminal A4 de la tarjeta 1. con esto se garantiza la alimentación para los timbres de los abonados 0 y 1.

8. GUÍA DE CONEXIONES DE LA TARJETA 4

TARJETA DE CONTROL, DE CONMUTACIÓN Y GENERADORA DE TIEMPO

La figura 6 muestra la tarjeta 4, la cual contiene la sección de control, la sección de conmutación y la sección generadora de tiempos y sincronismo de la central. Esta tarjeta suministra las señales necesarias tanto para la conmutación entre abonados como para la habilitación de cada circuito de los mismos.

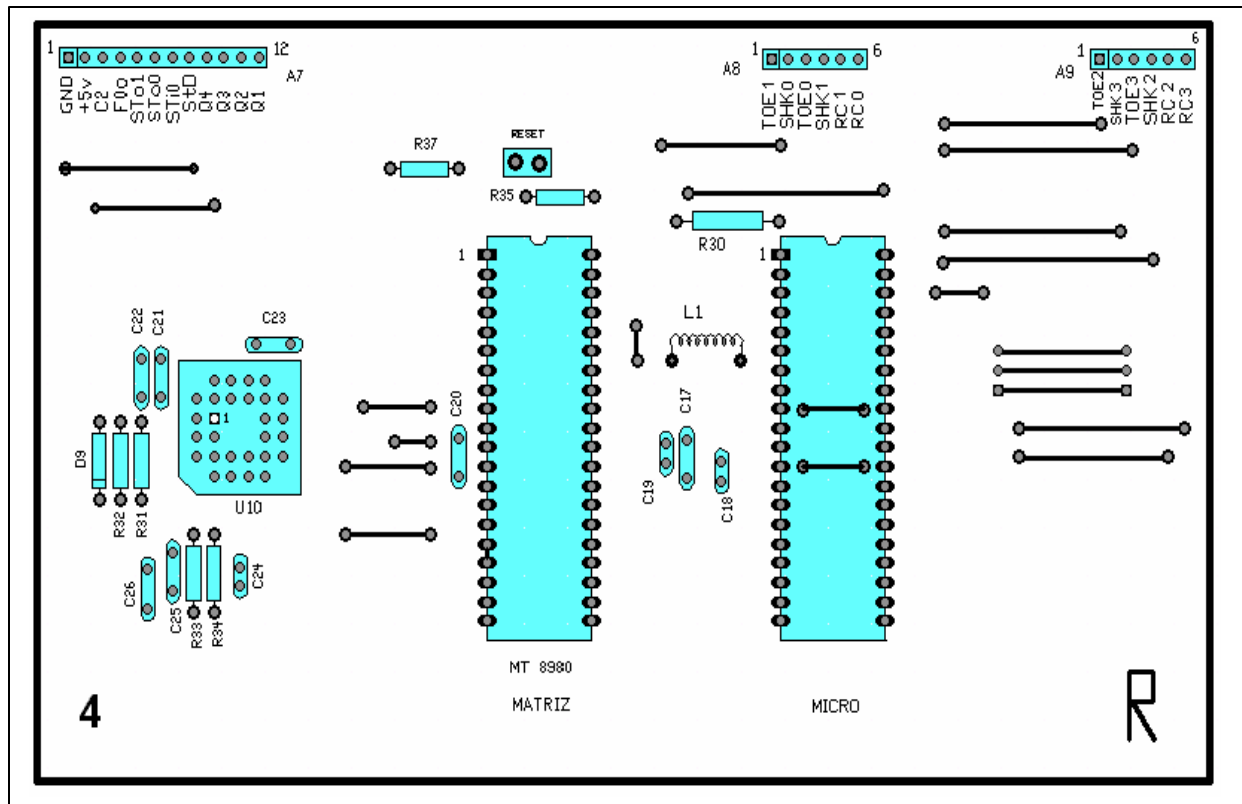


Figura 6. Tarjeta 4

Las señales suministradas por la tarjeta 4 son:

SEÑALES ENTREGADAS	DESCRIPCIÓN
F0o	Señal de alineación de trama
C2	Señal de reloj para temporización de los enlaces PCM
C4	Señal de reloj para el flujo de información serial de la matriz de conmutación

STo1	Flujo de información de control de la matriz para ajuste de ganancia (dB) y control de estado del codec
Sto0	Enlace de salida de la matriz
Sti0	Enlace de entrada de la matriz
TOE	Señal de habilitación de los DTMF
RC	Señal de habilitación del relé de timbre

Tabla 5. Señales entregadas por Tarjeta 4

Las señales recibidas por la tarjeta 4 son:

SEÑALES RECIBIDAS	DESCRIPCIÓN
SHK	Señal de detección de descuelgue
StD	Señal que indica que un tono valido proveniente del abonado ha sido recibido por el DTMF
Q1	Suministra el código correspondiente al ultimo par de tonos validos recibidos por el DTMF
Q2	
Q3	
Q4	

Tabla 6. Señales recibidas por Tarjeta 4

Esta tarjeta esta dividida en tres secciones:

- Sección de control

- Sección de conmutación
- Sección generadora de tiempos y sincronismo

La ubicación de cada una de estas se puede observar en la figura 7.

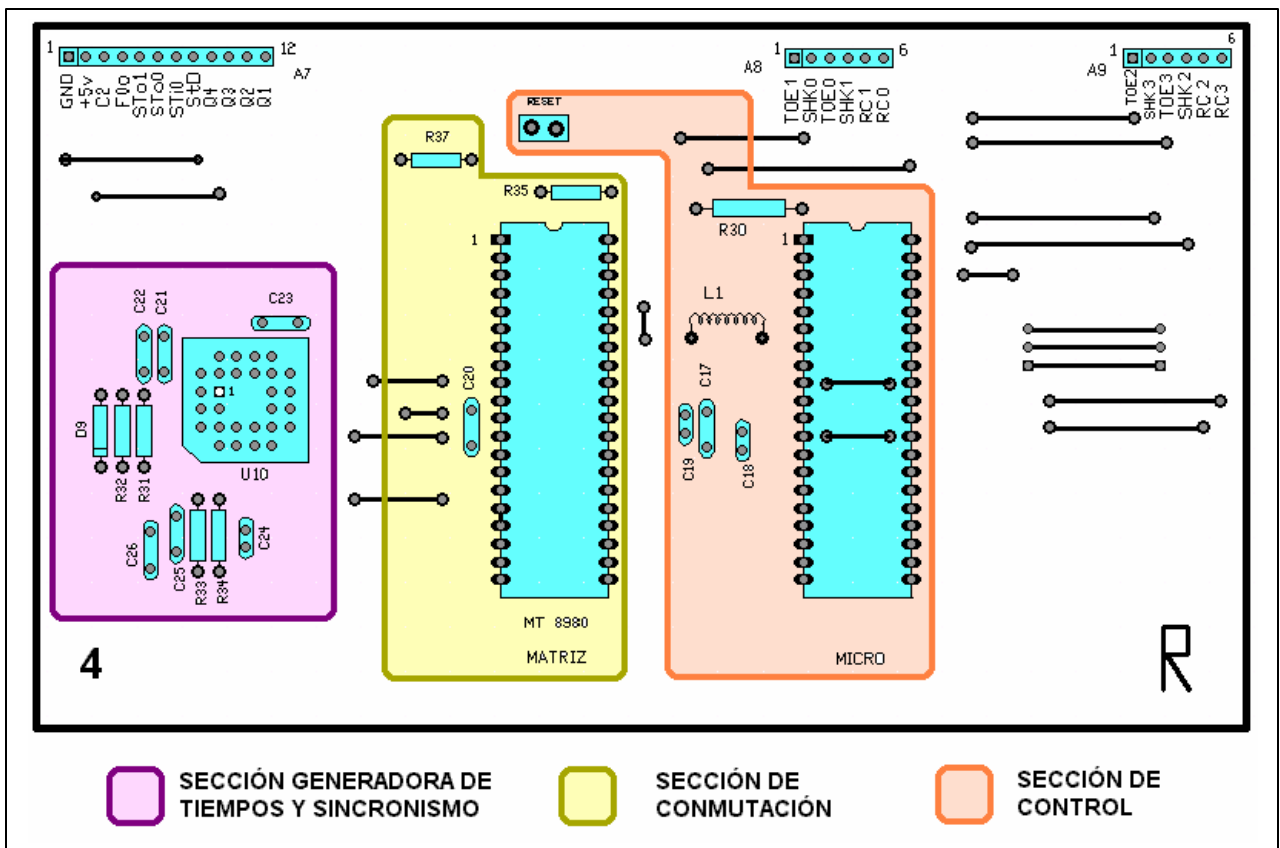


Figura 7. Secciones de la tarjeta 4

Los elementos que componen la tarjeta 4, se listan a continuación en la tabla 7.

ELEMENTO	DESCRIPCIÓN
MT 8980	Matriz de conmutación
MICRO	PIC16F874
U10	MT9041BP
X17	Cristal de 20MHz
X25	Cristal de 20MHz
C18, C19	Condensador cerámico 22mF
C20, C21, C23	Condensador cerámico 0.1uF
C22	Condensador cerámico 10nF
C24	Condensador variable 3-50 pF
C26	Condensador cerámico 56pF
L1	Bobina de choque
D9	Diodo de uso genérico IN4007
R30	Resistencia de 10K Ω , 10%, ¼ w
R31	Resistencia de 1K Ω , 10%, ¼ w
R32	Resistencia de 10K Ω , 10%, ¼ w
R33	Resistencia de 100 Ω , 10%, ¼ w
R34	Resistencia de 1M Ω , 10%, ¼ w
R35, R37	Resistencia de 909 Ω , 1%, ¼ w

Tabla 7. Lista de elementos Tarjeta 4

CONEXIONES DESDE LA TARJETA 4

Tome el terminal A7 (12 pines) de la tarjeta 2 e insértelo en el conector A7 de la tarjeta 4. en esta conexión va incluida la alimentación para la tarjeta 4. Los circuitos de esta tarjeta requieren una alimentación de +5v y una referencia a tierra GND.

Tome el terminal A8 (6 pines) de la tarjeta 1 e insértelo en el conector A8 de la tarjeta 4. Con esto se comunica a los abonados 0 y 1 con la tarjeta de control.

Tome el terminal A9 (6 pines) de la tarjeta 2 e insértelo en el conector A9 de la tarjeta 4. Con esto se comunica a los abonados 2 y 3 con la tarjeta de control.

9. DIAGRAMA GENERAL DE CONEXIONES PRINCIPALES

Un esquema general de las principales conexiones del sistema se muestra en la figura 8.

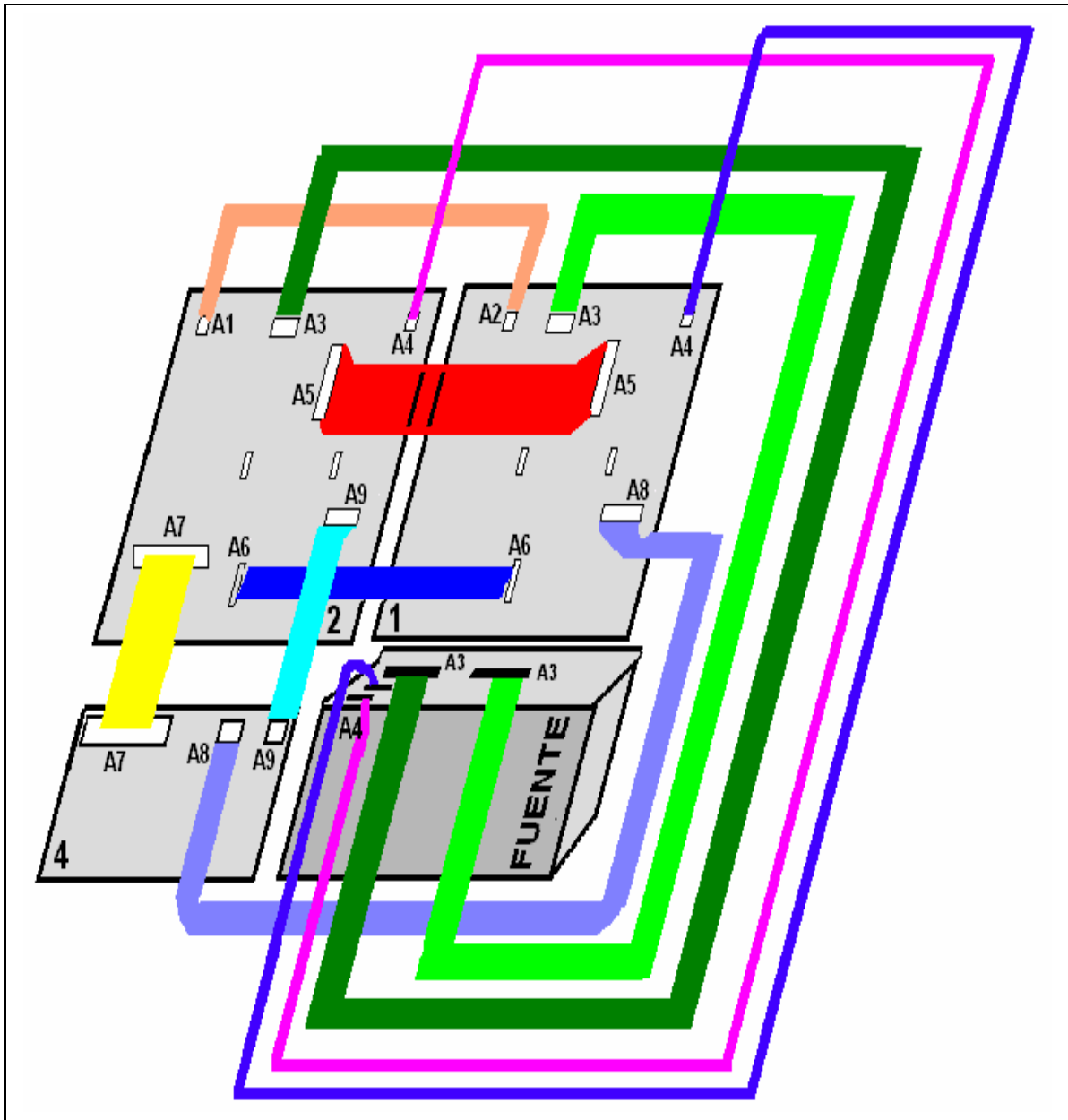


Figura 8. Esquema general de conexiones

